

Übungsblatt 6 zu Bauelemente der Elektrotechnik

Hinweis:

Verwenden Sie zur Lösung der Aufgabe die Gleichungen, Tabellen und Graphen aus der Formelsammlung.

Aufgabe 1

Wie hoch ist das Inversionspotential eines MOS-Kondensators in Silizium mit einer Akzeptorkonzentration von 10^{16} cm^{-3} ?

Aufgabe 2

Berechnen Sie den Kanalwiderstand eines GaAs-MOSFET bei einer Gatespannung von 0,5 V. Zahlenwerte: Beweglichkeit $\mu = 5000 \text{ cm}^2/\text{Vs}$, Kanalbreite $w = 0,25 \text{ }\mu\text{m}$, Kanallänge $L = 2 \text{ }\mu\text{m}$, Isolatorkapazität $c = 5 \cdot 10^{-6} \text{ Fcm}^{-2}$. U_{th} soll als null angenommen werden.

Aufgabe 3

Berechnen Sie für eine ideale Metall-SiO₂-Silizium-Diode mit $N_A = 10^{17} \text{ cm}^{-3}$ die maximale Breite der Verarmungsregion.

Aufgabe 4

Berechnen Sie $U_{\text{DS,sat}}$ für einen n-Kanal n⁺-polysilizium-SiO₂ MOSFET mit folgenden Daten: Dicke des Gateoxides $d = 8 \text{ nm}$, $N_A = 10^{17} \text{ cm}^{-3}$ und $U_G = 3 \text{ V}$.

Aufgabe 5

Gegeben sei ein n-Kanal n⁺-polysilizium-SiO₂-Silizium MOSFET mit $N_A = 10^{17} \text{ cm}^{-3}$ und $Q_f/e = 5 \cdot 10^{11} \text{ cm}^{-2}$. Berechnen Sie U_{th} für eine Gateoxiddicke von $d = 5 \text{ nm}$ und berücksichtigen Sie nur die ortsfeste Ladung im Gateoxid Q_f .

Welche Borionendosis ist notwendig die Schwellspannung U_{th} auf 0,6 V zu erhöhen. Nehmen Sie an, dass die implantierten Akzeptoren einen Bereich negativer Ladungen der Si-SiO₂ Grenzfläche bilden.

Aufgabe 6

Gegeben sei ein n-Kanal n^+ -polysilizium-SiO₂-Silizium MOSFET mit $N_A = 10^{17} \text{ cm}^{-3}$ und $Q_f/e = 5 \cdot 10^{11} \text{ cm}^{-2}$. Berechnen Sie die Schwellspannung U_{th} für eine Dicke des Gateoxides von $d = 500 \text{ nm}$.

Aufgabe 7

Welche Auswirkung hat das Anlegen einer Substratspannung bei einem MOSFET?

Der MOSFET aus Aufgabe 6 mit der berechneten Schwellspannung wird nun mit einer Substratspannung zur Source von $U_{BS} = 2 \text{ V}$ vorgespannt. Wie ändert sich die Schwellspannung U_{th} ?

Aufgabe 8

Welche Probleme bei stetiger Miniaturisierung der MOSFET Strukturen treten auf und wie können Sie Abhilfe schaffen?

Aufgabe 9

Benutzen Sie Abb. 1, um die Zeit zu bestimmen, in der sich die Zahl der Transistoren auf Intel-Prozessoren in den Jahren zwischen 1970 und 2000 jeweils verdoppelt hat. Was bedeutet der in Abb. 1 dargestellte Verlauf bei konstant angenommener Chipfläche für die Strukturgröße der MOSFET's?

Transistoren pro Chip

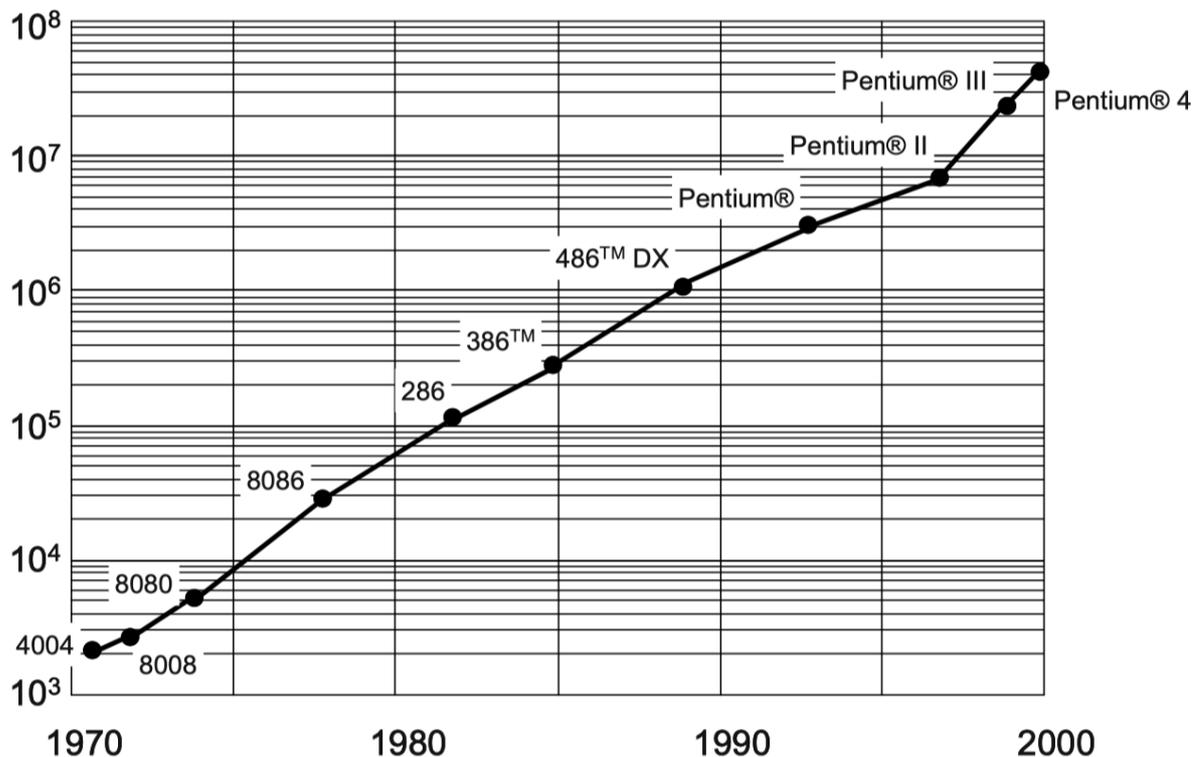


Abb. 1: Das Mooresche Gesetz für die Zahl der Transistoren auf Intel-Mikroprozessoren.