

 <p>Prüfung</p> <p>Prof. Dr.-Ing. J. Becker</p> <p>Digitaltechnik</p> <p>SS 2006</p> <p>Institut für Technik der Informationsverarbeitung, Universität Karlsruhe</p>	<p>1</p> <p>2</p> <p>3</p> <p>4</p> <p>5</p> <p>6</p> <p>7</p> <p>Σ</p>
<p>Klausur</p> <p>Mi., 04.10.2006</p> <p>Aufgabenblätter</p>	

Hinweise zur Klausur

Hilfsmittel

Als Hilfsmittel zur Prüfung sind drei Seiten vorgegebene und zwei Seiten selbst geschriebene Formelsammlung zugelassen. Nicht erlaubt hingegen ist die Verwendung eines Taschenrechners, zusätzliche Unterlagen und jegliche Kommunikation mit anderen Personen.

Prüfungsdauer

Die Prüfungsdauer beträgt 120 Minuten.

Prüfungsunterlagen

Die Prüfungsunterlagen bestehen aus insgesamt 29 Seiten (einschließlich diesem Titelblatt).

Bitte vermerken Sie vor der Bearbeitung der Aufgaben auf jeder Seite oben Ihren Namen, auf der ersten Seite zusätzlich die Matrikelnummer!

Auf jedes zusätzliche Lösungsblatt ist neben dem Namen auch die Aufgaben- und die Seitennummer mit einzutragen. Vermeiden Sie das Beschreiben der Rückseiten.

Am Ende der Prüfung sind die 29 Seiten Aufgaben- und Lösungsblätter und alle verwendeten zusätzlichen Lösungsblätter abzugeben.

Aufgabe 1 Allgemeines

Aufgabe 1.1 Allgemeine Fragen

Beantworten Sie folgende Fragen:

A) Die Bitbreite des Datenpfades eines Prozessors – hierzu zählen Addierer, Multiplizierer etc. – beträgt heutzutage nicht selten 128 Bit.

I) Geben Sie den Wertebereich der Zahl x im Dezimalsystem an, welcher sich mit der oben genannten Bitbreite darstellen lässt, unter der Annahme, dass es sich um vorzeichenlose Integer Werte handelt.

$$0 \leq x \leq 2^{128} - 1$$

II) Geben Sie nun den Wertebereich der Zahl im Dezimalsystem unter der Annahme an, dass es sich um vorzeichenbehaftete Integer Werte in der Zweierkomplement Darstellung handelt.

$$-2^{128-1} \leq x \leq 2^{128-1} - 1$$

B) Erklären Sie, aus welchen Gründen bei der BCD Addition eine Korrektur des Ergebnisses durchgeführt werden muss. Geben Sie ferner den bei der Korrektur verwendeten Summand an und erklären Sie, weshalb kein anderer Summand hierfür in Frage kommt.

Für die Darstellung der Ziffern 0_D bis 9_D werden im Dualsystem 4 Bit benötigt. Mit 4 Bit wiederum lassen sich jedoch 16 unterschiedliche Kombinationen darstellen, weshalb sechs dieser Kombinationen ungenutzt bleiben. Diese werden dann auch als Pseudotetraden bezeichnet.

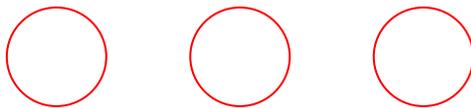
Bei der BCD-Addition zweier dezimaler Ziffern kann es nun vorkommen, dass das Ergebnis genau eine der sechs nicht erlaubten Kombinationen einnimmt. Um nun eine korrekte Überführung des Ergebnisses in das Dezimalsystem zu ermöglichen, muss das Ergebnis anhand einer weiteren Addition von 6_D korrigiert werden. Die Korrektur lässt sich anschaulich damit begründen, dass der Bereich der Pseudotetraden „übersprungen“ werden muss, da diesen im Dezimalsystem keine Ziffer zugeordnet ist – im Dezimalsystem liegt hier bereits in Übertrag in die nächst höhere Stelle vor. Da

dieser Bereich exakt 6 der 16 Kombination umfasst muss also mit der Ziffer 6_D korrigiert werden.

Sollte es gar zu einem Übertrag bei der BCD-Addition zweier dezimaler Ziffern kommen, so muss auch hier das Ergebnis korrigiert werden. Ähnlich wie zu vor erfolgt auch hier die Korrektur durch Addition von 6_D zur niederwertigsten BCD Zahl. Anschaulich lässt sich dies damit begründen, dass in der Darstellung des unkorrigierten BCD Ergebnisses der Bereich der Pseudotetraden enthalten ist. Da diese jedoch über keine Darstellung im Dezimalbereich verfügen muss auch hier dafür gesorgt werden, dass der Bereich nach der Korrektur nicht länger enthalten ist. Dies wird genau durch die Addition von 6_D bezweckt.

- C) Wann nennt man einen Graphen entartet? Geben Sie ein Beispiel basierend auf exakt drei Knoten.

Einen Graphen nennt man entartet, wenn der Graph keine Kanten enthält, die Menge der Kanten also gleich der Leeren Menge ist.



Aufgabe 1.2 Boolesche Algebra

- A) Zeigen oder widerlegen Sie die Gleichheit der nachfolgend angegebenen Booleschen Ausdrücke. Geben Sie für jeden durchgeführten Umformungsschritt die verwendete Regel an.

$$a \vee b \Leftrightarrow a \neq (b \neq (a \& b)) \quad (\neq \text{ entspricht Antivalenz})$$

$$a \neq (b \& (a \& b) \vee \bar{b} \& (a \& b)) \quad \text{Antivalenz aufgelöst}$$

$$a \neq (b \& (a \& b) \vee \bar{b} \& a \& b) \quad \text{R10b}$$

$$a \neq (b \& (a \& b)) \quad \text{R8b, R6b}$$

$$a \neq (b \& (a \vee b)) \quad \text{R12b}$$

$$a \neq (b \& a \vee b \& \bar{a}) \quad \text{H3}$$

$$a \neq (b \& a) \quad \text{R12b}$$

$$a \& (b \& \bar{a}) \vee \bar{a} \& (b \& a) \quad \text{Antivalenz aufgelöst}$$

$$a \& (b \& \bar{a}) \vee \bar{a} \& b \quad \text{R7b}$$

$$a \& (\bar{b} \vee a) \vee \bar{a} \& b \quad \text{R12b}$$

$$a \vee \bar{a} \& b \quad \text{R11b}$$

$$(a \vee \bar{a}) \& (a \vee b) \quad \text{H3}$$

$$a \vee b \quad \text{R8a, R5b}$$

- B) Die gegebene Schaltfunktion $y = f(d, c, b, a)$ soll mit 2:1 Multiplexern realisiert werden. Dazu muß die Funktion nach jeder Variablen mit Hilfe des Entwicklungssatzes entwickelt werden.

$$y = \bar{a} \bar{c} \vee b \vee \bar{d} \bar{c} \vee a d c$$

Entwickeln Sie die Schaltfunktion nach der Variablen b . Geben Sie alle Zwischenschritte an.

$$y = \bar{b} \& (\bar{a} \bar{c} \vee \bar{d} \bar{c} \vee a d c) \vee b \& 1$$

$$= \bar{b} \& F_{\text{Rest1}} \vee b \& F_{\text{Rest2}}$$

Entwickelte Schaltfunktion:

$$y = \bar{b} \& (\bar{c} \bar{a} \vee \bar{c} \bar{d} \vee a d c) \vee b$$

Entwickeln Sie die Restfunktionen zuerst nach der Variablen c und dann, falls erforderlich, nach den verbleibenden Variablen, so daß als Restfunktionen nur noch Konstanten übrig bleiben. Geben Sie alle Zwischenschritte an.

$$F_{\text{Rest1}} = \bar{c} \bar{a} \vee \bar{c} \bar{d} \vee a d c$$

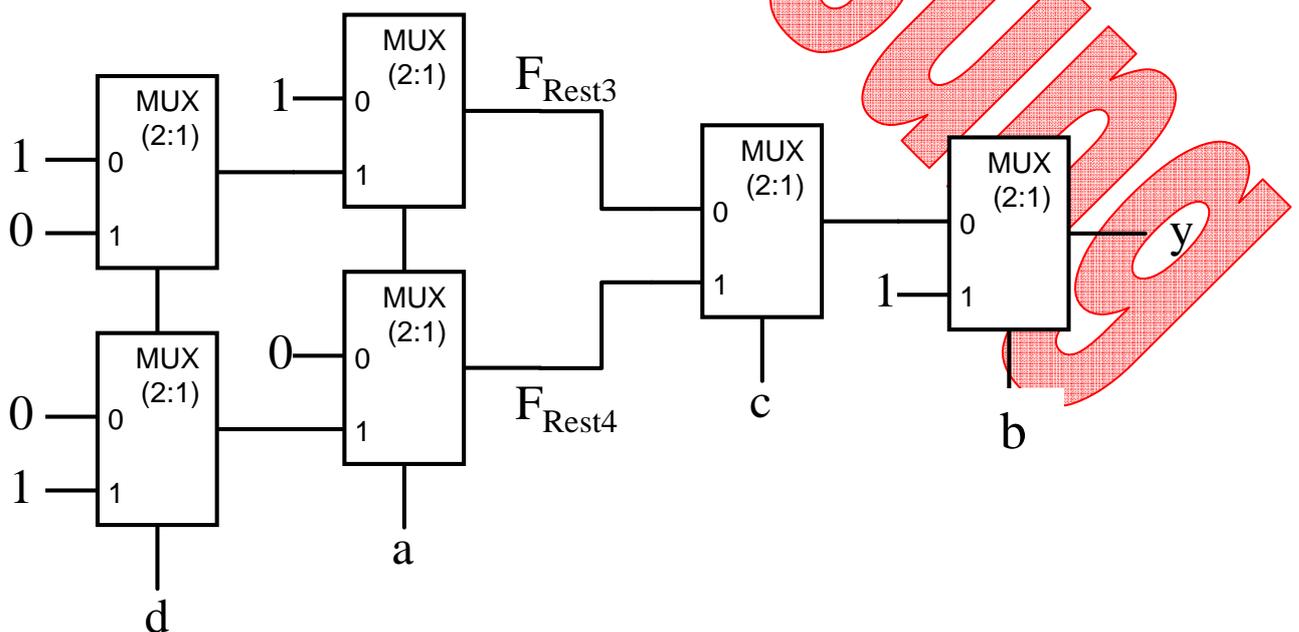
$$= \bar{c} (\bar{a} \vee \bar{d}) \vee c (a d) = \bar{c} \& F_{\text{Rest3}} \vee c \& F_{\text{Rest4}}$$

$$F_{\text{Rest3}} = \bar{a} \& 1 \vee a \& \bar{d} \quad F_{\text{Rest4}} = \bar{a} \& 0 \vee a \& d$$

Entwickelte Restfunktion:

$$F_{\text{Rest1}} = \bar{c} (\bar{a} \& 1 \vee a \& \bar{d}) \vee c (\bar{a} \& 0 \vee a \& d)$$

- C) Zeichnen Sie die gesamte Schaltung unter ausschließlicher Verwendung von 2:1 Multiplexern.



Aufgabe 2 Minimierung

Aufgabe 2.1 Verfahren nach Nelson

Für eine unvollständig definierte Schaltfunktion G sei die Menge der Nullstellen (N) und die Menge der Freistellen (F) in **oktaler** Indizierung wie folgt gegeben:

$$N = \{0, 1, 2, 3, 4, 12, 16\}$$

$$F = \{13, 14\}$$

Mit Hilfe des Nelson-Verfahrens sollen nun alle Primimplikanten der Funktion ermittelt werden.

- A) Tragen Sie hierzu zunächst die Eins-, Null- und Freistellen in folgendes Symmetriediagramm ein.

	x_1			
	0	1	5	4
x_2	0	0	1	1
	2	3	7	6
	0	-	1	0
	12	13	17	16
	1	1	1	1
	10	11	15	14
	x_3			
	x_4			

- B) Bilden Sie die Nullblocküberdeckung τ_0 der Funktion G . (Freistellen werden hierzu nicht genutzt)

$$\tau_0 = \{(0, 0, -, -), (1, -, 1, 0), (0, -, 0, 0)\}$$

- C) Bilden Sie nun die Einsvervollständigung g^E :

$$g^E = (x_4 + x_3)(\overline{x_4 + x_2 + x_1})(x_4 + x_2 + x_1)$$

- D) Distribuieren Sie nun schrittweise den in Teil C) gefundenen Ausdruck aus. Formen Sie dabei geeignet um und streichen Sie alle redundanten Terme bzw. Termanteile. Geben Sie anschließend alle gefundenen Primimplikanten an. Verwendete Umformungsregeln müssen nicht angegeben werden.

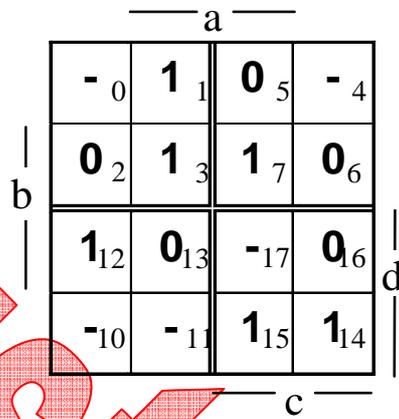


$$\begin{aligned}
 g^E &= (x_4 + x_3)(x_4 + x_2 + x_1)(x_4 + x_2 + x_1) \\
 &= (x_4 + x_3)(x_4x_4 + x_4x_2 + x_4x_1 + x_2x_4 + x_2x_2 + x_2x_1 + x_1x_4 + x_1x_2 + x_1x_1) \\
 &= x_4x_4x_2 + x_4x_2x_4 + x_4x_1 + x_3x_4x_2 + x_3x_2x_4 + x_3x_1 \\
 &= x_4x_2 + x_4x_1 + x_3x_4x_2 + x_3x_1
 \end{aligned}$$



Aufgabe 2.2 Verfahren nach Petrick

Gegeben sei folgendes Symmetriediagramm der Schaltfunktion G :



- A) Das Nelson-Verfahren lieferte dabei die in der Tabelle 1 bereits eingetragenen Primterme. Vervollständigen Sie nun die folgende Überdeckungstabelle. Bilden Sie die Kostenfunktionswerte für gegebene Primterme, indem Sie die Variablen b und c mit „1“ und die Variablen a und d mit „2“ gewichten.



Präsenzvariablen	Primterme	Einstellen (oktale Indizes)					Kosten	
		1	3	7	12	14		15
p_1	\overline{bc}	X					2	
p_2	\overline{ab}					X	3	
p_3	\overline{acd}	X	X				5	
p_4	$ab\overline{d}$		X	X			5	
p_5	abc			X			4	
p_6	\overline{bd}					X	X	3
p_7	acd						X	5
p_8	\overline{acd}				X			5

Tabelle 1

- B) Bestimmen Sie nun mögliche Kerne und ermitteln Sie anschließend durch die Ausnutzung der Zeilen- und der Spaltendominanzen, soweit anwendbar, die Resttabelle. Kennzeichnen Sie hierbei die verbliebenen Minterme.



- C) Tragen Sie nun die im Aufgabenteil B) ermittelte Resttabelle in die Tabelle 2 ein (ordnen Sie dabei die verbleibenden oktalen Indizes wiederum aufsteigend an).

Präsenzvariablen	Primterme	Einsstellen (oktale Indizes)				Kosten
		1	3	7		
p_1	\overline{bc}	X				2
p_3	\overline{acd}	X	X			5
p_4	$ab\overline{d}$		X	X		5
p_5	abc			X		4

Tabelle 2

- D) Lösen Sie nun die Resttabelle mittels des Petrickausdrucks. Die Kosten der Primimplikanten sollen weiterhin als Entscheidungskriterium genutzt werden, um sich für eine Minimallösung zu entscheiden. Geben Sie die Lösung an.

$$\begin{aligned}
 PA' &= (p_1 + p_3)(p_3 + p_4)(p_4 + p_5) \\
 &= (p_1p_3 + p_1p_4 + p_3p_3 + p_3p_4)(p_4 + p_5) \\
 &= (p_1p_4 + p_3)(p_4 + p_5) \\
 &= (p_1p_4p_4 + p_1p_4p_5 + p_3p_4 + p_3p_5) \\
 &= \underline{p_1p_4 + p_3p_4 + p_3p_5}
 \end{aligned}$$

Die Realisierung der Resttabelle durch p_1p_4 stellt die Minimallösungen dar.

- E) Geben Sie nun die zur Realisierung benötigten Präsenzvariablen, die Kosten und die DMF der minimierten Funktion an.



benötigte Präsenzvariablen: P_6, P_8, P_1, P_4

Kosten der Realisierung: $3 + 5 + 2 + 5 = 15$

zugehörige DMF: $\bar{b}d + \bar{a}cd + \bar{b}c + ab\bar{d}$

Aufgabe 3 Zahlensysteme

A) Vervollständigen Sie die Tabelle 3, indem Sie die offenen Felder durch Konvertierung ergänzen. BCD-Zahlen sollen hierbei stets aus der Dezimaldarstellung abgeleitet werden.

Dezimal	Binär	Oktal	BCD
42 _D	101010 _B	52 _O	0100 0010
782 _D	1100001110 _B	1416 _O	0111 1000 0010
195 _D	11000011 _B	303 _O	0001 1001 0101
2758 _D	101011000110 _B	5306 _O	0010 0111 0101 1000

Tabelle 3

B) Addieren Sie die im Dezimalsystem gegebenen Zahlen 4862_D und 975_D im BCD Code. Stellen Sie ihren Lösungsweg – inklusive eventuell notwendiger Korrekturschritte – ausführlich dar.

	Dezimalsystem																													
<p>BCD Code</p> <table style="margin-left: auto; margin-right: auto;"> <tr> <td>0100</td> <td>1000</td> <td>0110</td> <td>0010</td> </tr> <tr> <td>0000</td> <td>1001</td> <td>0111</td> <td>0101</td> </tr> <tr> <td style="text-align: center;">1</td> <td></td> <td></td> <td></td> </tr> <tr style="border-top: 1px solid black;"> <td>0101</td> <td>0001</td> <td>1101</td> <td>0111</td> </tr> </table> <table style="margin-left: auto; margin-right: auto;"> <tr> <td style="text-align: center;">Übertrag</td> <td style="text-align: center;">PT</td> </tr> <tr> <td style="text-align: center;">0110</td> <td style="text-align: center;">0110</td> </tr> <tr> <td style="text-align: center;">1</td> <td></td> </tr> <tr style="border-top: 1px solid black;"> <td>0101</td> <td>1000</td> <td>0011</td> <td>0111</td> </tr> </table>	0100	1000	0110	0010	0000	1001	0111	0101	1				0101	0001	1101	0111	Übertrag	PT	0110	0110	1		0101	1000	0011	0111	<table style="border-left: 1px solid black; border-right: 1px solid black;"> <tr> <td style="text-align: right;">4862</td> </tr> <tr> <td style="text-align: right;">975</td> </tr> <tr style="border-top: 1px solid black;"> <td style="text-align: right;">5837</td> </tr> </table>	4862	975	5837
0100	1000	0110	0010																											
0000	1001	0111	0101																											
1																														
0101	0001	1101	0111																											
Übertrag	PT																													
0110	0110																													
1																														
0101	1000	0011	0111																											
4862																														
975																														
5837																														

Aufgabe 4 Optimale Codes

In Abbildung 1 sind die drei Räder eines einarmigen Banditen dargestellt. Jedes der drei Räder besteht aus acht gleich großen Sektoren, und beinhaltet eine unterschiedliche Anzahl der folgenden Symbole:

Symbol	Abkürzung
Raute	R
Kreuz	K
Kreis	KS
Dreieck	D
Quadrat	Q

Am Ende eines Spiels ist im Anzeigefenster des Spielautomaten immer genau einer der Sektoren pro Rad sichtbar, wobei jeder Sektor mit gleicher Wahrscheinlichkeit auftritt. Die Räder selbst drehen sich unabhängig voneinander, d.h. jede Sektorkombination der drei Räder besitzt die gleiche Auftrittswahrscheinlichkeit.

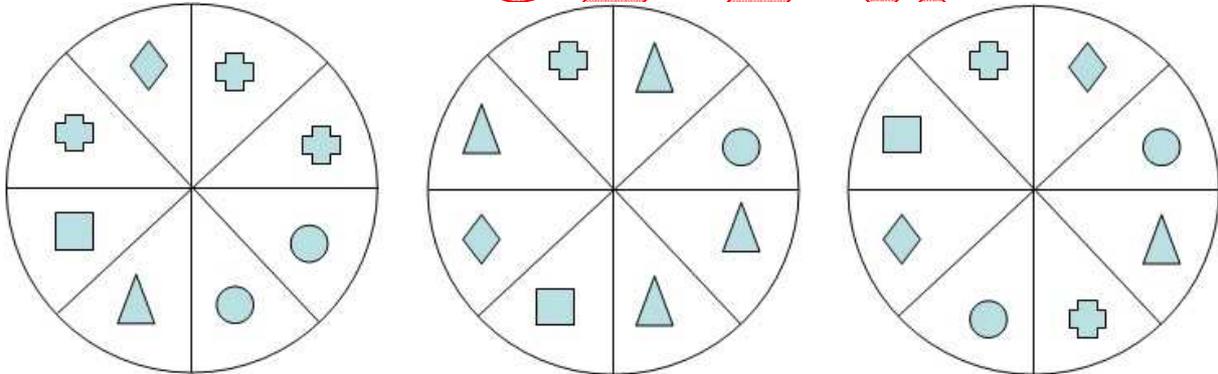


Abbildung 1

- A) Berechnen Sie die Gewinnwahrscheinlichkeiten für die einzelnen Symbole, wenn zum Gewinnen auf jeder Scheibe das gleiche Symbol gezeigt werden muss.

Symbol	Rechnung	Gewinnwahrscheinlichkeit
KS	$1/4 * 1/8 * 1/4$	$1/128$
K	$3/8 * 1/8 * 1/4$	$3/256$
Q	$1/8 * 1/8 * 1/8$	$1/512$
D	$1/8 * 1/2 * 1/8$	$1/128$
R	$1/8 * 1/8 * 1/4$	$1/256$

B) Berechnen Sie nun die Wahrscheinlichkeit zu verlieren.

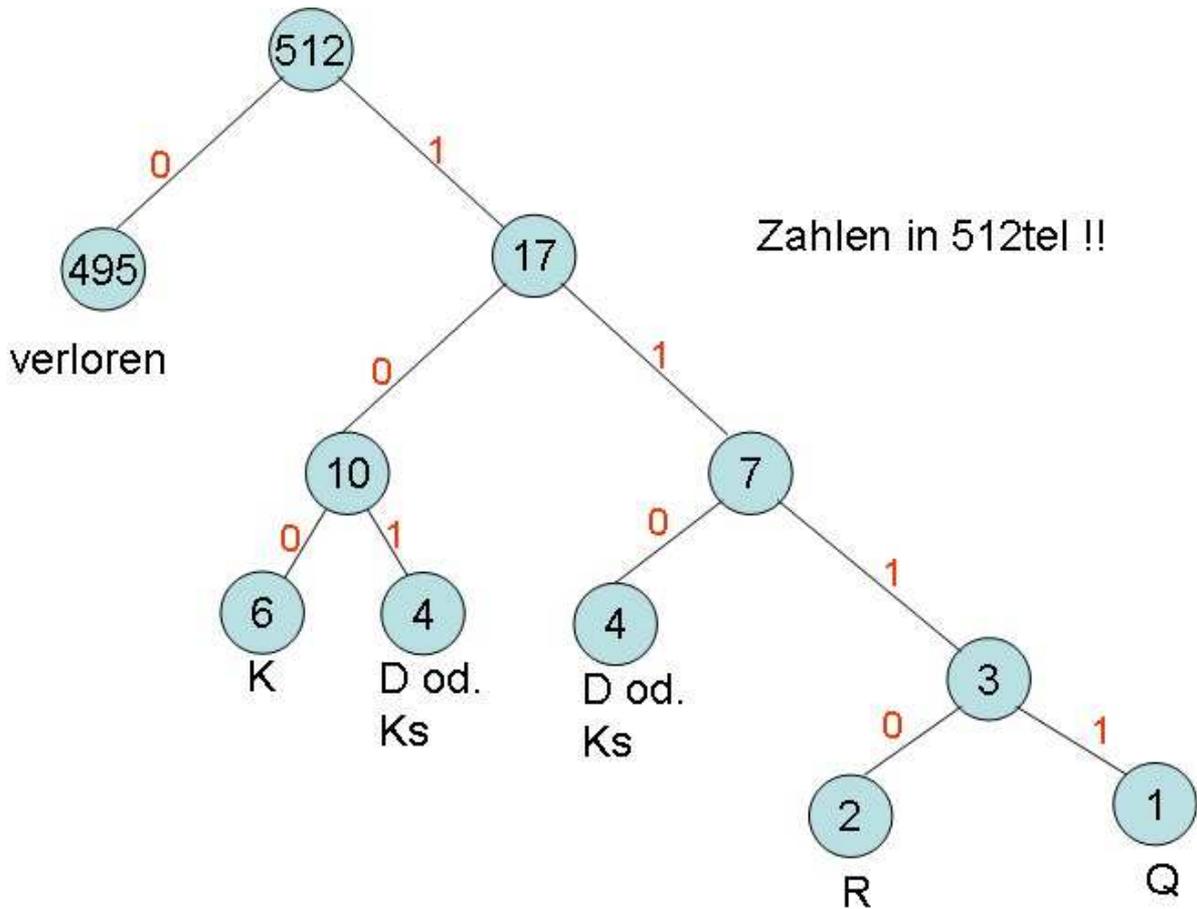
Die Wahrscheinlichkeit zu verlieren berechnet sich zu:

$$\begin{aligned}
 P_{\text{verlieren}} &= 1 - P_{\text{gewinnen}} \\
 &= 1 - 1/128 - 3/256 - 1/512 - 1/128 - 1/256 \\
 &= 1 - (4+6+1+4+2)/512 \\
 &= 1 - 17/512 = 495/512
 \end{aligned}$$

Da der Automat nur in größeren Zeitabständen vom Besitzer überprüft wird, sollen die bis dato gespielten Spiele nachvollziehbar und möglichst komprimiert gespeichert werden. Hierbei sollen sowohl die einzelnen Gewinne als auch verlorene Spiele mit einbezogen werden.

C) Entwickeln Sie hierzu eine Shannon-Fano Codierung. Ordnen Sie hierfür zunächst die oben ermittelten Wahrscheinlichkeiten in sinkender Reihenfolge von links nach rechts sortiert an. Zeichnen Sie anschließend, basierend auf dieser Ordnung, den Codebaum. Versehen Sie dabei die nach links gerichteten Äste mit „0“, die nach rechts gerichteten mit „1“.

$$\begin{array}{l}
 495/512 \mid 6/512 + 4/512 + 4/512 + 2/512 + 1/512 \\
 \underbrace{\hspace{10em}} \\
 6/512 + 4/512 \mid 4/512 + 2/512 + 1/512 \\
 \underbrace{\hspace{5em}} \\
 4/512 \mid 2/512 + 1/512 \\
 \underbrace{\hspace{2em}} \\
 2/512 \mid 1/512
 \end{array}$$



- D) Ermitteln Sie die mittlere Codewortlänge der Shannon-Fano Codierung. Geben Sie ferner an, welche Anzahl an Bits für die Speicherung eines Ereignisses benötigt würde, wenn die Information lediglich unkomprimiert binär codiert gespeichert werden müsste?

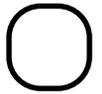
$$\begin{aligned} \bar{m} &= (1 \cdot 495/512 + 3 \cdot 6/512 + 3 \cdot 4/512 + 3 \cdot 4/512 + 4 \cdot 2/512 + 4 \cdot 1/512) \\ &= (495 + 18 + 12 + 12 + 8 + 4)/512 \\ &= 549/512 \end{aligned}$$

Uncodiert: $m=3$

$$m = \lceil \lg 6 \rceil = 3$$

- E) Welche Eigenschaft der Shannon Codierung erlaubt die eindeutige Decodierung eines Shannon Codes?

Die Präfixfreiheit



Aufgabe 5 Fehlererkennung & Korrektur

Im Folgenden sei ein 5 Bit breiter Code gegeben .

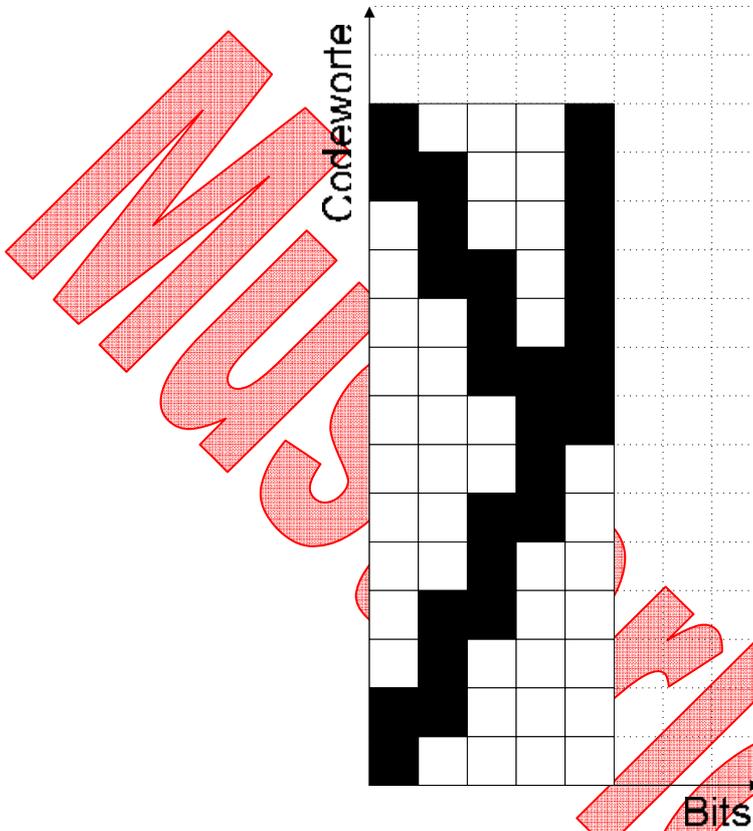


Abbildung 2

- A) Nennen Sie alle Eigenschaften, die diesen Code auszeichnen.

Der Code ist zyklisch

Der Code ist einschrittig, $HD=1$ zwischen zwei benachbarten Codewörtern

- B) Ist es möglich den Code so zu erweitern, dass er seine Eigenschaften behält und zusätzlich Einzelfehler korrigiert werden können? Falls ja, so tragen Sie die Erweiterung in Abbildung 2 ein. Begründen Sie Ihre Antwort.

Antwort: nein

Begründung: Der Code ist wie bereits erwähnt einschrittig, hat also ein HD_{\min} von 1. Da diese Eigenschaft erhalten bleiben soll ist es nicht möglich einen Code zu generieren, der eine minimale HD von 3 aufweist, die benötigt wird, um einen Fehler korrigieren zu können.

Im Folgenden soll eine Schaltung entworfen werden die es erlaubt, einen Code zu generieren, der drei Nutzbits gegen das Auftreten eines Fehlers schützen soll. Hierbei soll ein Hamming-Code zum Einsatz kommen.

- A) Welche Anzahl an Prüfbits wird benötigt, um drei Nutzbits gegen das Auftreten eines Fehlers derart zu schützen, so dass der Fehler korrigiert werden kann?

Zur Sicherung werden 3 weitere Bits benötigt. $HD_{\min} = 3$, auslesen aus der Tabelle im Anhang ergibt für $m=3$ und $HD=3$ die Anzahl an Prüfbits.

- B) Bestimmen Sie nun mit Hilfe der folgenden Tabelle, welche Datenbits x_1, x_2, x_3 anhand welcher Prüfbits geschützt werden:

Jfd. Nr. duale Kennzahl	1 001	2 010	3 011	4 100	5 101	6 110
1. Stelle	y_1		x_1		x_2	
2. Stelle		y_2	x_1			x_3
3. Stelle				y_3	x_2	x_3

- C) Basierend auf der Bedingung, dass die Prüfbits die zugehörigen Datenbits auf **gerade** Parität ergänzen, soll nun die nachfolgende Tabelle ausgefüllt werden.

x_3	x_2	x_1	y_3	y_2	y_1
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	0
1	0	1	1	0	1
1	1	0	0	1	1
1	1	1	0	0	0

- D) Im Folgenden ist nun ein Schaltnetz zu entwerfen, das aus den Nutzbits die Paritätsbits erzeugt. □

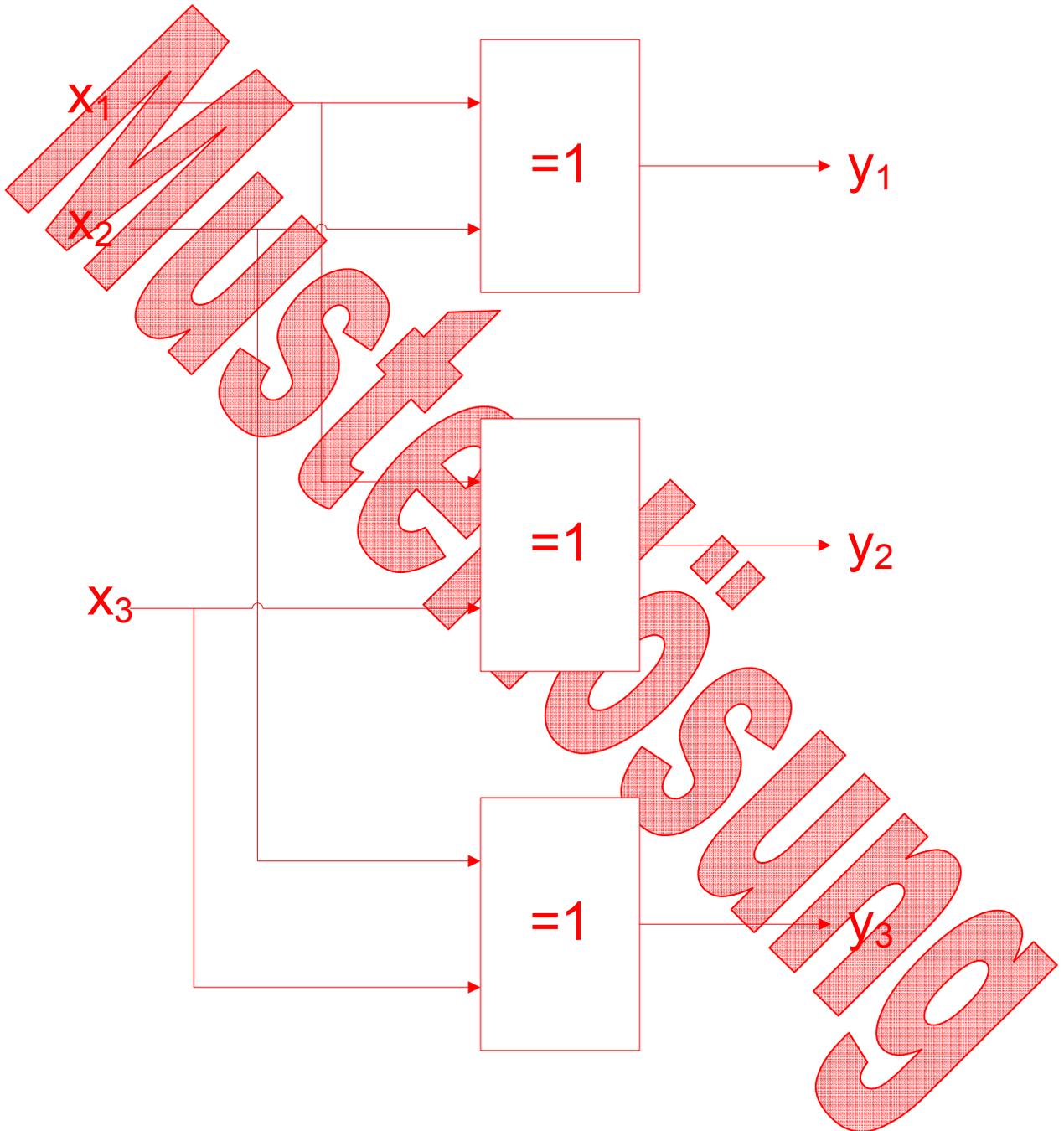
Übertragen Sie hierzu die Ansteuerfunktionen in die unten stehenden KV-Diagramme und bilden Sie daraus die jeweilige disjunktive Minimalform. Verfügen Sie evtl. enthaltene Freistellen zu „0“!!

y_1	x_1				$y_1 = \frac{\overline{x_1}x_2 \vee x_1\overline{x_2}}{\quad}$
x_2					

y_2	x_1				$y_2 = \frac{\overline{x_1}x_3 \vee x_1x_3}{\quad}$
x_2					

y_3	x_1				$y_3 = \frac{x_2\overline{x_3} \vee x_2x_3}{\quad}$
x_2					

- E) Entwerfen Sie nun basierend auf den ermittelten Disjunktiven Minimalformen das Schaltnetz, das mit einer minimalen Anzahl an Gattern realisiert werden kann. Hierfür haben Sie eine beliebige Anzahl an Invertern sowie UND, ODER und EXOR Gattern mit je zwei Eingängen zur Verfügung.



Aufgabe 6 Mengen & Relationen

- A) Bestimmen Sie den Wahrheitscharakter einer jeden Aussage. Beachten Sie: für eine falsche Antwort wird ein Punkt abgezogen!

Aussage	Wahr	Falsch
Eine Menge kann mehrere gleiche Elemente enthalten	<input type="checkbox"/>	<input checked="" type="checkbox"/>
Eine Menge kann stets durch Auflistung aller ihrer Elemente vollständig beschrieben werden	<input type="checkbox"/>	<input checked="" type="checkbox"/>
Seien S und T Mengen. Es gilt $ S \times T = T \times S $	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Die Äquivalenzklassen zweier Elemente bzgl. einer Äquivalenzrelation sind entweder identisch oder disjunkt	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Die leere Menge ist Element jeder Menge	<input type="checkbox"/>	<input checked="" type="checkbox"/>

- B) Geben Sie die definierenden Eigenschaften einer Verträglichkeitsrelation an.

Reflexiv, symmetrisch, nicht transitiv

- C) Ist die strikte Ordnung „<“ eine Ordnungsrelation? Begründen Sie Ihre Antwort!

Nein, da sie nicht reflexiv ist.

D) Wir betrachten einen zyklischen Binärcounter von 8 Bit Länge, das heißt bei Erhöhung des Counters im Zustand 1111 1111 ist der Folgezustand 0000 0000, ohne dass ein Übertrag oder Ähnliches berücksichtigt würde. Sei M die Menge der Zustände des Counters.

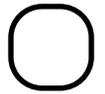


I) Was ist die Mächtigkeit $|M|$ der Menge?

II) Wir nennen einen Zustand z_0 „kleinergleich“ z_1 , wenn $z_1 = z_0$ oder aber wenn z_1 von z_0 aus in endlich vielen Zählererhöhungen erreicht werden kann. Ist „kleinergleich“ eine Ordnungsrelation? Begründen Sie ihre Antwort.

I) $2^8 = 256$

II) Nein „kleinergleich“ keine Ordnungsrelation, da sie nicht antisymmetrisch ist.



Aufgabe 7 Automaten

Gegeben ist das Ablaufdiagramm eines Automaten zur Steuerung eines elektrischen Fensterhebers im Automobil. Die Bewegung des Fensters wird durch einen mechanischen Taster gesteuert, der die beiden Steuersignale Fenster hoch (SH = 1) und Fenster runter ausgibt (SR = 1), wenn dieser in die entsprechende Richtung bewegt wird. Weiterhin stehen ein oberer und unterer Endschalter (ESH, ESR) zur Verfügung, die jeweils zu eins gesetzt werden, sobald das Fenster die jeweilige Endposition erreicht.

Als Ausgänge werden zwei Steuersignale für den Motor verwendet mit denen das Fenster geschlossen (Motor_H = 1) oder geöffnet (Motor_R = 1) werden kann.

Bei Tastendruck bewegt sich das Fenster in die entsprechende Richtung bis der obere oder untere Anschlag erreicht ist. Bei losgelassenem Taster bewegt sich das Fenster weiter. Die Fahrt kann durch einen entgegen gesetzten Tastendruck jederzeit gestoppt werden.

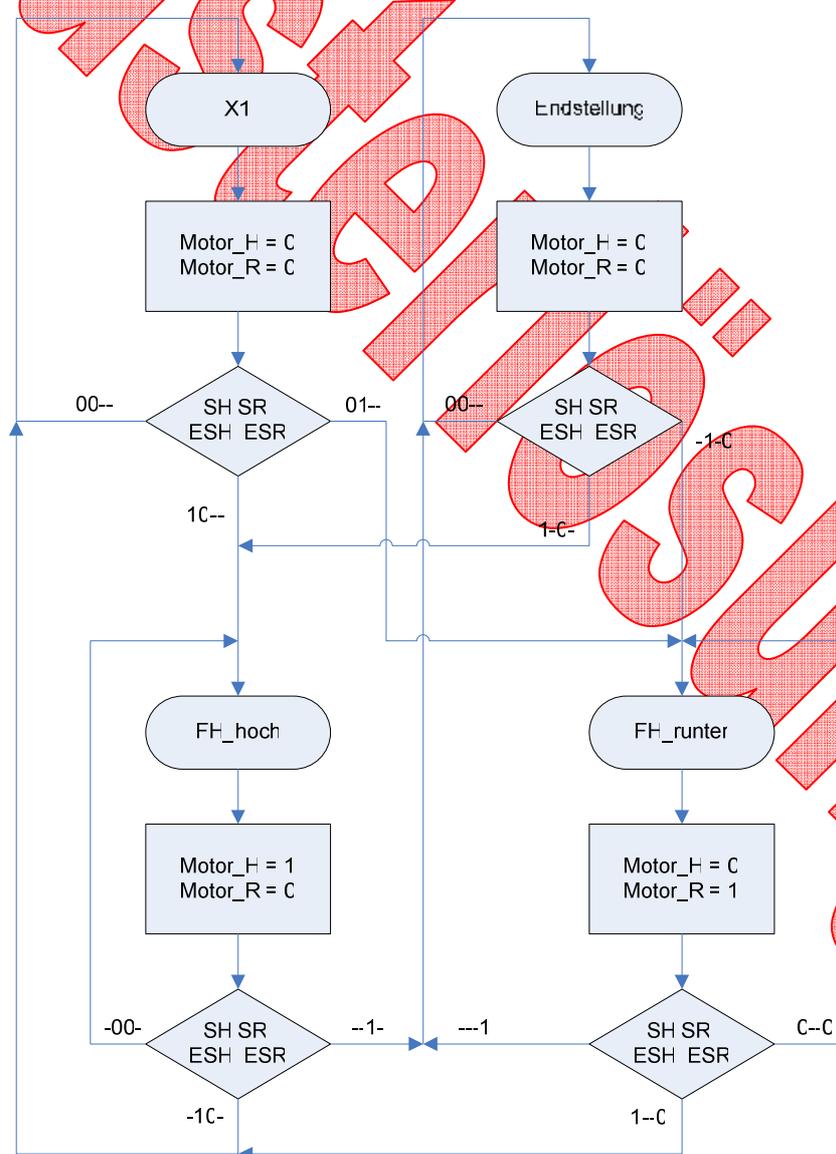


Abbildung 3

Hinweise:

- Die Tastersignale sind jeweils nur für einen Takt eins, also nur bei einem Zustandsübergang aktiv
- Es ist mechanisch ausgeschlossen, daß beide Tastersignale gleichzeitig eins sind (don't care)
- Die Endschalter können mechanisch ebenfalls nicht beide eins sein (don't care)
- Um Beschädigungen des Motors zu vermeiden ist darauf zu achten, dass immer nur eines der Steuersignale eins ist.

A) Wie viele FlipFlops sind zur Realisierung des Automaten mindestens nötig, wenn man entweder T-FlipFlops oder aber D-FlipFlops verwendet? Begründen Sie Ihre Antwort!

Antwort: Der Automat verfügt über 4 Zustände -> es werden 2 Flipflops benötigt, da $\lceil \lg 4 \rceil = 2!$

B) Um welchen Automatentyp handelt es sich in der obigen Abbildung 1. Begründen Sie Ihre Antwort.

Antwort: Es handelt sich um einen Moore Automaten, da die Ausgabe nur vom Zustand abhängt.

C) Welche Bedeutung hat der Zustand X1 und an welcher Position steht das Fenster in diesem Zustand? Ist das Fenster in Bewegung?

Antwort: Das Fenster bewegt sich nicht und befindet sich nicht am oberen oder unteren Endschalter. Es ist damit weder komplett geöffnet oder geschlossen.

D) Welcher Vorteil ergibt sich durch die mechanische Einschränkung, daß beide Endschalter bzw. Tastersignale nicht gleichzeitig 1 sein können? Begründung!

Antwort: All die Fälle sind nicht relevant und können bei der Logikminimierung zu 0 oder 1 verfügt werden (don't care). Gewinn: kleineres Schaltetz.

E) In Tabelle 6 ist für einige Fälle die Übertragungsfunktion vorgegeben. Bestimmen Sie daraus den Typ des FlipFlops und ergänzen Sie die Ansteuertabelle des verwendeten FlipFlop-Typs in Tabelle 4.

		Typ
Q	Q ⁿ⁺¹	DFF
0	0	0
0	1	1
1	0	0
1	1	1

Tabelle 4

Füllen Sie nun Tabelle 6 aus, indem Sie die Zustandsübergänge aus dem Ablaufdiagramm (Abbildung 3) in die Tabelle übertragen. Bestimmen Sie anschließend die Werte zur Ansteuerung der FlipFlops.

Hinweis: Zur Vereinfachung der Aufgabe wurden in Tabelle 6 einige Zustandsübergänge weggelassen.

Zustandscodierung:

Zustand	Q ₁	Q ₀
X1	0	0
FH_hoch	0	1
FH_runter	1	0
Endstellung	1	1

Tabelle 5

Q ₁	Q ₀	SH	SR	ESH	ESR	Q ₁ ⁿ⁺¹	Q ₀ ⁿ⁺¹	Ansteuerung	
								Q ₁ TYP: D	Q ₀ TYP: D
0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	1	0	0	0	0
0	0	0	0	1	0	0	0	0	0
0	0	0	1	0	0	1	0	1	0
0	0	0	1	0	1	1	0	1	0
0	0	0	1	1	0	1	0	1	0
0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	1	0	1	0	1
0	1	0	0	1	0	1	1	1	1
0	1	0	1	0	0	0	0	0	0
0	1	0	1	0	1	0	0	0	0
0	1	0	1	1	0	1	1	1	1
1	0	0	0	0	0	1	0	1	0
1	0	0	0	0	1	1	1	1	1
1	0	0	0	1	0	1	0	1	0
1	0	0	1	0	0	1	0	1	0
1	0	0	1	0	1	1	1	1	1
1	0	1	0	0	0	0	0	0	0
1	0	1	0	0	1	1	1	1	1
1	1	0	0	0	0	1	1	1	1

Tabelle 6



F) Übertragen Sie die Ansteuerfunktionen für das FlipFlop Q_0 in das unten stehenden KV-Diagramm. Bilden Sie anschließend die disjunktive Minimalform zur Ansteuerung des FlipFlops. Eventuell vorhandene Freistellen sind bereits so zu 0 oder 1 verfügt worden, dass sich ein optimaler Entwurf ergibt.

		SR				ESR			
		ESR		SR		ESR		ESR	
Q_0^{n+1}	ESF	0		0					1
		ESF		0	0			1	1
	SH	1	1	1	1	1	1	1	1
	SH	1	1	1	1	1	1	1	1
	ESF			1	0	0	1	1	1
	ESF	0	1	1	0	0	1	1	1
	ESF		1	1	0	0	1	1	1
	ESF					0	1	1	1

Lösung:

		SR							
	Q_0^{r+}	ESR				ESR			
ESH		0	0	0	0	0	0	1	1
	ESH	0	0	0	0	1	1	1	1
	SH	1	1	1	1	1	1	1	1
	ESH	0	1	1	0	0	1	1	1
	ESH	0	1	1	0	0	1	1	1
	ESH	0	1	1	0	0	1	1	1
		Q_0^r							

$q_0^{n+1}: (SH \& \overline{q_0}) \vee (\overline{SR} \& q_0) \vee (ESR \& q_1) \vee (ESH \& q_0 \& \overline{q_1})$

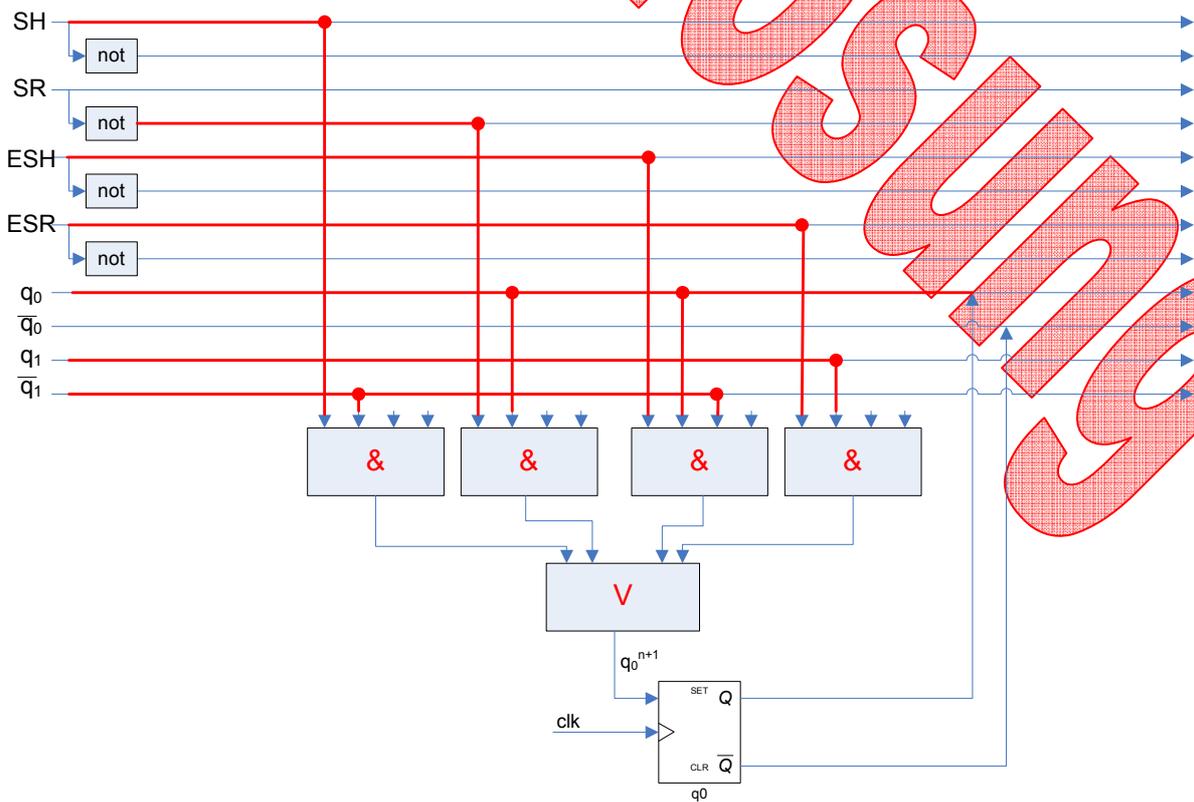
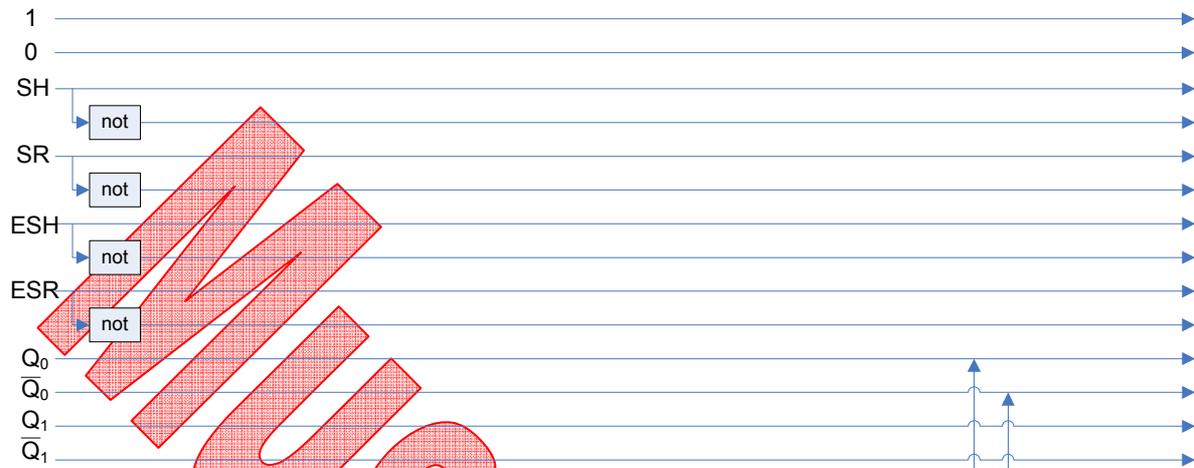
G) Leiten Sie, basierend auf der Zustandscodierung, die Ansteuerfunktion für die beiden Ausgänge Motor_H und Motor_R ab.



Motor_H: $q_0 \& \overline{q_1}$

Motor_R: $q_1 \& \overline{q_0}$

H) Zeichnen Sie basierend auf dem Ergebnis der Teilaufgabe E) die Ansteuerung des FF Q_0 in das vorgegebene Schaltnetz ein.



MUSTERLOSLÖSUNG

Matrikelnummer:

Name:

Zusätzliches Lösungsblatt 1:

MUSTAPROBEN

Matrikelnummer:

Name:

Zusätzliches Lösungsblatt 2:

Musterlösung