Prüfung

Prof. Dr.-Ing. J. Becker

Digitaltechnik

SS 2009

Institut für Technik der Informationsverarbeitung, Universität Karlsruhe

Klausur

Mi., 05.08.2009

Lösungsblätter

1	~13%
2	~14%
3	~10%
4	~13%
5	~20%
6	~20%
7	~10%
Σ	Σ100%

Musterlösung

Hinweise zur Klausur

Hilfsmittel

Als Hilfsmittel zur Prüfung sind vier Seiten vorgegebene und **ein DIN A4 Blatt** selbst geschriebene Formelsammlung zugelassen. Nicht erlaubt hingegen sind die Verwendung eines Taschenrechners, zusätzlicher Unterlagen und jegliche Kommunikation mit anderen Personen.

Prüfungsdauer

Die Prüfungsdauer beträgt 120 Minuten.

Prüfungsunterlagen

Die Prüfungsunterlagen bestehen aus insgesamt 24 Seiten Aufgabenblättern (einschließlich diesem Titelblatt und zusätzlicher Lösungsblätter).

Bitte vermerken Sie vor der Bearbeitung der Aufgaben auf jeder Seite oben Ihren Namen, auf der ersten Seite zusätzlich die Matrikelnummer!

Auf jedes zusätzliche Lösungsblatt ist neben dem Namen auch die Aufgaben- und die Seitennummer mit einzutragen. Vermeiden Sie das Beschreiben der Rückseiten.
Am Ende der Prüfung sind die 24 Seiten Aufgaben- und Lösungsblätter und alle verwendeten zusätzlichen Lösungsblätter abzugeben.
Verwenden Sie zum Bearbeiten der Aufgaben lediglich dokumentenechte Schreibgeräte – keinen Bleistift sowie Rotstifte!

Aufgabe 1 Information und Codierung

Aufgabe 1.1 Codierung

A) Geben Sie die durchschnittliche Anzahl von Nullstellen pro Codewort und die mittlere Codewortlänge an, wenn alle Datenworte mit dem 2 aus 5 Code kodiert wurden. Begründen Sie Ihre Antwort.

3 Nullstellen, mittlere Codewortlänge ist immer 5, nach Definition „2 aus 5 Code“

B) Die Spielkartenwerte Herz, Karo, Kreuz und Pik sollen binär kodiert werden. Entwickeln Sie dazu einen zyklischen GrayCode, minimaler Länge.

Herz	01
Karo	11
Kreuz	10
Pik	00

C) Wann gilt bei einem Gray Code Präfixfreiheit? Begründen Sie Ihre Antwort

Präfixfreiheit gilt immer, da alle Codeworte die gleiche Länge haben und von einander verschieden sind. Somit kann nie ein Codewort in einem anderen Codewort enthalten sein.

D) Bei der Übertragung von Datenworten der Länge von 4 Bit soll eine Blocksicherung verwendet werden. Wie viele Bit müssen pro Block **zusätzlich** übertragen werden, wenn jeder übertragener Block genau 8 Datenworte enthält.

Notwendige Paritätsbits für jede Zeile: 1 Bit pro Datenwort (8 Bit)

Prüfwort zur Sicherung der Spalten: 1 Bit pro Bitstelle der Datenwörter + 1 Bit für Spalte mit Paritätsbits (4+1 Bit)

➔ Zusätzliche Bits für Blocksicherung: (8 + 4 + 1) Bit = 13 Bit

Aufgabe 1.2 Spielautomat

Für die in Abbildung 1–1dargestellte Anzeigeeinheit eines Spielautomaten ist eine digitale Informationsübermittelung zu entwickeln. Die Anzeigeeinheit besteht aus 12 gleich großen Sektoren, die je eines der fünf Symbole:

Bombe (B), Dollar (D), Herz (H), Raute (R) und Wimpel (W)

darstellen. Am Ende eines Spiels ist im Anzeigefenster des Spielautomaten immer genau einer der Sektoren sichtbar. Alle Sektoren treten mit gleicher Wahrscheinlichkeit auf.

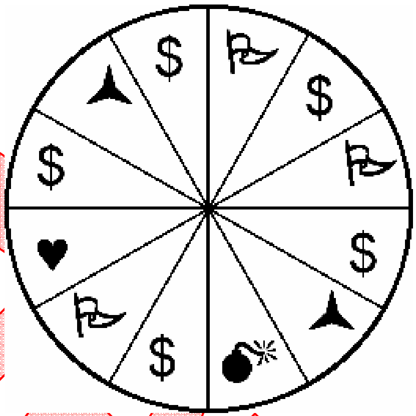


Abbildung 1–1: Anzeige Spielautomat

A) Die fünf verschiedenen Symbole sollen binär codiert werden. Jedes Symbol wird durch ein Codewort repräsentiert. Wie viele Binärstellen werden für Codeworte gleicher Länge mindestens benötigt?

Anzahl benötigter Codeworte: $\lceil ld5 \rceil = 3$

Symbol	Abk.	Auftrittswahrscheinlichkeit	Ermittelte Codierung
	≅ B	1/12	101
$	≅ D	5/12	00
♥	≅ H	1/12	11
	≅ R	2/12	100
	≅ W	3/12	01

Tabelle 1-1: Symbolcodierung

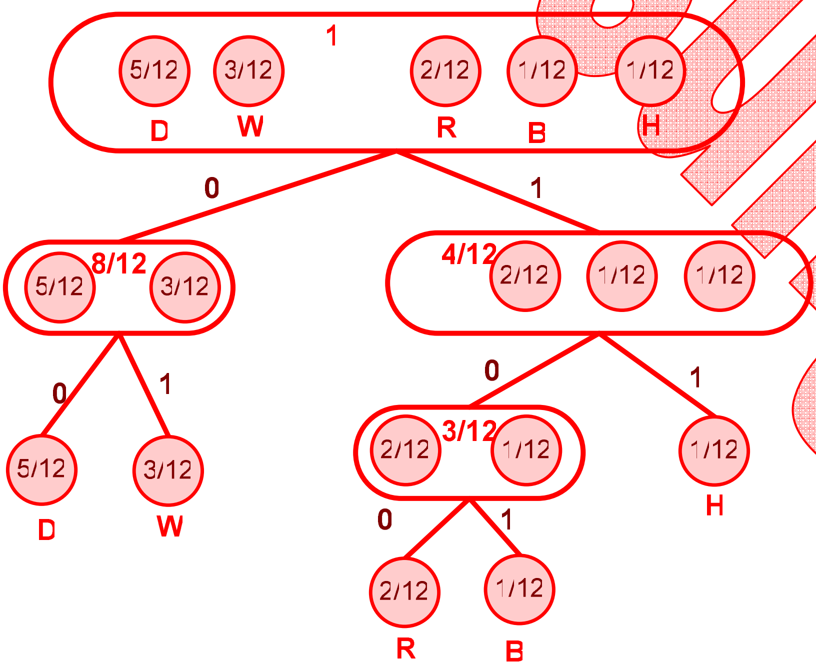
Da für die Informationsübermittelung an die Geldausgabe nur die Art des Symbols relevant ist, und die Symbole mit unterschiedlichen Wahrscheinlichkeiten auftreten, soll jetzt ein optimaler Code entwickelt werden.

B) Berechnen Sie die Auftrittswahrscheinlichkeiten der Symbole in Bruchdarstellung (x/y) und tragen Sie diese in Tabelle 1-1 ein.

C) Entwickeln Sie jetzt eine SHANNON-FANØ-Codierung und tragen Sie diese in Tabelle 1-1 ein.

Hinweise:

- Sortieren Sie die Liste der Auftrittshäufigkeiten abfallend von links nach rechts. Falls Ereignisse dieselbe Auftrittshäufigkeit haben, sortieren Sie die Symbole die in der obigen Tabelle höher stehen nach links.
- Weisen Sie den linken Ästen des entstehenden Baumes die „0“ zu, den rechten Ästen die „1“.
- Verwenden Sie die Partitionierungskonvention aus der Digitaltechnik-vorlesung.



D) Die Spielergebnisse werden in einem Speicher der Größe 1 kByte abgelegt. Welche Anzahl Codeworte kann maximal/minimal mit der gefundenen Shannon-Fano Codierung gespeichert werden? Geben Sie Ihren Lösungsweg an.

1 Byte = 8 Bit; 1kBit = 1024 bit; → 1 kByte = 8192 Bit

maximale Codewortlänge = 3 bit → 8192/3 =2730+2/3
Minimal speicherbare Anzahl von Codewörtern: 2730

minimale Codewortlänge = 2 bit → 8192/2 =4096
Maximal speicherbare Anzahl von Codewörtern: 4096

E) Wie hoch darf die mittlere Codewortlänge maximal sein, wenn im Mittel 100 Einzelergebnisse gespeichert werden sollen (Größe des Speichers: 1 kByte)? Geben Sie Ihren Lösungsweg an.

1 Byte = 8 Bit; 1kBit = 1024 bit; → 1 kByte = 8192 Bit

100 * CW_{mittel} = 8192 (!)

Mittlere Codewortlänge darf maximal 8192/100 = 81,92 bit aufweisen

Aufgabe 2 Polyadische Zahlensysteme

Aufgabe 2.1 BCD

Addieren Sie die im Dezimalsystem gegebenen Zahlen 3745_D und 9297_D im BCD Code.Stellen Sie ihren Lösungsweg – inklusive aller notwendiger Korrekturschritte - ausführlich dar.

		BCD				Dezimalsystem
		0011	0111	0100	0101	3745
	+	1001	0010	1001	0111	+ 9297
		--11-	11--		11--	
	=	1100	1001	1101	1100	
Korr. wegen:		Ps		Ps.	Ps.	
		1100	1001	1101	1100	
	+	0110		0110	0110	
		1----	--11	1111	1---	
=	0001	0010	1010	0100	0010	
Korr. wegen:			Ps			
		0010	1010	0100	0010	
	+		0110			
		---1	11--			
=	**0001**	**0011**	**0000**	**0100**	**0010**	

Aufgabe 2.2 Konvertierung

Vervollständigen Sie die Tabelle 2-1, indem Sie die offenen Felder durch Konvertierung ergänzen.

Dezimal	Binär	Hexadezimal	BCD
3599 $_D$	111000001111 $_B$	E0F $_H$	0011 0101 1001 1001 $_{BCD}$
58 $_D$	111010 $_B$	3A $_H$	0101 1000 $_{BCD}$

Tabelle 2-1: Konvertierungstabelle

Aufgabe 2.3 Fließkommadarstellung

Zur Verwendung in einem Microcontroller wurde eine platzsparende Darstellung von Fließkommazahlen in einem einzigen Byte entwickelt. Das höchstwertige Bit stellt das Vorzeichen V dar, die vier niederwertigsten Bits die Mantisse M und die drei Bits in der Mitte den Exponenten E (siehe Abbildung 2–1).

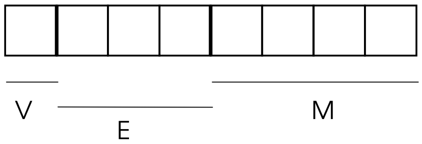


Abbildung 2–1: 8-bit-Fließkommazahl

Für alle möglichen binären Belegungen ergibt sich der Dezimalwert Z aus nachstehender Formel (vgl. IEEE-Fließkommazahl):

$$Z_D = (-1)^V \cdot 2^{E-3} \cdot (1,M)$$

A) Berechnen Sie den Dezimalwert der Belegung 10011000.

$Z = (-1) \cdot 2^{(1-3)} \cdot 1{,}5 = (-1) \cdot 2^{(-2)} \cdot 1{,}5$

$= (-1) \cdot 0{,}25 \cdot 1{,}5$

$= -0{,}375$

B) Geben Sie die größte Dezimalzahl an, die mit dieser 8-Bit-Fließkommazahl dargestellt werden kann. Geben Sie die Zahl in 8-Bit-Fließkomma- und Dezimaldarstellung an! Geben Sie Ihren Rechenweg an!

$Z=(+1) \cdot 2^{(7-3)} \cdot (1{,}0+2^{(-1)}+2^{(-2)}+2^{(-3)}+2^{(-4)}) = (+1) \cdot 2^{(4)} \cdot (1{,}0+0{,}5+0{,}25+0{,}125+(1/16))$

$\rightarrow V = 0_D ; E = 7_D ; M = 1{,}0+(1/2)+(1/4)+(1/8)+(1/16)_D$

$\rightarrow V = 0_B ; E = 111_B ; M = 1111_B$

Z_{8Fkz} = 01111111 **Z_{Dez}** = $2^{(4)} \cdot 1+(15/16) = 16 \cdot 31/16 = 31$

C) Geben Sie die **<u>größte negative</u>** Dezimalzahl an, die mit dieser 8-Bit-Fließkommazahl dargestellt werden kann. Geben Sie Ihren Rechenweg an!

$Z=(-1) \cdot 2^{(0-3)} \cdot 1{,}0 = (-1) \cdot 2^{(-3)} \cdot 1{,}0$

$\rightarrow V = 1_D ; E = 0_D ; M = 0_D$

$\rightarrow V = 1_B ; E = 000_B ; M = 0000_B$

Z_{8Fkz} = 10000000 **Z_{Dez}** = $-2^{(-3)} \cdot 1{,}0 = -(1/8) = -0{,}125$

D) Welche elementare Zahl kann mit der oben vereinbarten Interpretation der acht Bits nicht dargestellt werden?

Die Zahl 0 kann nicht dargestellt werden.

Aufgabe 3 Mengen, Relationen, Graphen

Aufgabe 3.1 Allgemein: Mengen

Gegeben sind die drei abzählbaren Mengen R, S und T. Die Elemente der Menge R sind mit:

$$R = \{3, 5\}$$

bekannt. Außerdem gelten die folgenden drei Beziehungen:

$$S \subset R \qquad T \subset R \qquad |S| = |T|$$

A) Geben Sie spaltenweise in der Tabelle 3-1 die möglichen Lösungspaare für die Mengen S und T an. **Hinweis:** Es werden nicht alle der vorgegeben Spalten benötigt.

Bei echten Teilmengen

S =	3	3	5	5	{}	3, 5	
T =	3	5	3	5	{}	3, 5	

Tabelle 3-1: Mögliche Lösungspaare

Gegeben sind die zwei abzählbaren Mengen K und L. Die Elemente der Menge K sind mit:

$$K = \{7, 8\}$$

bekannt. Außerdem gelten die folgenden beiden Beziehungen:

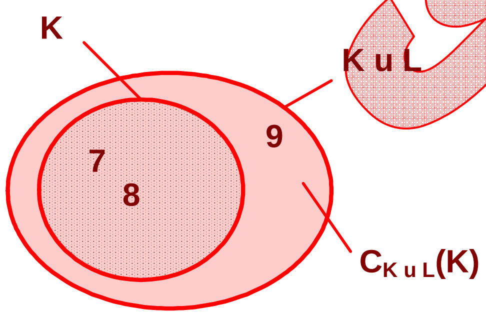
$$|K \times L| = 4 \qquad C_{K \cup L}(K) = \{9\}$$

B) Geben Sie an, wieviele Elemente die gesuchte Menge L besitzen muss

Da die Mächtigkeit des karthesischen Produktes der beiden Mengen 4 ist, und K 2 Elemente besitzt, muss die Menge L zwei Elemente besitzen

C) Nennen Sie alle Lösungsmöglichkeiten für die Menge L.

L = {9, 7} oder L = {9, 8}



Aufgabe 3.2 Venn Diagramm

Die endliche Menge M und drei Teilmengen von M, die mit E, F und G bezeichnet sind, werden durch das Venn-Diagramm in Abbildung 3–1 charakterisiert.
Bemerkung: Die Menge F ist eine Teilmenge von G.

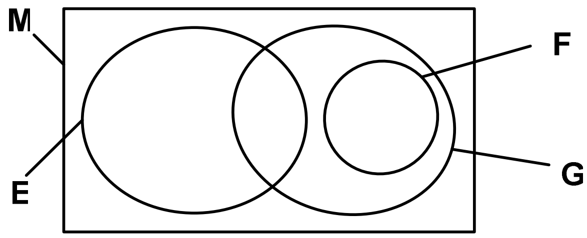


Abbildung 3–1: Venn-Diagramm für die Menge M und Teilmengen E, F, G.

A) Geben Sie für die nachstehenden Aussagen an, ob sie wahr oder falsch sind. Die Nichtbeantwortung wird als fehlerhafte Antwort gewertet.

Aussage	wahr / falsch
$\|G\| - \|F\| = \|C_G(F)\|$	Wahr
$E \times G = F \times E$	Falsch
$P(M) \subset P(G) \subset P(F)$	falsch
$CM(G \cup F) \subseteq CM(E \cap G)$	wahr

Aufgabe 3.3 Relationen

Gegeben seien die in Abbildung 3–2 dargestellten Graphen A bis E. Auf der Menge der Graphen M = {A, B, C, D, E} sei die zweistellige Relation. "*sind zueinander isomorph*" definiert.

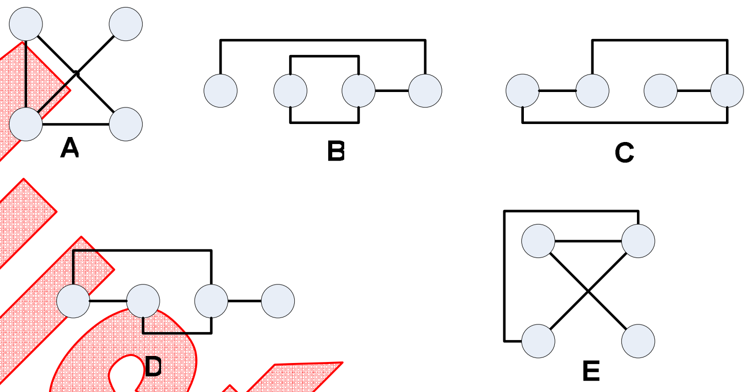


Abbildung 3–2: Graphen A bis E

A) Die Relation soll nun in der nachstehenden Matrix dargestellt werden. Tragen Sie dazu ein × Tabelle 3-2 ein, falls die Relation erfüllt ist.

α	A	B	C	D	E
A	x		x	x	
B		x			x
C	x		x	x	
D	x		x	x	
E		x			x

Tabelle 3-2: Relation α

B) Geben Sie alle in der Vorlesung eingeführten Relationseigenschaften an,die auf die Relation α zutreffen.

- reflexiv

- symmetrisch

- transitiv

C) Um welche spezielle Relation handelt es sich hier?

Äquivalenz relation

Aufgabe 4 Boolsche Algebra

Aufgabe 4.1 Entwicklungssatz

Die gegebene Schaltfunktion y = f(d, c, b, a) soll mit 2:1 Multiplexern realisiert werden. Dazu muss die Funktion nach jeder Variablen mit Hilfe des Entwicklungssatzes entwickelt werden.

$$y(d,c,b,a) = (\overline{a}\,\overline{c}) \vee b \vee \overline{d}\,\overline{c} \vee adc$$

A) Entwickeln Sie die Schaltfunktion zuerst nach der Variablen b, dann c . und dann, falls erforderlich, nach den verbleibenden Variablen, so dass als Restfunktionen nur noch Konstanten übrig bleiben. Geben Sie alle Zwischenschritte und Zwischenergebnisse an.

Entwicklung nach b:

$$y(d,c,b,a) = b \,\&\, y(d,c,1,a) \vee \overline{b} \,\&\, y(d,c,0,a)$$

$$y(d,c,1,a) = \overline{a}\,\overline{c} \vee 1 \vee \overline{d}\,\overline{c} \vee adc = 1$$

$$y(d,c,0,a) = \overline{a}\,\overline{c} \vee 0 \vee \overline{d}\,\overline{c} \vee adc = \overline{a}\,\overline{c} \vee \overline{d}\,\overline{c} \vee adc$$

Entwicklung nach c:

$$y(d,c,0,a) = c \,\&\, y(d,1,0,a) \vee \overline{c} \,\&\, y(d,0,0,a)$$

$$y(d,1,0,a) = \overline{a}0 \vee \overline{d}0 \vee ad = ad$$

$$y(d,0,0,a) = \overline{a} \vee \overline{d} \vee ad0 = \overline{a} \vee \overline{d}$$

Entwicklung nach a:

$$y(d,1,0,a) = a \,\&\, y(d,1,0,1) \vee \overline{a} \,\&\, y(d,1,0,0)$$

$y(d,1,0,1) = d;$ $y(d,1,0,0) = 0;$

$$y(d,0,0,a) = a \,\&\, y(d,0,0,1) \vee \overline{a} \,\&\, y(d,0,0,0)$$

$y(d,0,0,1) = \overline{d};$ $y(d,0,0,0) = 1;$

Entwicklung nach d:

$y(1,1,0,1) = 1;$ $y(0,1,0,1) = 0;$

$y(1,0,0,1) = 0;$ $y(0,0,0,1) = 1;$

alternativ nach d:

$y(1,1,0,a) = a;$

$y(0,1,0,a) = 0;$

$y(1,0,0,a) = \overline{a};$

$y(0,0,0,a) = 1;$

nach a:

$y(1,1,0,1) = 1;$

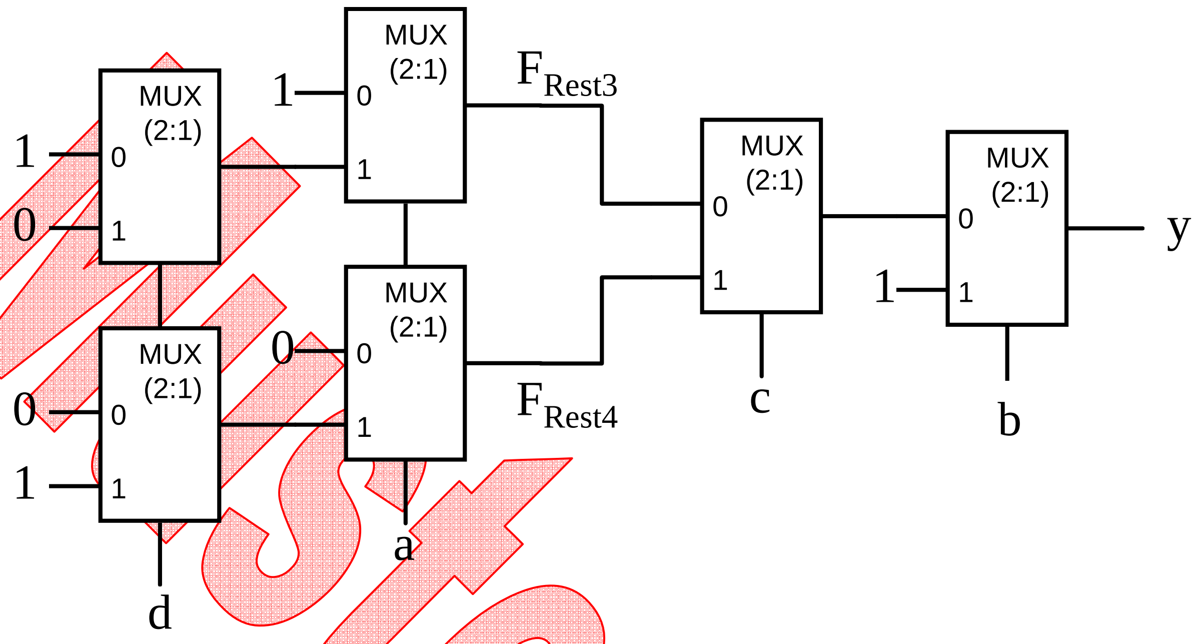
$y(1,1,0,0) = 0;$

$y(1,0,0,1) = 0;$

$y(1,0,0,0) = 1;$

B) Zeichen Sie die gesamte Schaltung unter ausschließlicher Verwendung von 2:1 Multiplexern.

Gesamtschaltung:



Aufgabe 4.2 Allgemeine Rechenregeln

Zeigen Sie durch geeignete Umformungen, dass für die angegebenen Ausdrücke Gleichheit gilt. Geben Sie alle Umformungsschritte und den Namen der dabei verwendeten Rechenregel an.

$$(a \equiv b) = (\bar{a} \text{ NOR } \bar{b}) \vee (a \text{ NOR } b)$$

$(a \equiv b) = (a \,\&\, b) \vee (\bar{a} \,\&\, \bar{b})$ Äquivalenz aufgelöst

$(\bar{a} \text{ NOR } \bar{b}) \vee (a \text{ NOR } b) = \overline{(\bar{a} \vee \bar{b})} \vee \overline{(a \vee b)}$

$\overline{(\bar{a} \vee \bar{b})} \vee \overline{(a \vee b)} = (\bar{a} \,\&\, \bar{b}) \vee (a \,\&\, b)$ De Morgan'sche Regel

➔ beide Seiten der gegebenen Gleichungen weisen nach jeweiliger Umformung gleichen boolschen Ausdruck auf.

Aufgabe 5 Schaltnetze und Minimierung,

Aufgabe 5.1 Konjunktive/Disjunktive Minimalform

A) Geben Sie mit Hilfe des vorausgefüllten Symmetriediagramms ein Beispiel für eine vollständige Schaltfunktion f(a, b, c), die folgende Bedingungen erfüllt:

Die Konjunktive Minimalform (KMF) der Schaltfunktion f stimmt mit ihrer Disjunktiven Minimalform (DMF) überein.

		a	a	
	0 (0)	1 (1)	1 (5)	0 (4)
b	0 (2)	1 (3)	1 (7)	0 (6)
			c	c

Abbildung 5–1: Schaltfunktion f(a, b, c)

B) Geben Sie sowohl die KMF als auch die DMF der oben spezifizierten Schaltfunktion an!

KMF = a

DMF = a

Aufgabe 5.2 Realisierung von Schaltfunktionen

Bei der Realisierung einer vollständigen Schaltfunktion y = f(d, c, b, a) hat ein Elektronikentwickler die UND-Matrix eines PALs, wie in Abbildung 5–2 dargestellt, programmiert.

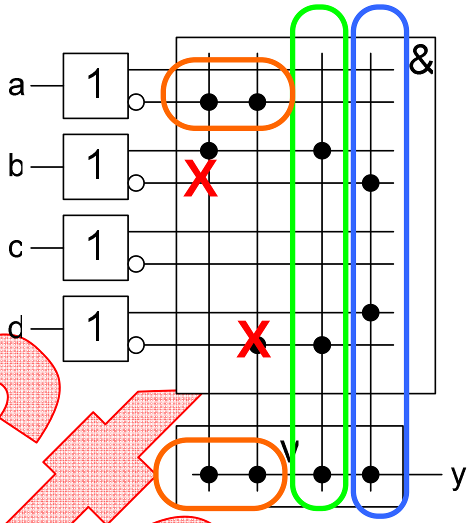


Abbildung 5–2: Programmiertes PAL

A) Tragen Sie im nachstehenden Symmetriediagramm die Null- und Einsstellen der Schaltfunktion y ein.

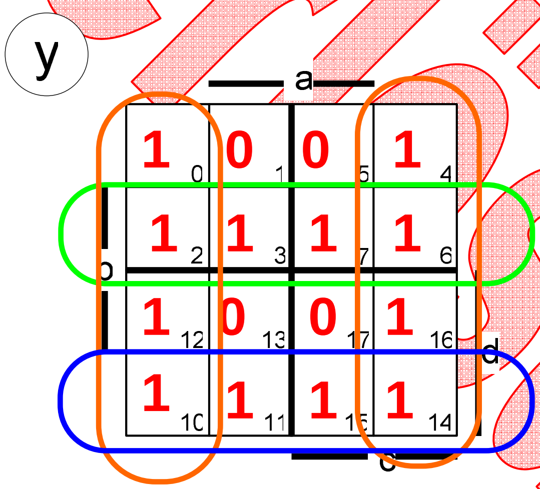


Abbildung 5–3: Symmetriediagramm PAL Realisierung

Offensichtlich sind in der UND-Matrix des programmierten PALs Verbindungspunkte ("•") enthalten, die für die Realisierung der Schaltfunktion nicht notwendig sind.

B) Streichen Sie die beiden unnötigen Verbindungspunkte in der UND-Matrix in Abbildung 5–2, so dass die Schaltfunktion mit einer minimalen Anzahl an Verbindungspunkten realisiert wird. Hinweis: Bei dieser Teilaufgabe sind mehrere Lösungsvarianten möglich.

C) Geben Sie mit Hilfe des nun ausgefüllten Symmetriediagramms in Abbildung 5–2 die Konjunktive Minimalform (KMF) der Schaltfunktion y an.

y_{KMF} =

$$= (\overline{a}+b+d)\cdot(\overline{a}+\overline{b}+\overline{d})$$

D) Welche minimale Veränderung müsste an der ODER Matrix der PAL Realisierung vorgenommen werden um eine XOR Funktion zu realisieren?

Alle negierten a-Terme müssen entfernt werden → entfernen der beiden linken Verbindungspunkte in der ODER Matrix

E) Es sei die Funktion $y=(a\&b\&c\&d)\vee(\overline{a}\&b\&d)\vee\overline{(\overline{b}\vee(\overline{a}\&a))}\&d$ gegeben.

Wandeln Sie y(a,b,c,d) mit den Regeln der Schaltalgebra so um, dass die Funktion mit einer minimalen Anzahl von NAND2 Gattern zwei Eingängen realisiert werden kann. Stellen Sie Ihre Rechenschritte eindeutig dar.

$$y=(a\&b\&c\&d)\vee(\overline{a}\&b\&d)\vee\overline{(\overline{b}\vee(\overline{a}\&a))}\&d$$

$$=\left((a\&b\&c)\vee(\overline{a}\&b)\vee\overline{\overline{b}\vee 0}\right)\&d$$

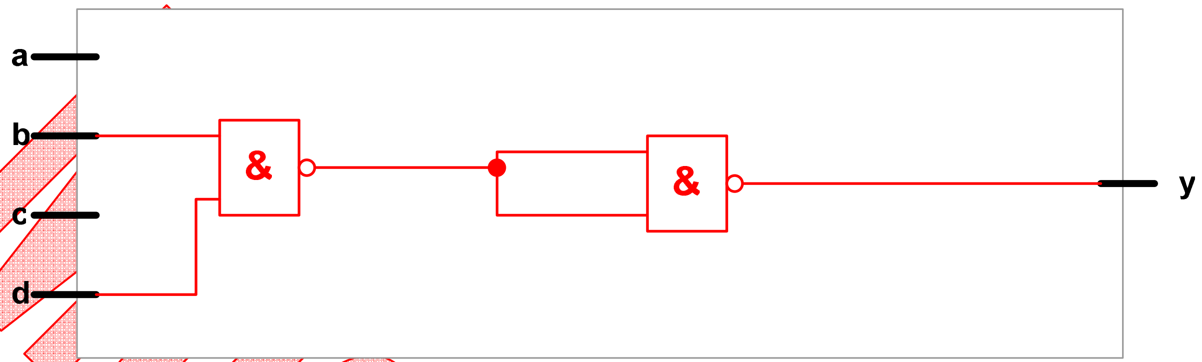
$$=\left((a\&b\&c)\vee(\overline{a}\&b)\vee b\right)\&d$$

$$=b\&d=\overline{\overline{b\&d}}$$

$$=\overline{b\overline{\&}d}=(b\overline{\&}d)\overline{\&}(b\overline{\&}d)$$

F) Zeichnen Sie das Schaltnetz das die in E) gegebene Funktion realisiert. Verwenden Sie ausschließlich NAND2-Gattern in minimaler Anzahl!

Hinweis: Zur Realisierung stehen Ihnen ausschließlich die Eingänge a, b, c, d zur Verfügung!



Aufgabe 5.3 Minimierung

Aufgrund von Rationalisierungsmaßnahmen bei der Abrechnung der Mahlzeiten haben sich die Gesamtkosten für ein Mensaessen deutlich erhöht. Der Mensakoch muss diesen Mehraufwand durch eine vereinfachte Essenszubereitung kompensieren. Deshalb soll die Vielfalt der angebotenen Beilagen (R, K, S, C, B, T und I) minimiert werden. Der Koch hat dazu in Tabelle 5-1 aufgetragen, welche Beilage mit welchem Hauptgericht (1 bis 8) kombiniert werden kann. Ziel der nachfolgenden Aufgaben wird es sein, mit Hilfe einer Überdeckungstabelle eine möglichst minimale Auswahl an Beilagen zu bestimmen. Für jedes Hauptgericht muss dabei mindestens eine Beilage verfügbar sein. Gehen Sie davon aus, dass alle Beilagen gleichteuer sind.

Beilage	Hauptgericht
Risotto (R)	1, 2, 5, 7
Kroketten (K)	4, 6
Sc. Remoulade (S)	3, 4, 8
Chinakohl (C)	1, 5
Bunter Salat (B)	2, 5, 8
Tortellini (T)v	2, 6, 7
Ingwerreis (I)	4

Tabelle 5-1: Mögliche Beilagen/Hauptgericht-Kombination

A) Vervollständigen Sie die nachstehende Überdeckungstabelle gemäß der vorstehend genannten Vorgaben.

Beilage	1	2	3	4	5	6	7	8
R	X	X			X		X	
K				X		X		
S			X	X				X
C	X				X			
B		X			X			X
T		X				X	X	
I				X				

Tabelle 5-2: Überdeckungstabelle

B) Vereinfachen Sie die Tabelle, indem Sie ein oder mehrere Kerne der Überdeckungstabelle bestimmen und entsprechende Streichungen in Tabelle 5-2 vornehmen. Zeichnen Sie die so resultierende Tabelle in das untenstehende Diagramm ein (Tabelle 5-3).

Bezeichner der Kernspalte(n): 3

Bezeichner der gestrichenen Spalte(n): (3),4,8

Beilage	1	2	5	6	7			
R	X	X	X		X			
K				X				
C	X		X					
~~B~~		X	X					
T		X		X	X			

Tabelle 5-3: Reduzierte Überdeckungstabelle (1)

C) Vereinfachen Sie die Tabelle 5-3 mit den Regeln der Spaltendominanz. Zeichnen Sie die daraus resultierende, reduzierte Tabelle.

Beilage	1	6	7					
R	X		X					
~~K~~		~~X~~						
~~C~~	~~X~~							
T		X	X					

Tabelle 5-4: Reduzierte Überdeckungstabelle (2)

D) Vereinfachen Sie die Tabelle 5-4 mit den Regeln der Zeilendominanz. Zeichnen Sie die daraus resultierende, reduzierte Tabelle.

Beilage	1	6	7					
R	X		X					
T		X	X					

Tabelle 5-5: Reduzierte Überdeckungstabelle (3)

E) Bestimmen Sie jetzt die minimierte Beilagenauswahl und geben Sie Ihren Lösungsweg an.

Aus Tabelle 5-5 und Teilaufgabe B) folgt:

R, T, S (Risotto, Tortellini, Sc. Remoulade)

Aufgabe 6 Automaten, Schaltwerke

Aufgabe 6.1 Realisierung eines Automaten

Gegeben sei der in Abbildung 6–1 gezeigte Graph eines endlichen Automaten. Der Automat verfügt über das Eingabealphabet $F_E = \{e, f\}$, das Ausgabealphabet $F_A = \{x, y, z\}$ und die vier Zustände A, B, C und D.

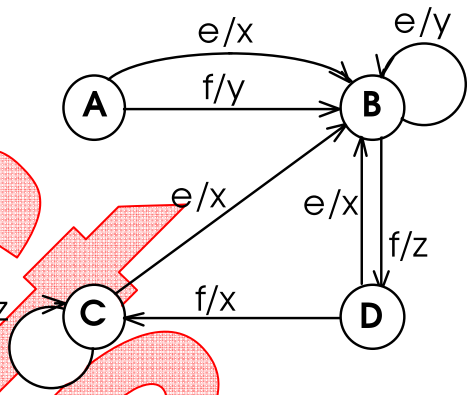


Abbildung 6–1: Automatengraph

A) Handelt es sich bei dem in Abbildung 6–1 gezeigten Automaten um einen Moore- oder einen Mealy-Typ? Geben Sie eine Begründung für Ihre Antwort an!

Mealy Typ, da die Ausgabe von der Eingabe abhängig ist. Bei Moore hängt die Ausgabe alleinig vom Zustand des Autmaten ab.

B) Wieviele Flip-Flops werden für die Realisierung des Automaten in Abbildung 6–1 als synchrones Schaltwerk mindestens benötigt? Begründen Sie Ihre Antwort

4 Zustände müssen kodierbar sein: ld(4)=2

→ Zwei FlipFlops sind nötig

C) In der nachstehenden Tabelle 6-1 sind die Zustands-, Eingabe- und Ausgabefolge des Automaten für die ersten drei Ablaufschritte gegeben. Vervollständigen Sie, bei gegebener Eingabefolge, die letzten sieben Spalten der Tabelle 6-1.

Zustandsfolge	A	B	D	C	B	D	B	B	D	C
Eingabefolge	e	f	f	e	f	e	e	f	f	f
Ausgabefolge	x	z	x	x	z	x	y	z	x	z

Tabelle 6-1: Zustands-, Eingabe- und Ausgabefolge

D) Wie oft kann der Zustand A in einer Zustandsfolge maximal auftreten?Begründen Sie Ihre Antwort

Maximal ein einziges Mal und zwar nur wenn A der Startzustand ist, da Zustand A von keinem anderen Zusatand aus erreicht werden kann.

E) Bei einer statistischen Untersuchung des Automaten wird eine ausreichend lange, stochastische Eingabefolge an den Automaten angelegt. Die beiden Eingabeelemente e und f stellen sich dabei gleich häufig ein. Geben Sie an, welcher der vier Zustände des Automaten die größte Auftrittswahrscheinlichkeit besitzt. Begründen Sie Ihre Antwort!

Zustand B besitzt die höchste Auftrittswahrscheinlichkeit, da jede Eingabe von e in den Zustand B führt. Eine Eingabe von F hingegen führt entweder in Zustand D oder C. (Ausnahme ist der Übergang von A zu B. Dieser kann jedoch ausser Acht gelassen werden da er maximal ein mal auftritt)

F) Der Automat befindet sich in einem unbekannten Zustand. Nach dem Anlegen der Eingabefolge "f - f - f" wird am Ausgang des Automaten die Folge "x - z - z" beobachtet. Geben Sie an, in welchem Zustand sich der Automat vor dem Anlegen der Eingabefolge befunden hat. Begründen Sie Ihre Antwort

Kantenfolge im Graphen: f/x – f/z – f/z

Eine Mehrfachfolge von f/z ist ausschließlich von Zustand C aus möglich, somit musste f/x in den Zustand C geführt haben.

Endzustand: C

G) Der Automat befindet sich in einem beliebigen Zustand. Es soll nun eine möglichst kurze Eingabefolge angegeben werden, mit der anhand der resultierenden Ausgabefolge eindeutig bestimmt werden kann, in welchem der vier Zustände sich der Automat vor der Eingabe befand.

Eingabefolge: → f → f

H) Überprüfen Sie jetzt Ihr Ergebnis in G) , indem Sie für alle vier Anfangszustände die aus der Eingabefolge resultierende Ausgabefolge angeben.

Anfangszustand	Ausgabefolge
A	y - z
B	z – x
C	z – z
D	x - z

Ein Automat wurde durch ein synchrones Schaltwerk mit J-K-Flip-Flops realisiert. Kurz vor Fertigungsbeginn stellt man jedoch fest, dass im Lager nur noch D-Flip-Flops und Grundgatter für die UND- und ODER-Verknüpfung sowie die Negation vorhanden sind. Ihre Aufgabe ist es jetzt, ein Schaltnetz SN (schraffiert, Abbildung 6–2) zu entwickeln, so dass sich das Schaltnetz in Verbindung mit dem D-Flip-Flop wie ein J-K-Flip-Flop verhält.

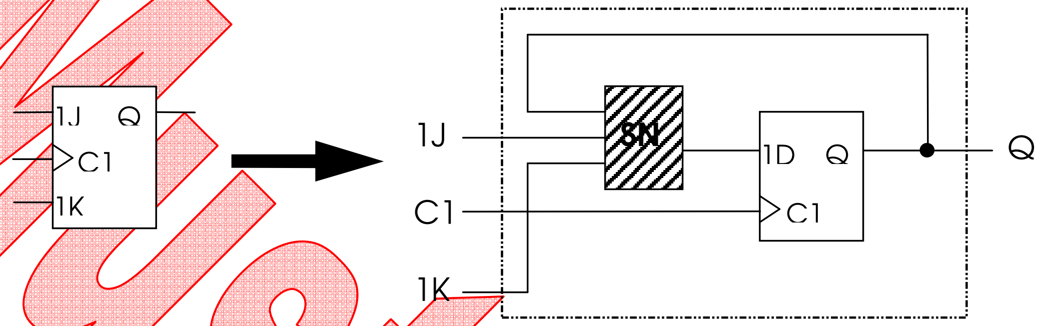
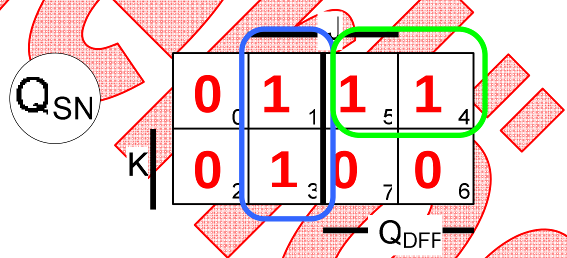


Abbildung 6–2: Ersatzschaltung für ein J-K FlipFlop

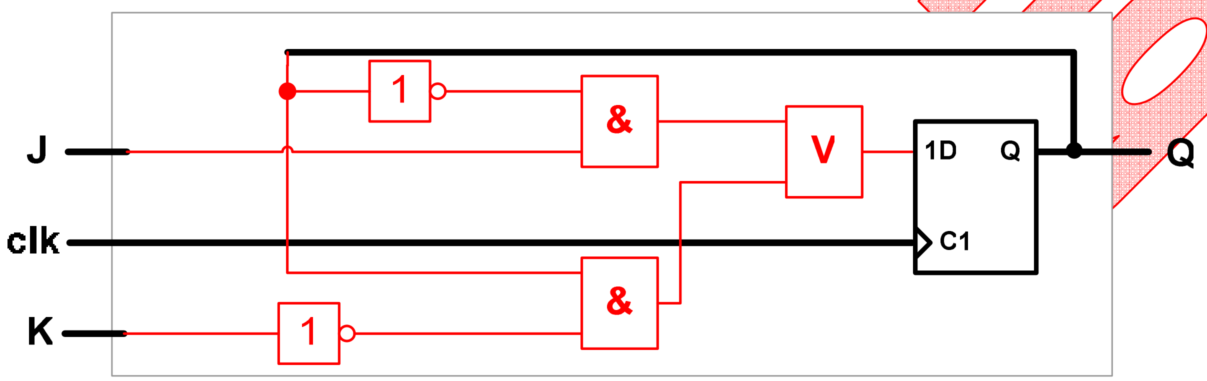
I) Füllen Sie mit Hilfe der aus der Vorlesung bekannten Ansteuerfunktionen für das D- und das J-K-Flip-Flop das nachstehende Symmetriediagramm für das gesuchte Schaltnetz aus.



J) Entwickeln Sie aus nun das minimale Steuernetz zur Ansteuerung des D-FlipFlops. Geben Sie die Ansteuerfunktion y(J,K,Q) an.

y(J, K, Q) = $J\overline{Q} \vee \overline{K}Q$

K) Zeichnen Sie nun mit Hilfe des Ergebnisses aus J) das vollständige Ersatzschaltbild, d.h. ergänzen Sie das fehlende Schaltnetz aus UND- und ODER-Gattern sowie Invertern.



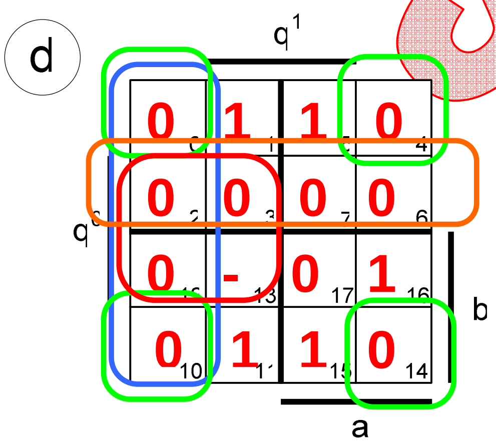
Gegeben sei die nachstehende Ablauftabelle eines Mealy-Automaten (Tabelle 6-2). Die beiden Zustandsvariablen des Schaltwerks werden in T-Flip-Flops gespeichert.

Q^v		X^v		Q^v+1		Y^v			
$q1^v$	$q0^v$	a	b	$q1^v+1$	$q0^v+1$	c	d	t_1	t_0
0	0	-	-	1	1	0	0	1	
0	1	-	0	1	1	1	0	1	
0	1	0	1	0	0	1	0	0	
0	1	1	1	0	1	0	1	0	
1	0	-	0	0	1	1	1	1	
1	0	-	1	1	0	-	1	0	
1	1	0	0	1	0	0	0	0	
1	1	0	1	1	1	1	-	0	
1	1	1	-	0	0	0	0	1	

Tabelle 6-2: Ablauftabelle

L) Ergänzen Sie in der Tabelle 6-2 die Ansteuerfunktion t_1 für das T-Flip-Flop, das q_1 speichert. Hinweis: Die Ansteuerfunktion t_0 (grau hinterlegt) muß nicht ermittelt werden.

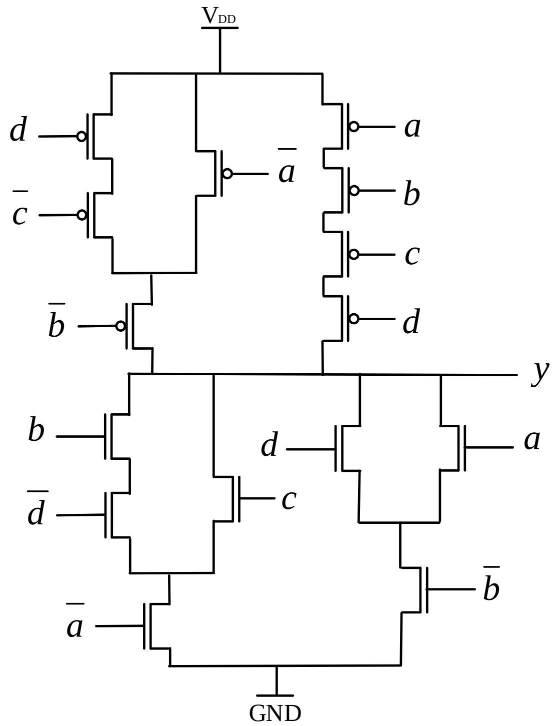
M) Bestimmen Sie mit Hilfe des nachstehenden Symmetriediagramms eine Konjunktive Minimalform (KMF) der Ausgabefunktion d.



$$d_{KMF} = (q_1 \vee q_0) \& (b \vee \overline{q_0}) \& (q_1 \vee a) \& (a \vee \overline{q_0})$$

Aufgabe 7 CMOS-Schaltnetze

Gegeben sei folgender CMOS-Schaltkreis:



A) Geben Sie für die vorliegende Schaltung sowohl die pull-down-Funktion G als auch die pull-up-Funktion F an.

$$F(d,c,b,a) = b(\bar{d}c + a) + \bar{a}\bar{b}\bar{c}\bar{d} = bc\bar{d} + ab + \bar{a}\bar{b}\bar{c}\bar{d}$$

$$G(d,c,b,a) = \bar{a}(b\bar{d} + c) + \bar{b}(a + d) = \bar{a}b\bar{d} + \bar{a}c + a\bar{b} + \bar{b}d$$

B) Stellen Sie fest, ob die Schaltung wohldefiniert ist.

Prüfung auf Kurzschlüsse: $F \cdot G = 0$

$$F(d,c,b,a) \cdot G(d,c,b,a) = (b(\bar{d}c + a) + \overline{abcd}) \cdot (\bar{a}(b\bar{d} + c) + \bar{b}(a+d)) =$$
$$(b\bar{d}c + ba + \overline{abcd}) \cdot (\bar{a}b\bar{d} + \bar{a}c + \bar{b}a + \bar{b}d) =$$
$$b\bar{d}c \cdot \bar{a}b\bar{d} + ba \cdot \bar{a}b\bar{d} + \overline{abcd} \cdot \bar{a}b\bar{d} + b\bar{d}c \cdot \bar{a}c + ba \cdot \bar{a}c +$$
$$\overline{abcd} \cdot \bar{a}c + b\bar{d}c \cdot \bar{b}a + ba \cdot \bar{b}a + \overline{abcd} \cdot \bar{b}a + b\bar{d}c \cdot \bar{b}d +$$
$$ba \cdot \bar{b}d + \overline{abcd} \cdot \bar{b}d = \underline{b\bar{d}c\bar{a}}$$

Prüfung auf Vollständigkeit: $F + G = 1$

$$F(d,c,b,a) + G(d,c,b,a) = b(\bar{d}c + a) + \overline{abcd} + \bar{a}(b\bar{d} + c) + \bar{b}(a+d) =$$
$$b\bar{d}c + ba + \overline{abcd} + \bar{a}b\bar{d} + \bar{a}c + \bar{b}a + \bar{b}d =$$
$$b\bar{d}c + a(b + \bar{b}) + \bar{a}\bar{d}(\bar{b}\bar{c} + b) + \bar{a}c + \bar{b}d =$$
$$b\bar{d}c + a + \bar{a}\bar{d}(\bar{c} + b) + \bar{a}c + \bar{b}d =$$
$$b\bar{d}c + a + \bar{a}(\bar{d}\bar{c} + \bar{d}b + c) + \bar{b}d =$$
$$b\bar{d}c + a + \bar{d} + \bar{d}b + c + \bar{b}d = \underline{a + \bar{b} + c + \bar{d}}$$

Die vorliegende Schaltung ist fehlerhaft.

C) Gibt es fehlerhafte Eingangsbelegungen? Begründen Sie Ihre Antwort oder geben Sie alle fehlerhaften Eingangsbelegungen und die Art des Fehlers an.

Die Eingangskombination $a = 0, b = 1, c = 1, d = 0$ führt zu einem Kurzschluss.

Die Eingangskombination $a = 0, b = 1, c = 0, d = 1$ ist nicht vollständig definiert.