

Digitaltechnik

Klausur Sommersemester 2013

Institut für Technik der Informationsverarbeitung – ITIV
Prof. Dr.-Ing. Dr. h. c. Jürgen Becker



Digitaltechnik

Datum: 02.09.2013
Name:
Matrikel-Nr.:
ID:
Hörsaal:

Sitzplatznummer.:

Hinweise zur Klausur

Hilfsmittel

Als Hilfsmittel zur Prüfung sind drei Seiten vorgegebene und ein DIN A4 Blatt selbst geschriebene Formelsammlung zugelassen. Nicht erlaubt hingegen sind die Verwendung eines Taschenrechners, zusätzliche Unterlagen und jegliche Kommunikation mit anderen Personen.

Prüfungsdauer

Die Prüfungsdauer beträgt für die Klausur 120 Minuten.

Prüfungsunterlagen

Die Prüfungsunterlagen bestehen aus insgesamt 30 Seiten Aufgabenblättern (einschließlich diesem Titelblatt und zusätzlicher Lösungsblätter). Weiterhin sind 3 zusätzliche Seiten Formelsammlung enthalten.

Bitte prüfen Sie vor der Bearbeitung der Aufgaben auf jeder Seite oben Ihren Namen sowie ihre Matrikelnummer.

Auf jedes zusätzliche Lösungsblatt ist neben dem Namen auch die Aufgabennummer mit einzutragen. Vermeiden Sie das Beschreiben der Rückseiten.

Am Ende der Prüfung sind die 30 Seiten Aufgaben- und Lösungsblätter und alle verwendeten zusätzlichen Lösungsblätter abzugeben.

Verwenden Sie zum Bearbeiten der Aufgaben lediglich dokumentenechte Schreibgeräte – keinen Bleistift sowie Rotstifte!

Prüfungsaufgaben

Wenn nicht anders vorgegeben ist zu jeder Aufgabe ein detaillierter Rechenweg anzugeben. Lösungen ohne Rechenweg können trotz richtigem Ergebnis zu Punktabzug führen.

Aufgabe 1	Fehlererkennung und -korrektur	12	~10% «Nächster
Aufgabe 2	Mengen, Relationen, Graphen	12	~10% «Nächster
Aufgabe 3	Boolsche Algebra	13	~11% «Nächster
Aufgabe 4	Zahlensysteme	17	~14% «Nächster
Aufgabe 5	Minimierung digitaler Funktionen	16	~13% «Nächster
Aufgabe 6	Optimale Codes	14	~12% «Nächster
Aufgabe 7	Schaltnetze und Schaltwerke	20	~16% «Nächster
Aufgabe 8	CMOS-Schaltungen	17	~14% «Nächster
		Σ	121

12**Aufgabe 1 Fehlererkennung und -korrektur****Aufgabe 1.1 Allgemeine Fragen**

- A) Mit welchen Verfahren können Burstfehler erkannt werden, wenn Störungen genau 4 Bits beeinflussen? Nennen Sie 2 Verfahren.

1

Hamming Codes

Blocksicherung

- B) Welche Burstfehler können mit der Sicherung durch ein Paritätsbit erkannt werden? Begründen Sie Ihre Antwort.

1

Alle Burstfehler mit einer ungeraden Anzahl gestörter Bits. Per Konstruktion ist jede ungerade Anzahl an Bitfehlern durch Paritätssicherung erkennbar, unabhängig davon ob sie sequenziell im Codewort vorkommen oder nicht.

Aufgabe 1.2 Auftrittswahrscheinlichkeiten

Die folgende Tabelle zeigt die Auftrittswahrscheinlichkeit von gesendeten Symbolen eines Datenübertragungssystems.

Platz	Symbol	Relative Häufigkeit
1	E	60,0%
2	N	20,0%
3	I	12,0%
4	S	5,0%
5	R	3,0%

Tabelle 1-1: Auftrittswahrscheinlichkeiten

- A) Wie hoch ist die Entropie der Quelle? Geben Sie alle verwendeten Formeln und Ihren Rechenweg an. Das Endergebnis muss nicht ausgerechnet werden.

2

$$H = \sum_{i=1}^5 p(i) \times \log_2\left(\frac{1}{p(i)}\right)$$

Kommentar [AK1]: 1 Pkt für korrekten Ansatz (Formel)

$$\begin{aligned}
 H &= 0,6 * \text{ld}\left(\frac{1}{0,6}\right) + 0,2 * \text{ld}\left(\frac{1}{0,2}\right) + 0,12 * \text{ld}\left(\frac{1}{0,12}\right) + 0,05 * \text{ld}\left(\frac{1}{0,05}\right) \\
 &\quad + 0,03 * \text{ld}\left(\frac{1}{0,03}\right) \\
 &= \frac{3}{5} * \text{ld}\left(\frac{5}{3}\right) + \frac{1}{5} * \text{ld}(5) + \frac{3}{25} * \text{ld}\left(\frac{25}{3}\right) + \frac{1}{20} * \text{ld}(20) + \frac{3}{100} * \text{ld}\left(\frac{100}{3}\right) \\
 &= 0,6 * 0,737 + 0,2 * 2,322 + 0,12 * 3,059 + 0,05 * 4,322 + 0,03 \\
 &\quad * 5,059 = 1,64155
 \end{aligned}$$

Kommentar [BT2]: 1 P für Einsetzen

Kommentar [AK3]: 1 Pkt korrektes ergebniss (Rundungsfehler möglich)
Nicht notwendig da kein Taschenrechner

- B) Wie hoch ist der Informationsgehalt des Zeichens „E“? Geben Sie alle verwendeten Formeln und Ihren Rechenweg an. 2

$$H_e = \text{ld}(1/p(E))$$

$$H_e = \text{ld}(1/0,6) = 0,737$$

Kommentar [AK4]: 1 Pkt für korrekten Ansatz (Formel)

Kommentar [AK5]: 1 Pkt für Ergebnis, Bruchzahl reicht

Aufgabe 1.3 Overhead durch Fehlerbehandlung

Ein Übertragungssystem sendet kritische Sensordaten bei denen eine Fehlerkorrektur durchgeführt werden soll. Die Daten werden vom Sensor Bitweise, seriell mit einer konstanten Frequenz von 50 MHz ausgegeben. Untersuchungen haben gezeigt, dass mindestens 15 Bit fehlerfrei übertragen werden bevor ein einzelnes Bit fehlerhaft beim Empfänger ankommt.

- A) Wie hoch ist der minimale und maximale Overhead wenn Blocksicherung zur Fehlerkorrektur eingesetzt werden soll? Geben Sie die verwendeten Formeln und Ihren Rechenweg vollständig an. Gehen Sie von einer Datenblockgröße von 16 Bit aus. 3

$$\text{Overhead: } OV = \#Prüfbits / (\#Datenbits + \#Prüfbits)$$

Kommentar [AK6]: 1 pkt: Overhead definition

Minimaler Overhead bei 4x4 Matrix:

$$4+4+1 = \#Prüfbits, 16 = \#Datenbits$$

$$OV_{\min} = 9/(16+9) = 0,36 = 36\%$$

Kommentar [AK7]: 0,5 Pkt: Ansatz minimaler Overhead

Kommentar [AK8]: 0,5 Pkt: Rechnung korrekt

Maximaler Overhead bei 16x1 Matrix:

$$16+1+1 = \#Prüfbits, 16 = \#Datenbits$$

$$OV_{\max} = 18/(16+18) = 0,529411 = 53\%$$

Kommentar [AK9]: 0,5 Pkt: Ansatz maximaler Overhead

Kommentar [AK10]: 0,5 Pkt: Rechnung korrekt

Matr.-Nr.:

Name:

ID:

Es soll nun eine Hamming Codierung zum Einsatz kommen. Dabei werden die Daten in jeweils 8 Bit Blöcken aufgeteilt und versendet.

- B) Bestimmen Sie die minimale Hammingdistanz um alle möglichen Fehler des Systems korrigieren zu können?

1

Pro Datenwort kommt entweder KEIN oder EIN Fehler vor: $e = 1$

Kommentar [BT11]: 0,5P

$HD_{\min} = 2e + 1 = 2 \cdot 1 + 1 = 3$

Kommentar [AK12]: 0,5 pkt

- C) Für die Codierung müssen 4 Prüfbits verwendet werden. Wie hoch ist der maximale Overhead in diesem Fall?

1

Overhead: $OV = \#Prüfbits / (\#Datenbits + \#Prüfbits)$

$OV = 4 / 12$

$= 0,33333334 = 33\%$

Kommentar [AK13]: 1 Pkt für richtige Lsg

- D) Was ist die maximale Nutzdatenrate des Gesamtsystems wenn eine Bitzeit 20ns beträgt?

1

$8/12 * 1\text{Bit}/(20\text{ns}) = 8\text{Bit}/(240\text{ns}) = 1\text{Bit}/(30\text{ns}) = 1/30\text{ Gbit/s} = 333/10\text{ Mbit/s}$

$= 33,3\text{ Mbit/s}$

Aufgabe 2 Mengen, Relationen, Graphen

Aufgabe 2.1 Allgemeines

A) Geben Sie für folgende Aussagen an, ob diese wahr oder falsch sind.

3 **Kommentar [HB14]:** 0,5 Punkte pro korrekter Antwort.

Bei falscher Antwort gibt es Punktabzug. Die Aufgabe wird minimal mit 0 Punkten bewertet.

	Wahr	Falsch
Zwei Mengen S und T sind disjunkt, wenn gilt: $S \cap T \neq \emptyset$		X
Die Menge aller Untermengen einer Menge M heißt Potenzmenge P von M.	X	
Ein ungerichteter Graph kann immer mit einem gerichteten Graphen dargestellt werden.	X	
Ein Baum ist ein zyklensfreier, nicht zusammenhängender Graph.		X
\leq ist eine Ordnungsrelation	X	
Ein Graph und sein Dualer Graph haben immer die gleiche Anzahl an Knoten		X

Tabelle 2-1: Allgemeines

B) Geben Sie die exakte Definition eines bipartiten Graphen an.

1 **Kommentar [HB15]:** 0,5 Punkte pro 2 fett markierter Eigenschaften
Keine Minuspunkte bei fehlender Eigenschaft.
Kommentar [BT16]: 0,5P
Kommentar [BT17]: 0,5P

Knoten eines Graphen sind folgendermaßen in **zwei Teilmengen** aufteilbar:
keine Kante verbindet zwei Knoten in derselben Teilmenge

C) Wann stellt eine Menge M eine Verträglichkeitsrelation dar? Nennen Sie die zu erfüllenden Eigenschaften und definieren Sie sie formal.

1 **Kommentar [BT18]:** 0,5P
Kommentar [BT19]: 0,5P
Kommentar [HB20]: Je 0,5 Punkt pro Eigenschaft und formaler Definition.
Keine Punkte pro Eigenschaft, falls formale Definition oder Eigenschaft selbst fehlt.
Kommentar [BT21]: Nicht notwendig

Reflexiv: $x \alpha x, \forall x \in M$
Symmetrisch: aus $x \alpha y$ folgt $y \alpha x, \forall x, y \in M$
Nicht transitiv: aus $x \alpha y$ und $y \alpha z$ folgt nicht $x \alpha z, \forall x, y, z \in M$

Matr.-Nr.:

Name:

ID:

- D) Was ist die Voraussetzung für die Überführung eines Graphen G in einen dualen Graphen?

1

Planarität

Aufgabe 2.2 Graphen

Gegeben sei der folgende gerichtete Graph:

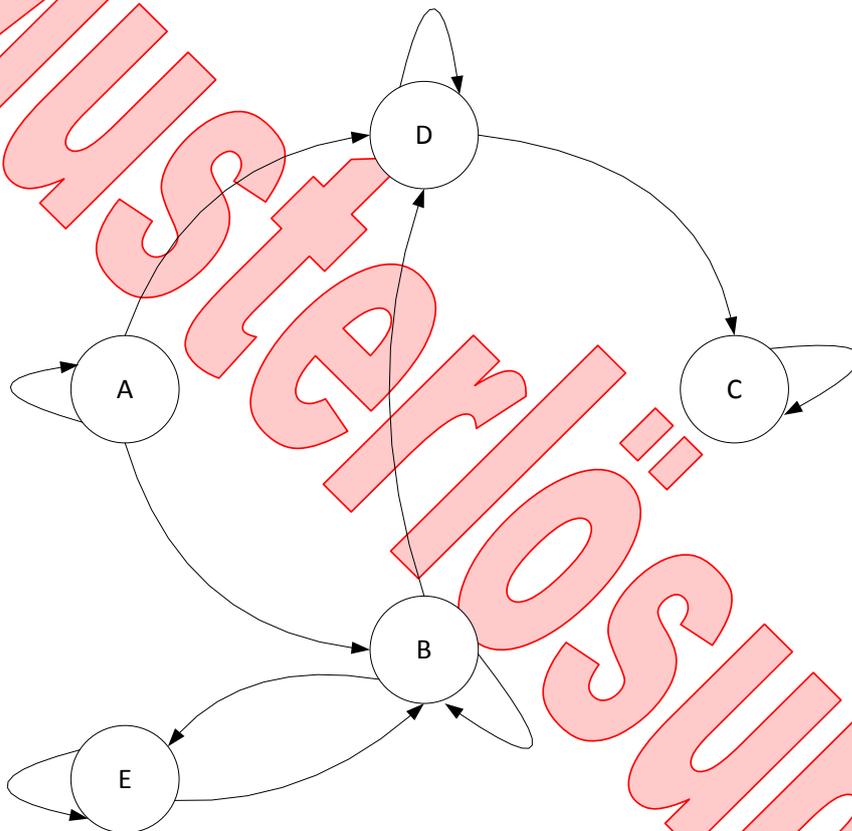


Abbildung 2-1: Gerichteter Graph

- A) Geben Sie den Grad des Knotens B aus Abbildung 2-1 an.

$\Rightarrow d(B) = 6$

1

Kommentar [BT22]: 1P

Matr.-Nr.:

Name:

ID:

Der Graph in Abbildung 2-2 sei nun unvollständig und soll in eine strenge Ordnungsrelation überführt werden.

B) Nennen Sie die Eigenschaften einer strengen Ordnungsrelation.

1

Antireflexiv, antisymmetrisch, transitiv

C) Streichen Sie genau 5 Kanten und geben Sie an, welche Eigenschaft an eine strenge Ordnungsrelation verletzt wird

2

antireflexiv

Kommentar [BT23]: -0,5P für falsche Kante

Kommentar [BT24]: 0,5P

D) Fügen Sie genau 4 Kanten zum Graph hinzu und geben Sie an, welche Eigenschaft dadurch erfüllt wird.

2

transitivität

Kommentar [BT25]: -0,5P pro falsche Kante

Kommentar [BT26]: 0,5P

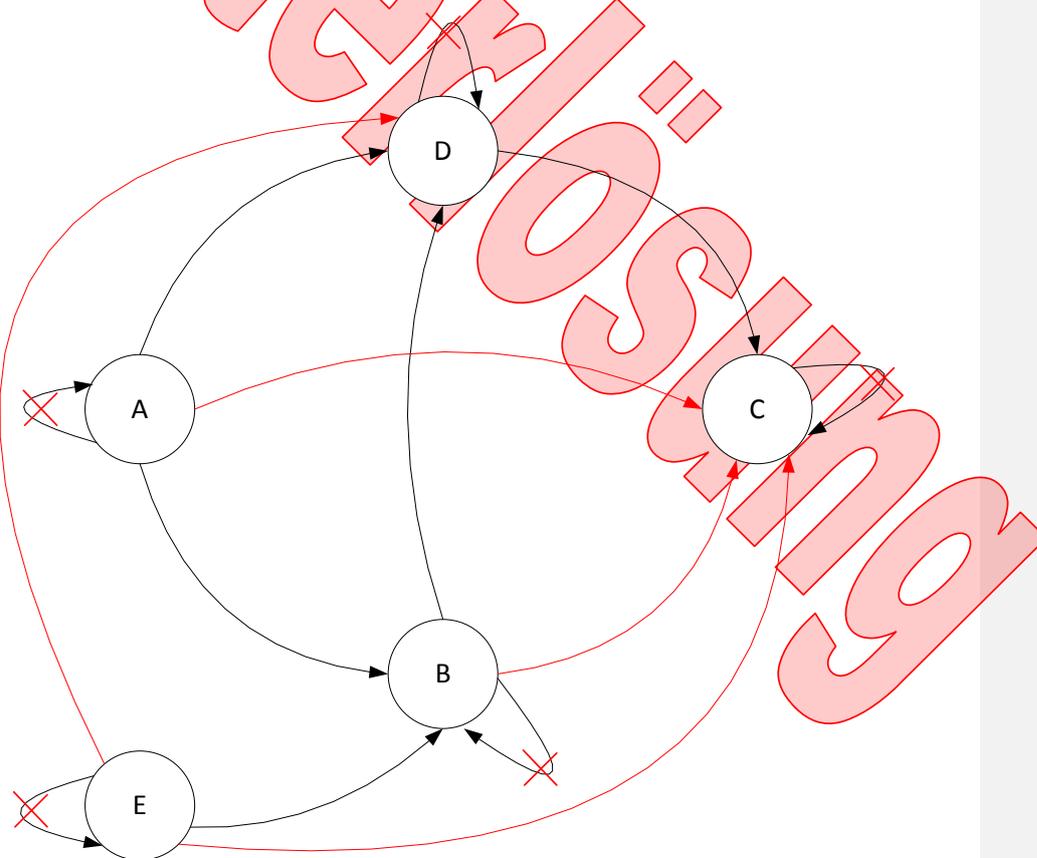


Abbildung 2-2: Graph einer strengen Ordnungsrelation

Aufgabe 3 Boolesche Algebra**13****Aufgabe 3.1 Symmetriediagramm**

- A) Vervollständigen Sie das in Abbildung 3-1 gegebene Symmetriediagramm, indem Sie die fehlenden Indizes hinzufügen. Benutzen Sie die in der Vorlesung vorgestellte oktale Schreibweise.

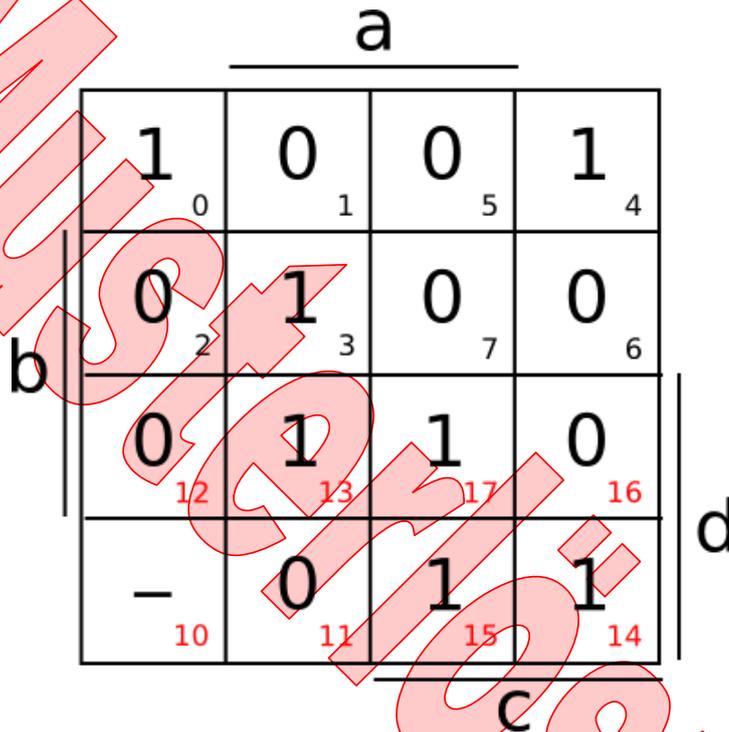
1

Abbildung 3-1: Symmetriediagramm

Kommentar [hm27]: -0.5P pro Fehler

- B) Geben Sie für die gegebene Schaltfunktion alle Primimplikanten an.

3

$$w_1 = \bar{b}\bar{a}, w_2 = \bar{c}ba, w_3 = dca, w_4 = dba, w_5 = dc\bar{b}$$

Kommentar [hm28]: 1P für w_1

Kommentar [hm29]: jeweils 0.5P

- C) Bilden Sie durch eine geeignete Auswahl der Primimplikanten die Disjunktive Minimalform (DMF).

2

$$w_1 = \bar{b}\bar{a}$$

$$w_2 = \bar{c}ba$$

$$w_3 = dca$$

$$\text{DMF} = \bar{b}\bar{a} \vee \bar{c}ba \vee dca$$

Kommentar [hm30]: 1P
-0.P pro Fehler

Kommentar [hm31]: 1P für DMF

Aufgabe 3.2 Entwicklungssatz

Gegeben sei folgende boolesche Funktion:

$$x(d, c, b, a) = (a \rightarrow b)c\bar{d} \vee a(c \equiv d) \vee \bar{a}cd \vee (\bar{b} \vee \bar{c} \vee \bar{d})$$

- A) Formen Sie die Funktion $x(d,c,b,a)$ so um, dass er sich mit dem Entwicklungssatz nach Shannon entwickeln lässt. Also so, dass nur noch UND, ODER und NICHT Gatter verwendet werden. 1

$$x(d, c, b, a) = (\bar{a} \vee b)c\bar{d} \vee a(cd \vee \bar{c}\bar{d}) \vee \bar{a}cd \vee (\bar{b}\bar{c}\bar{d})$$

Kommentar [hm32]: -0.5P pro Fehler

Gegeben sei folgende boolesche Funktion:

$$x(d, c, b, a) = \bar{a}(b \vee \bar{c}) \vee \bar{a}cd \vee b\bar{c}d \vee \bar{a}b(c \vee \bar{d})$$

- B) Minimieren Sie die Funktion $x(d,c,b,a)$, indem Sie ausmultiplizieren und dann geeignete Axiome anwenden. 1

$$x(d, c, b, a) = \bar{a}b \vee \bar{a}\bar{c} \vee \bar{a}cd \vee b\bar{c}d \vee \bar{a}bc \vee \bar{a}b\bar{d}$$

$$x(d, c, b, a) = \bar{a}b \vee \bar{a}\bar{c} \vee \bar{a}d \vee b\bar{c}d \vee \bar{a}bc \vee \bar{a}b\bar{d}$$

$$\text{Anwendung Axiom H5, Kompliment: } \bar{a}\bar{c} \vee \bar{a}cd = \bar{a}\bar{c} \vee \bar{a}d$$

Kommentar [hm33]: 0.5PP für Ausmultiplizieren

Kommentar [hm34]: 0.5PP für Minimierung

Gegeben sei folgende boolesche Funktion:

$$y(d, c, b, a) = \bar{a}\bar{b} \vee ac \vee \bar{a}\bar{d} \vee \bar{b}c\bar{d} \vee \bar{a}b\bar{c} \vee \bar{a}bd$$

- C) Entwickeln Sie den Ausdruck y mit Hilfe des Booleschen Entwicklungssatzes in der Reihenfolge d, c, b, a . Geben Sie alle Zwischenergebnisse an. 5

Entwicklung nach d :

$$y(0, c, b, a) = \bar{a}\bar{b} \vee ac \vee a1 \vee \bar{b}c1 \vee \bar{a}b\bar{c} \vee \bar{a}b0 = \bar{a}\bar{b} \vee ac \vee a \vee \bar{b}c \vee \bar{a}b\bar{c} \\ = a \vee \bar{b}c \vee \bar{b}\bar{c}$$

Kommentar [hm35]: 1P

Matr.-Nr.:

Name:

ID:

$$y(1, c, b, a) = a\bar{b} \vee ac \vee a0 \vee \bar{b}c0 \vee \bar{a}b\bar{c} \vee \bar{a}b1 = a\bar{b} \vee ac \vee \bar{a}b\bar{c} \vee \bar{a}b \\ = a\bar{b} \vee ac \vee \bar{a}b$$

Kommentar [hm36]: 1P

Entwicklung nach c:

$$y(0,0,b,a) = a \vee \bar{b}0 \vee b1 = a \vee b$$

$$y(0,1,b,a) = a \vee \bar{b}1 \vee b0 = a \vee \bar{b}$$

$$y(1,0,b,a) = a\bar{b} \vee a0 \vee \bar{a}b = a\bar{b} \vee \bar{a}b$$

$$y(1,1,b,a) = a\bar{b} \vee a1 \vee \bar{a}b = a\bar{b} \vee a \vee \bar{a}b = a \vee b$$

Kommentar [hm37]: 1P
-0.5P pro Fehler

Entwicklung nach b:

$$y(0,0,0,a) = a \vee 0 = a \quad y(0,0,1,-) = a \vee 1 = 1$$

$$y(0,1,0,-) = a \vee 1 = 1 \quad y(0,1,1,a) = a \vee 0 = a$$

$$y(1,0,0,a) = a1 \vee \bar{a}0 = a \quad y(1,0,1,a) = a0 \vee \bar{a}1 = \bar{a}$$

$$y(1,1,0,a) = a \vee 0 = a \quad y(1,1,1,-) = a \vee 1 = 1$$

Kommentar [hm38]: 1P
-0.5P pro Fehler

Entwicklung nach a:

$$y(0,0,0,0) = 0 \quad y(0,0,0,1) = 1$$

$$y(0,1,1,0) = 0 \quad y(0,1,1,1) = 1$$

$$y(1,0,0,0) = 0 \quad y(1,0,0,1) = 1$$

$$y(1,0,1,0) = 1 \quad y(1,0,1,1) = 0$$

$$y(1,1,0,0) = 0 \quad y(1,1,0,1) = 1$$

Kommentar [hm39]: 1
-0.5P pro Fehler

17

Aufgabe 4 Zahlensysteme

Aufgabe 4.1 Umrechnung von Zahlensystemen

A) Vervollständigen Sie die untere Tabelle, indem Sie die offenen Felder durch Konvertierung ergänzen.

6

Kommentar [C40]: Pro korrektem Feld 0,5 Pkt

Dezimal	Binär	Oktal	Hexadezimal
790 _D	1100010110 _B	1426 _O	316 _H
911 _D	1110001111 _B	1617 _O	38F _H
135 _D	10000111 _B	207 _O	87 _H
1999 _D	11111001111 _B	3717 _O	7CF _H

Tabelle 4-1: Umrechnung von Zahlensystemen

Aufgabe 4.2 BCD Code

A) Addieren Sie die im Dezimalsystem gegebenen Zahlen 153_D und 371_D im BCD Code. Stellen Sie Ihren Lösungsweg inklusive aller notwendigen Korrekturschritte ausführlich dar.

3

Kommentar [C41]:
 1 Pkt. Korrekte Addition
 1Pkt korrekte Korrektur
 1 Pkt korrektes Ergebnis

```

BCD                               Dezimal
  0001 0101 0011                 153
+  0011 0111 0001                 371
-----
-11- 111- -11-
-----
=  0100 1100 0100
Korrektur      PS
+              0110
  ---1  1---  ---
-----
=  0101 0010 0100                 524
    
```

Aufgabe 4.3 Gleitkommazahlen

- A) Wandeln Sie die im IEEE 754-Gleitkommaformat gegebene Hexadezimalzahl $CE390000_H$ in eine Dezimalzahl um. Geben Sie alle Rechenschritte an. Vereinfachen Sie Brüche so weit wie möglich, die Angabe als Kommazahl ist nicht notwendig.

4

Kommentar [C42]:

1 Pkt Binärzahl
0,5 Pkt Exponent Dezimal
1 Pkt Mantisse Dezimal
0,5 Pkt Vorzeichen
1 Pkt Ergebnis

Lösung: $(-1)^S \times (\text{Mantisse}) \times 2^E$

Die Binärzahl lautet: 1100 1110 0011 1001 0000 0000 0000 0000

Exponent: $10011100_B \Rightarrow 156_D - 127_D = 29$

Mantisse: 011100100000000000000000 \Rightarrow

1. $011100100000000000000000_B \Rightarrow$

$1 + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{128} = 1 + \frac{57}{128}$

$(1 + 0,25 + 0,125 + 0,0625 + 0,0078125 = 1,4453125$

Vorzeichen: $s = 1$

Ergebnis: $-1 * (1 + 57/128) * 2^{29} (-1 * 1,4453125 * 2^{29}_D)$

Aufgabe 4.4 Zweierkomplement

- A) Berechnen Sie $79_D - 177_D$. Führen Sie diese Rechnung komplett im binären Zahlensystem mit Hilfe des Zweierkomplements durch. Stellen Sie Ihren Lösungsweg inklusive aller notwendigen Schritte ausführlich dar. Geben Sie anschließend das Ergebnis im dezimalen Zahlensystem an.

4

Kommentar [C43]:

1Pkt Konvertierung
 1Pkt Zweierkomplement
 1 Pkt Addition
 1Pkt Zweierkomplement (da Ergb. <0)

Konvertierung:

$$177_D = 10110001_B \quad \text{Auf 9 Bit erweitern: } 010110001_B$$

$$79_D = 01001111_B \quad \text{Auf 9 Bit erweitern: } 001001111_B$$

Zweierkomplement von -177:

$$101001110_B + 1_B = 101001111_B$$

Addieren des Zweierkomplements von -177 zu 79:

$$\begin{array}{r}
 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 1 \\
 0 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 1 \\
 \hline
 1 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 1 \ 0
 \end{array}$$

Das Ergebnis ist negativ -> Zweierkomplement des Ergebnisses:

$$001100001_B + 1_B = 001100010_B = -98$$

16

Aufgabe 5 Minimierung digitaler Funktionen

Gegeben sei folgendes

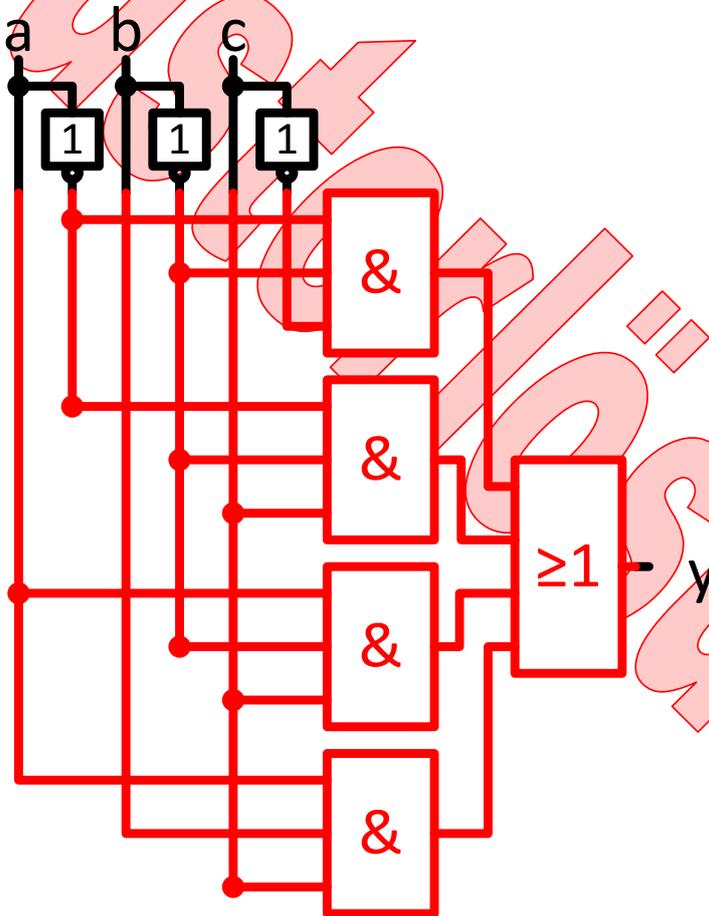
Symmetriediagramm:

	a			
	1 0	0 1	1 5	1 4
b	0 2	0 3	1 7	0 6
	c			

Abbildung 5-1: Symmetriediagramm

- A) Zeichnen Sie die zugehörige Schaltung zur Disjunktiven Normalform zu dem in Abbildung 5-1 gegebenen Symmetriediagramm. Verwenden Sie ausschließlich UND und ODER Gatter.

3



Matr.-Nr.:

Name:

ID:

- B) Ermitteln Sie die Disjunktive Minimalform aus dem Symmetriediagramm in Abbildung 5-1.

1

$$DMF = ac \vee \bar{a}\bar{b}$$

Kommentar [BT44]: 1P, keine halben Punkte

- C) Wie viele logische Elemente lassen sich durch die Minimierung einsparen? Negationsglieder gehen nicht in die Berechnung mit ein.

1

Vorher 4 UND, 1 ODER, Nachher: 2 UND, 1 ODER => 2 UND Glieder

Kommentar [BT45]: 1P, keine halben Punkte. Anzahl ist auch ausreichend

- D) Welchen weiteren Vorteil gegenüber Aufgabenteil C) bietet die Minimierung?

1

Durch die Minimierung werden auch die notwendigen Eingänge der einzelnen Gatter verringert. Dies verringert die Komplexität und damit die Kosten der Schaltung.

Kommentar [BT46]: 1P der erste Satz reicht aus, der zweite alleine gibt nur 0,5 P

Aufgabe 5.2 Nelson-Petrick Verfahren

- A) Wenden Sie die Spaltendominanzregel auf Tabelle 5-1 an. Geben Sie dazu alle dominierten, dominierenden und die streichbaren Spalten an. Streichen Sie die entsprechenden Spalten aus Tabelle 5-1.

2

pi \ Ei	E1	E2	E3	E4	E5	E6	E7
a	x		x			x	
b		x	x	x			x
c				x	x		
d	x			x	x	x	
e			x			x	x
f		x		x		x	
g			x		x		

Tabelle 5-1: Überdeckungstabelle 1

Kommentar [BT47]: 0,5P für Zeichnung

Dominierende Spalte:	E3	E4	E6			
Dominierte Spalte:	E7	E2	E1			
Streichbare Spalte:	E3	E4	E6			

Kommentar [BT48]: 0,5P

Kommentar [BT49]: 0,5P

Kommentar [BT50]: 0,5P

B) Wenden Sie nun das Nelson-Petrick-Verfahren auf die bereits reduzierte Tabelle 5-2 an. Geben Sie jeweils die dominierende Zeile/Spalte, die dominierte Zeile/Spalte, und die streichbare Zeile/Spalte an. Verwenden Sie in der gegebenen Vorlage genau einen Schritt um genau eine Zeile oder genau eine Spalte zu streichen. Entstehende Kerne werden beim Ablauf nicht berücksichtigt.

7

E_i	E1	E2	E3	E4	E5	E6	E7	Kosten
p_i								
a	x	x	x	x				1 GE
b				x	x			2 GE
c					x		x	3 GE
d		x		x		x		4 GE
e	x					x		5 GE
f		x				x		6 GE
g			x				x	7 GE
h	x						x	8 GE

Tabelle 5-2: reduzierte Überdeckungstabelle

Schritt	Dominierende Zeile/Spalte	Dominierte Zeile/Spalte	Streichbare Zeile/Spalte
1	d	f	f
2	E4	E2	E4
3	c	b	b
4	E7	E5	E7
5	a	h	h
6	a	g	g
7	E2 (E1)	E3	E2 (E1)
8	E1 (d)	E3 (e)	E1 (e)
9	d (E2)	e (E3)	e (E2)
10			
11			
12			

Kommentar [BT51]: Die Lösung und die Punkte in Klammer stellen eine Alternative Lösung dar. Bis auf diese Alternative ist die Lösung eindeutig.

Kommentar [BT52]: 1P

Kommentar [BT53]: 0,5P

Kommentar [BT54]: 1P

Kommentar [BT55]: 0,5

Kommentar [BT56]: 1P

Kommentar [BT57]: 1P

Kommentar [BT58]: 0,5P (0,5P)

Kommentar [BT59]: 0,5P (1P)

Kommentar [BT60]: 1P (0,5P)

C) Geben Sie die Kosten der in Teilaufgabe B) gefundenen Überdeckung an.

Verwendete Präsenzvariablen: a, c, d, Kosten: 1GE + 3GE + 4GE = 8 GE

1

Kommentar [BT61]: 1P, keine halben Punkte, Variablen müssen nicht mit angegeben sein.

14**Aufgabe 6 Optimale Codes****Aufgabe 6.1 Allgemeine Eigenschaften**

- A) Was muss für die mittlere Codewortlänge einer Codierung gelten, damit die Codierung ideal ist?

1

Der Idealwert für die mittlere Codewortlänge ist der durchschnittliche Informationsgehalt:

$$H = \sum_{i=1}^n p(x_i) * \log_2 \frac{1}{p(x_i)}$$

Für ideale Lösungen muss also gelten:

$$H = \bar{m}$$

Kommentar [FB62]: 1 Punkt:
0,5 Punkte für Nennung des Informationsgehalts
0,5 Punkte für die Bedingung, die erfüllt sein muss

- B) Welche Eigenschaft einer Codierung mit variabler Wortlänge erlaubt die eindeutige Decodierung eines Datenstroms? Erklären Sie die Eigenschaft.

1

Die Präfixfreiheit. Kein Codewort ist das Präfix eines anderen Codewortes.

Kommentar [FB63]: 1 Punkt
0,5 Punkte für Präfixfreiheit
0,5 Punkte für Erklärung

- C) Berechnen Sie die mittlere Codewortlänge der Codierung aus Tabelle 6-1. Geben Sie die verwendete Formel an.

2

Zeichen	a	b	c	d	e
Codierung	001	10	11	000	01
Auftrittshäufigkeit	5	7	14	4	6

Tabelle 6-1: Codierungstabelle

→ Berechnung der mittleren Codewortlänge: $\bar{m} = \sum_{i=1}^n p(x_i) * m(x_i)$

$$\bar{m} = \frac{[(4 + 5) * 3 + (6 + 7 + 14) * 2]}{36} = \frac{[27 + 54]}{36} = \frac{81}{36}$$

Kommentar [FB64]: 1 Punkt:
0,5 Punkte für korrekte Formel
0,5 Punkte für korrektes Ergebnis

Aufgabe 6.2 Shannon-Fano-Codierung

A) Gegeben ist der in Abbildung 6-1 dargestellte Codierbaum. Tragen sie die entsprechende Codierung im gegebenen Codierbaum ein und vervollständigen Sie die Tabelle.

1

Zeichen	a	b	c	d	e	f
Codierung	10	11	000	001	011	010
Alternativ	01	00	111	110	100	101

Kommentar [FB65]: Für korrekte Codierung 1 Punkt, -0,5 P pro Fehler

Tabelle 6-2 Optimale Codes - Shannon-Fano-Codierung

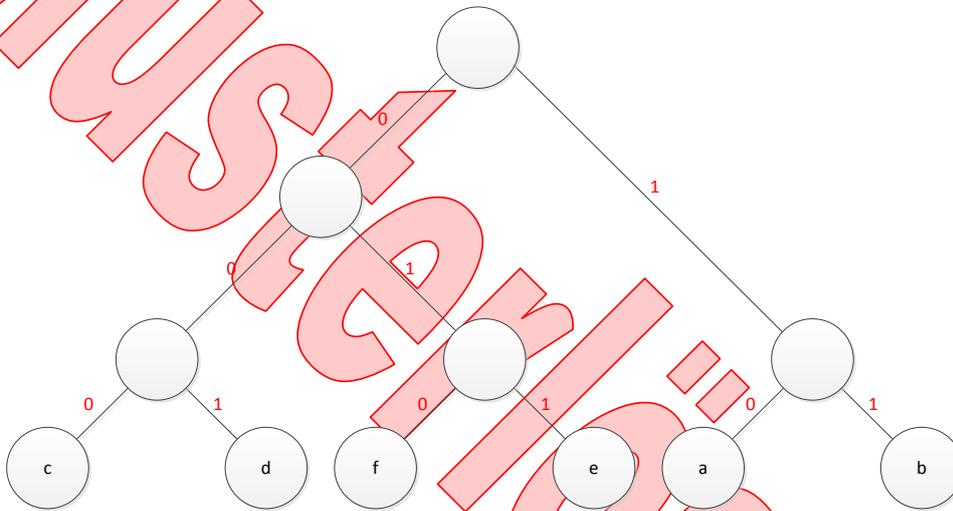


Abbildung 6-1: Shannon-Fano Codierbaum

B) Ist die Codierung aus Aufgabe A) korrekt, wenn folgende Auftretswahrscheinlichkeiten zu Grunde gelegt werden? Begründen Sie ihre Antwort mit Hilfe der in Tabelle 6-3 angegebenen Zeichen und Wahrscheinlichkeiten.

1

Zeichen	a	b	c	d	e	f
Auftretswahrscheinlichkeit	0,15	0,3	0,05	0,1	0,3	0,1

Tabelle 6-3 Optimale Codes - Shannon-Fano Auftretswahrscheinlichkeiten

Nein, die Codierung passt nicht zu den hier dargestellten Auftretswahrscheinlichkeiten. Erkennbar daran, dass Zeichen ,a' kürzer Codiert ist als beispielsweise ,e', obwohl ,b' und ,e' zusammengefasst werden müssten. Alternativ eintragen im Codierbaum.

Kommentar [FB66]: 1 Punkt: 0,5 Punkte für Feststellung dass falsch; 0,5 Punkte für Begründung

C) Nennen Sie zwei Vorteile, die sich durch die Verwendung einer Shannon-Fano-Codierung gegenüber einer gleichmäßigen Codierung ergeben?

2

Die mittlere Codewortlänge wird geringer: $\bar{m}_{Shannon_fano} \leq \bar{m}_{gleichmäßig}$

Kommentar [BT67]: 1P, 0,5P Abzug bei MINIMALER Codewortlänge da Huffman besser

Die Codierung nach Shannon-Fano ist Präfixfrei

Kommentar [FB68]: 1 Punkt

Aufgabe 6.3 Huffman-Codierung

A) Gegeben sind folgende Auftrittshäufigkeiten der zu übertragenden Zeichen.

6

Zeichen	a	b	c	d	e	f
Auftrittshäufigkeit	10	24	18	30	15	13

Erstellen Sie eine Huffman-Codierung. Geben sie hierfür alle verwendeten Zwischenschritte an, kennzeichnen Sie für jeden Schritt die zusammengefassten Knoten und geben Sie immer alle Auftrittshäufigkeiten an. Zeichnen Sie anschließend den daraus resultierenden Codierbaum.

Kommentar [BT69]: Jeweils 1 Punkt pro Zusammenfassung, wenn richtig und eindeutig.

Kommentar [BT70]: 1 Punkt bei Schlüsseliger Codierung und ohne Übertragungsfehler

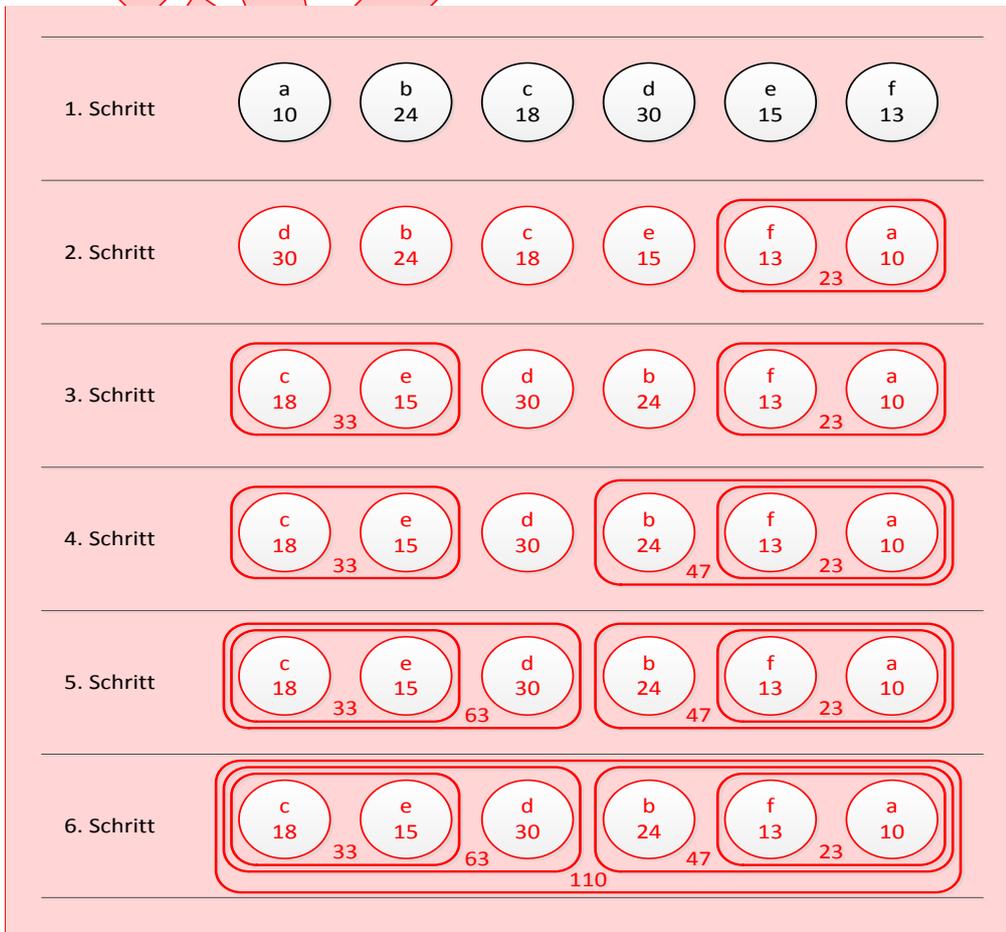


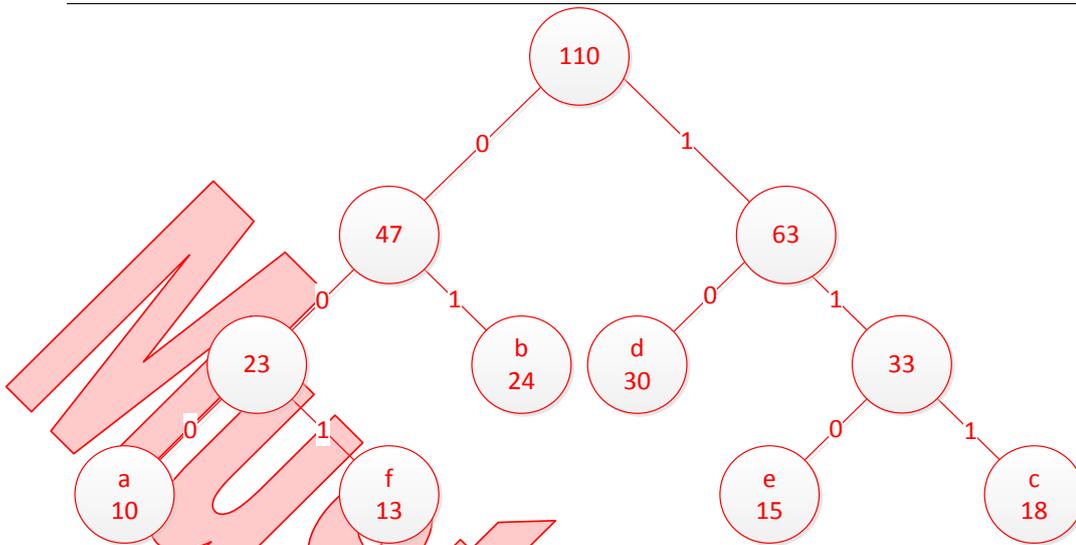
Abbildung 6-2: Huffman-Codierung

Kommentar [BT71]: Folgefehler auch beim Codierbaum beachten

Matr.-Nr.:

Name:

ID:



Aufgabe 7 Schaltnetze und Schaltwerke

Aufgabe 7.1 Prioritätsbasiertes Übertragungssystem

Abbildung 7-1 zeigt den schematischen Aufbau eines Prioritätsbasierten Übertragungssystems. Im Sender werden Daten von drei separaten priorisierten *Puffer-Speichern* verarbeitet und für die Übertragung selektiert. Dabei selektiert die *Sender FSM* immer den *Puffer-Speicher* mit der höchsten Priorität der Daten enthält für die Übertragung. Über den *Multiplexer (MUX)* werden die Daten an den Übertragungskanal weitergegeben.

Mit einer Latenz von einem Taktzyklus erreichen die übertragenen Daten den Empfänger. Über separate Leitungen werden Informationen über die gewählte Priorität an den Empfänger übertragen.

Die *Empfänger FSM* verarbeitet die Steuerdaten mit einer Latenz von einem Taktzyklus und generiert daraus die Ansteuerung des *Demultiplexer (DEMUX)*. Anschließend werden die übertragenen Daten entsprechend ihrer Priorität vom Empfänger auf separaten Leitungen ausgegeben.

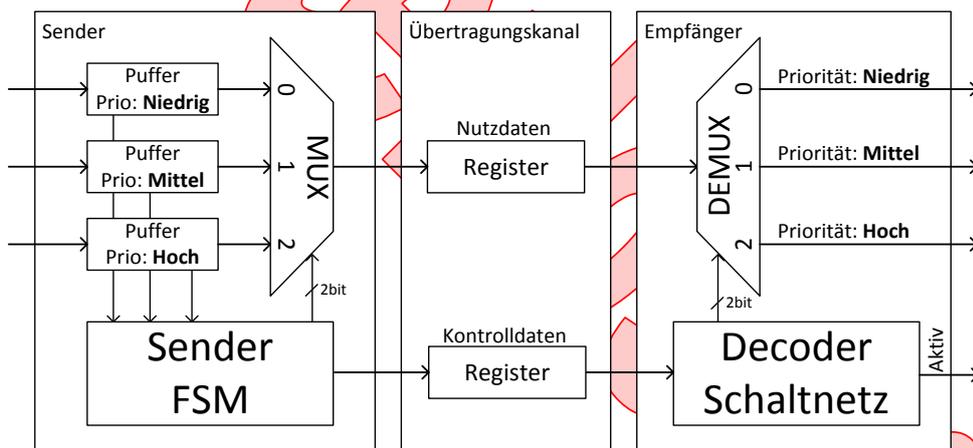


Abbildung 7-1: Blockschaltbild eines Prioritätsbasierten Übertragungssystem

- A) Wie viele Bit werden mindestens für die Codierung und Übertragung der Priorität auf der Steuerleitung (Steuerdaten) benötigt?

1

3 Prioritäten => $\lceil \log_2(3) \rceil = 2$

Es werden 2 Bit für die Codierung der drei Prioritäten benötigt

Kommentar [BT72]: 1P

Matr.-Nr.:

Name:

ID:

- B) Welche Baugruppe, die Sie in der DT-Vorlesung kennengelernt haben, lässt sich zur Realisierung der Puffer im Sender verwenden?

1

Ein FIFO ist am besten geeignet

Kommentar [BT73]: 1P

Alternative: Schieberegister

Kommentar [BT74]: ODER 0,5P

- C) Welche Art von Register (FlipFlop) eignet sich gut für die Modellierung des Übertragungskanal? Begründen Sie Ihre Antwort.

1

Ein D-FlipFlop, da es keine Ansteuerfunktion benötigt und die Daten daher direkt an den D-Eingang angelegt werden können

Kommentar [BT75]: 0,5P

Kommentar [BT76]: 0,5P

- D) Entwickeln Sie ein effizientes Gatterschaltnetz für die Multiplexer-Schaltung im Sender. Verwenden Sie nur UND- und ODER-Gatter mit maximal drei Eingängen. Vervollständigen Sie dazu das in Abbildung 1 2 gegebene Schaltnetz zu einer zweistufigen Logik. Gehen Sie dazu von einem 1-bit Datensignal und einem 2-bit Select-Signal (s0, s1) aus.

3

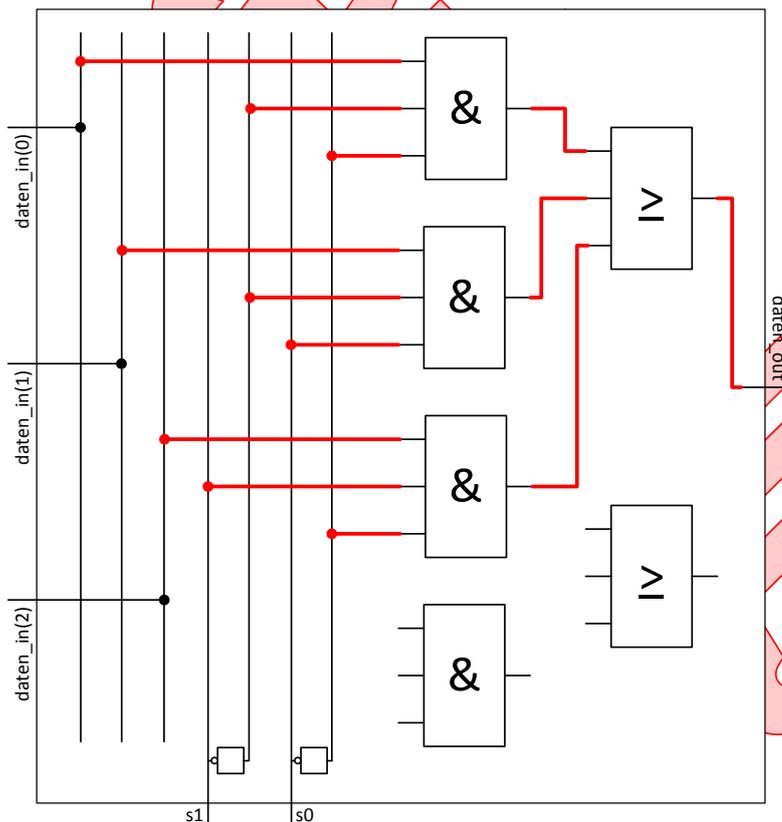


Abbildung 7-2: Realisierung des Multiplexer auf der Senderebene

Kommentar [BT77]:
1P Grundlegendes MUX Verständnis
1P korrekt
1P minimal

Nun soll die *Sender FSM* aus Abbildung 7-1 realisiert werden. Diese hat folgende Eingangssignale:

- p0: zeigt an, dass der Puffer mit der niedrigsten Priorität (P0) Daten enthält
- p1: zeigt an, dass der Puffer mit der mittleren Priorität (P1) Daten enthält
- p2: zeigt an, dass der Puffer mit der höchsten Priorität (P2) Daten enthält

Aus diesen Daten soll die *Sender FSM* mit einer Latenz von einem Taktzyklus folgende Ausgangssignale generieren:

- s0: LSB für die Ansteuerung des Multiplexer
- s1: MSB für die Ansteuerung des Multiplexer
- k0: LSB des Kontrolldatensignals
- k1: MSB des Kontrolldatensignals

Die Kontrolldaten sollen wie folgt kodiert werden:

- (k1, k0): (0, 0) = Übertragung von P0, (0, 1) = Übertragung von P1,
- (1, 0) = Übertragung von P2, (1, 1) = keine Übertragung

E) Die FSM soll immer die Daten mit der höchsten Priorität auf den Kanal legen, solange Daten vorhanden sind. Dazu soll der Automat aus 3 Zustände für die aktive Übertragung der Prioritäten (P0-P2) und aus einem Zustand OFF für die inaktive Datenübertragung bestehen. Vervollständigen Sie das Ablaufdiagramm in Abbildung 7-3 zur Realisierung der *Sender FSM*

5

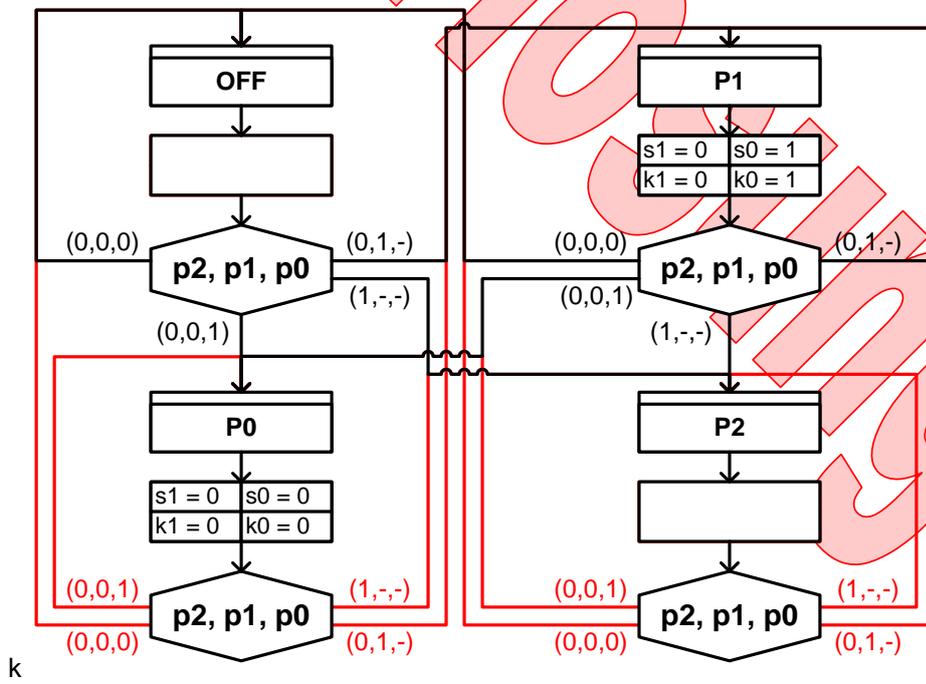


Abbildung 7-3: Ablaufdiagramm der Sender FSM

Kommentar [BT78]:
 0,5P je Übergang (8Stk)
 0,5 P Je Ausgabeblock (2Stk)

F) Um was für einen Automatentyp handelt es sich? Bitte begründen Sie Ihre Antwort.

1

Moore-Automat, in jedem Zustand hängt die Ausgabe nur vom Zustand ab.

Kommentar [BT79]: 0,5P

Kommentar [BT80]: 0,5P

G) Vervollständigen Sie nun in Tabelle 7-1 die Spalten der Ablaftabelle für die Eingesignale (P) von den Puffern, die Folgezustände (Q^{v+1}) und die Ausgabe (K^{v+1}) für die Kontrolldaten. Verwenden Sie dazu das zugehörige Ablaufdiagramm aus Abbildung 7-3. Die Ausgabe (S) für die Select-Signale des Multiplexer wird nicht berücksichtigt!

4

	Q^v		Eingabe E^v			Q^{v+1}		Ausgabe K^{v+1}		RS FF (Q_1)		JK FF (Q_0)		
	q_1^v	q_0^v	p_2	p_1	p_0	q_1^{v+1}	q_0^{v+1}	k_1^{v+1}	k_0^{v+1}	R_1	S_1	J_0	K_0	
P0	0	0	0	0	0	1	1	1	1	0	1	1	-	
			0	0	1	0	0	0	0	-	0	0	-	
			0	1	-	0	1	0	1	0	-	0	1	-
			1	-	-	1	0	1	0	1	0	1	0	-
P1	0	1	0	0	0	1	1	1	1	0	1	-	0	
			0	0	1	0	0	0	0	-	0	-	1	
			0	1	-	0	1	0	1	0	-	0	-	0
			1	-	-	1	0	1	0	0	0	1	-	1
P2	1	0	0	0	0	1	1	1	1	0	-	1	-	
			0	0	1	0	0	0	0	1	0	0	-	
			0	1	-	0	1	0	1	0	1	0	1	-
			1	-	-	1	0	1	0	0	0	-	0	-
OFF	1	1	0	0	0	1	1	1	1	0	-	-	0	
			0	0	1	0	0	0	0	1	0	-	1	
			0	1	-	0	1	0	1	0	1	0	-	0
			1	-	-	1	0	1	0	0	0	-	-	1

Tabelle 7-1: Ablaftabelle des Automaten

Kommentar [BT81]: Aufgabe G: 1P Block P0 und P2, Eingabe 0,5 bei einem Fehler

Kommentar [BT82]: Aufgabe G: 1P Block P1 und OFF, Q_{v+1} 0,5 bei einem Fehler

Kommentar [BT83]: Aufgabe G: 1P ein Ausgabe-Block ist Richtig 1P alle Ausgabe-Blöcke sind Richtig

Kommentar [BT84]: Aufgabe H 1P spalte 1 1P Spalte 2 1P Spalte 3 1P Spalte 4 -0,5 pro Fehler (Spalten separat betrachten) Folgefehler Q_{v+1} beachten

Kommentar [BT85]: WICHTIG

H) Vervollständigen Sie nun die Ansteuerung der FlipFlops für die Zustandsvariablen Q_0 und Q_1 . Berücksichtigen Sie, dass Q_0 in einem JK-FF und Q_1 in einem High-Active RS-FF gespeichert wird. Verwenden Sie möglichst viele Freistellen um später eine minimale Realisierung der Ansteuerfunktion zu ermöglichen.

4

Aufgabe 8 CMOS-Schaltungen

Aufgabe 8.1 Erzeugen von Gatter-Schaltungen

Gegeben sei die folgende CMOS Schaltung in Abbildung 8-1.

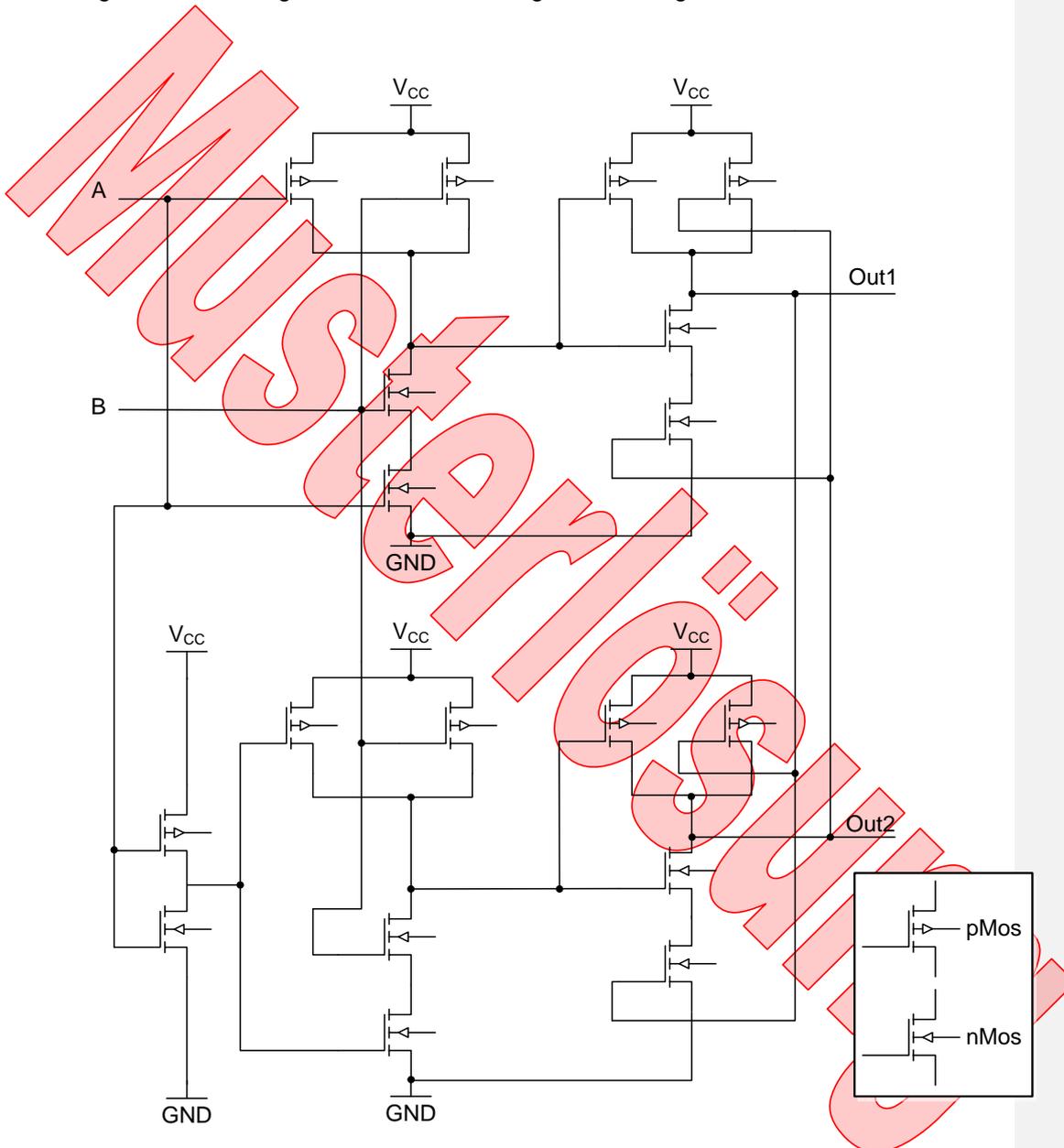


Abbildung 8-1: CMOS-Schaltung

Matr.-Nr.:

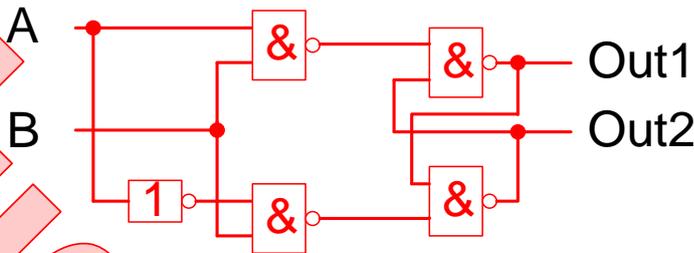
Name:

ID:

A) Bestimmen Sie die Gatterschaltung für die in Abbildung 8-1 dargestellte CMOS-Schaltung.

2

Kommentar [BT86]: 0,5P für NAND Gatter
0,5P Inverter oder !A
1P korrekte Verbindung (-0,5 pro Fehler)



B) Welche grundlegende Schaltung wird durch die CMOS-Schaltung in Abbildung 8-1 realisiert?

1

D-Latch

Kommentar [BT87]: 1P

Alternativ: D-FlipFlop

C) Welche booleschen Funktionen werden durch Abbildung 8-1 realisiert? Geben Sie sowohl $Out1 = f_1(A, B, Out2)$ als auch $Out2 = f_2(A, B, Out1)$ an ohne die Funktion weiter aufzulösen.

2

$$f_1(A, B, out2) = \overline{ab out2}$$

Kommentar [BT88]: 1P

$$f_2(A, B, out1) = \overline{\overline{ab} out1}$$

Kommentar [BT89]: 1P

Aufgabe 8.2 Analyse von CMOS-Schaltungen

Gegeben sei die in Abbildung 8-2 dargestellte CMOS-Schaltung.

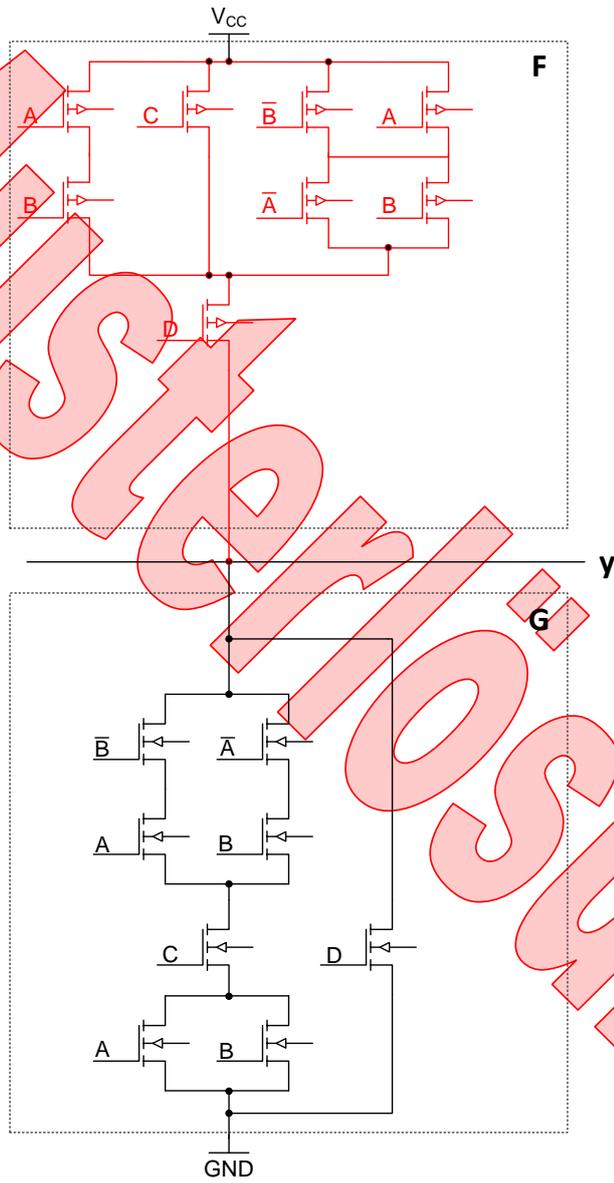


Abbildung 8-2: CMOS-Schaltung

Matr.-Nr.:

Name:

ID:

- A) Bestimmen die Funktion G, welche sich aus der CMOS-Schaltung des unteren Kastens aus Abbildung 8-2 ableiten lässt.

1

$$G = ((a + b) \& c \& ((\bar{b} \& a) + (b \& \bar{a}))) + d$$

Kommentar [BT90]: 1P
-0,5 pro Fehler

- B) Entwickeln Sie aus der Funktion G aus Aufgabenteil A) die Funktion F, welche den pMOS-Teil der Schaltung definiert. Vereinfachen Sie die Funktion solange, bis nur noch Und- und Oder-Verknüpfungen und bitweise Negationen auftreten.

2

$$\begin{aligned} F &= \bar{G} \\ &= \overline{((a + b) \& c \& ((\bar{b} \& a) + (b \& \bar{a}))) + d} \\ &= \overline{((a + b) + \bar{c} + ((\bar{b} \& a) + (b \& \bar{a}))) \& \bar{d}} \\ &= ((\bar{a}\bar{b}) + \bar{c} + (b + \bar{a}) \& (\bar{b} + a)) \& \bar{d} \end{aligned}$$

Kommentar [BT91]: 0,5P

Kommentar [BT92]: 0,5 P

Kommentar [BT93]: 0,5P

Kommentar [BT94]: 0,5P

- C) Zeichnen Sie die in Aufgabenteil B) ermittelte Schaltung für die Funktion F in Abbildung 8-2 ein.

2

Kommentar [BT95]:
2P gesamt
-0,5P pro Fehler

Aufgabe 8.3 Korrektur von CMOS-Schaltungen

In Abbildung 8 4 ist eine fehlerhafte CMOS-Schaltung gegeben. Diese soll in den folgenden Teilaufgaben analysiert und korrigiert werden.

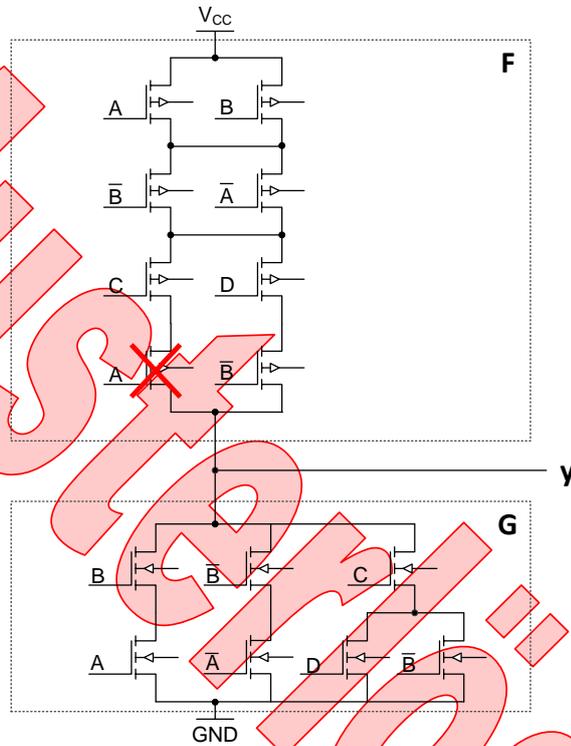


Abbildung 8-3: Fehlerhafte CMOS-Schaltung

- A) Überprüfen Sie für die Schaltung in Abbildung 8-3, ob die Bedingungen für Kurzschlussfreiheit und Wohldefiniertheit erfüllt sind (tabellarisch!). Geben Sie dazu die Ergebnisse der Schaltnetze (f und g) und den daraus folgenden Fehler (1) oder korrektes Verhalten (0) in der Fehlerspalte an.

5

Verwenden Sie dazu Tabelle 8-1 auf Seite 30 um Ihre Lösung einzutragen

a	b	c	d	f	g	Fehler
0	0	0	0	0	1	0
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	0
0	1	0	0	1	0	0
0	1	0	1	1	0	0
0	1	1	0	1	0	0
0	1	1	1	0	1	0
1	0	0	0	0	0	1
1	0	0	1	0	0	1
1	0	1	0	0	1	0
1	0	1	1	0	1	0
1	1	0	0	0	1	0
1	1	0	1	0	1	0
1	1	1	0	0	1	0
1	1	1	1	0	1	0

Tabelle 8-1: Wahrheitstabelle für die CMOS-Schaltung

- Kommentar [BT96]:** 2P Spalte f
- Kommentar [BT97]:** 2P Spalte g
- Kommentar [BT98]:** 1P Fehlerspalte
- Kommentar [BT99]:** Alle Spalten Separat (-0,5 pro Fehler)
- Kommentar [BT100]:** 1P

B) **Streichen** Sie genau einen Transistor in der Pull-Up-Schaltung aus Abbildung 8 4, sodass eine wohldefinierte, kurzschlussfreie CMOS-Schaltung entsteht. Begründen Sie zusätzlich ihr Vorgehen.

2

Ausschlussverfahren oder Begründung über komplementäre/wohldefinierte Schaltung

Eingangsbelegungen, für die F schalten müsste: $a\bar{b}\bar{c}\bar{d}, a\bar{b}\bar{c}d$ (für nMOS-Transistoren entsprechend $\bar{a}\bar{b}cd, \bar{a}b\bar{c}d$):

Kandidaten für Fehlschaltung ():

$a_{oben}, \bar{a}, b, \bar{b}_{oben}$ – nein, da diese bei Entfernung Fehlverhalten auslösen würden (Parallelschaltung, Begrenzung der Durchschaltbarkeit)

\bar{b}_{unten}, c – nein, da Kurzschluss auftritt, wenn Transistoren entfernt würden (Serienschaltung linker/rechter Pfad).

In beiden Eingangsbelegungen sperrt \bar{b}_{unten} -> Pfad links unten ist relevant

a – ermöglicht das Schalten des linken Zweigs und ruft wohldefiniertes Verhalten hervor

Kommentar [BT101]: 1P