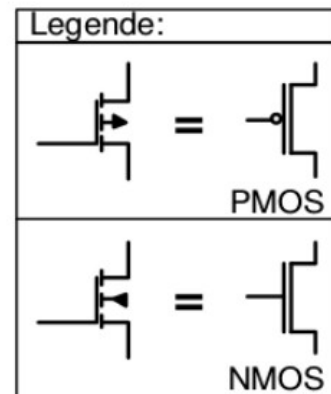
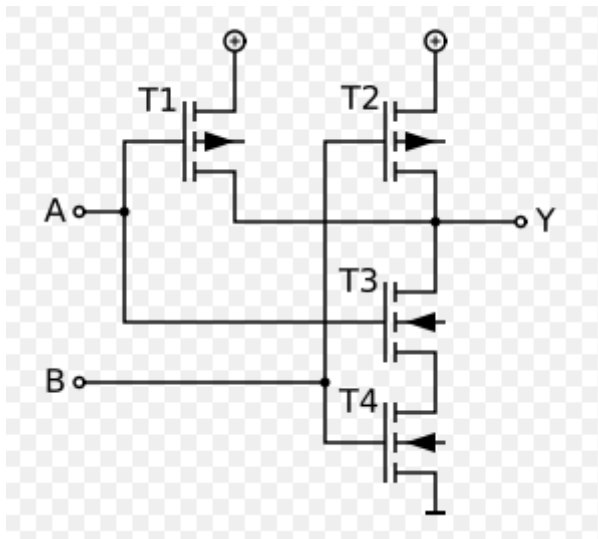


Tutorium 8 Zusammenfassung – CMOS

Motivation: Schnelle, verlustlose Gatterrealisierung



CMOS NAND

(Quelle: https://commons.wikimedia.org/wiki/File:Cmos_nand.svg Zugriff: 6.2.16)

Pull-Up Funktion F

Pull-Down Funktion G

Wohldefiniertheit:

$F = \text{not}(G)$

$F \text{ XOR } G = 1$

Wahrheitstabelle: alles Eintragen, wenn G und F 0 → undefiniert
wenn G und F 1 → Kurzschluss

Bedingung für Kurzschluss: $G \cdot F = 1$

Ausmultiplizieren, überbleibende Terme bilden Kurzschluss

Bedingung für unvollständige Definition: $G + F = 0$

Fehlerhafte Eingangskombination durch Negation:

$\text{not}(F + G) = 1$

überbleibende Terme sind undefiniert.