

Übung 7 – Elektronische Schaltungen (ES)

Sommersemester 2020

Flip-Flops

INSTITUT FÜR HOCHFREQUENZTECHNIK UND ELEKTRONIK



RS – Flip-Flops

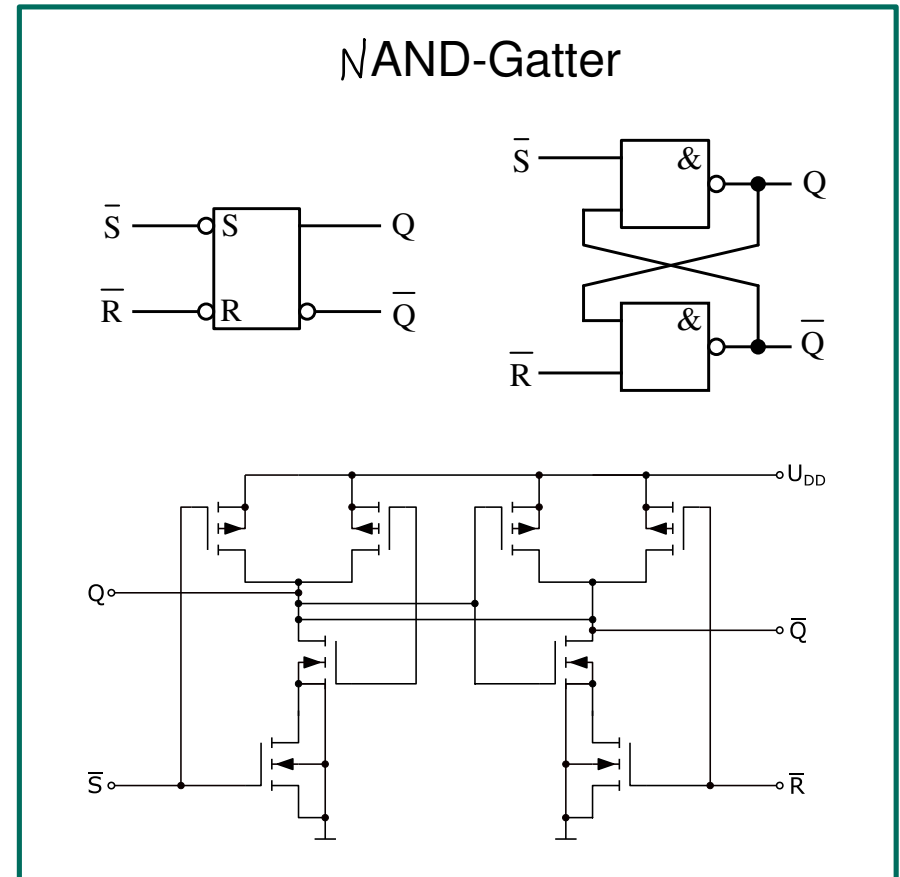
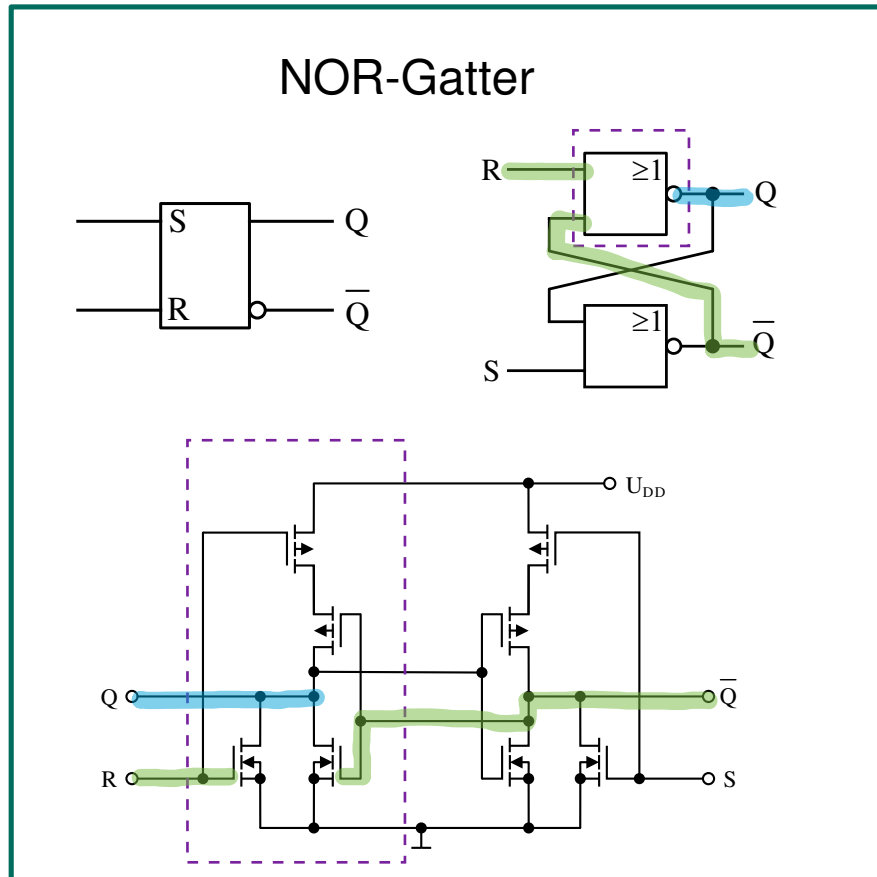
■ S: Set, R: Reset

■ Wahrheitstabelle:

Eingänge			Ausgänge		
C	S	R	Q	\bar{Q}	
0	x	x	Q_{-1}	\bar{Q}_{-1}	Mit Takt
1	0	0	Q_{-1}	\bar{Q}_{-1}	→ Speicherung
1	0	1	0	1	
1	1	0	1	0	
1	1	1	0	0	Ohne Takt

RS – FF: ohne Taktsignal

- zustandsgesteuert
- 2 Realisierungsmöglichkeiten

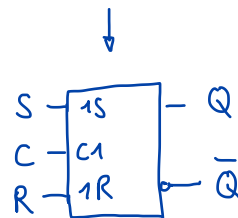
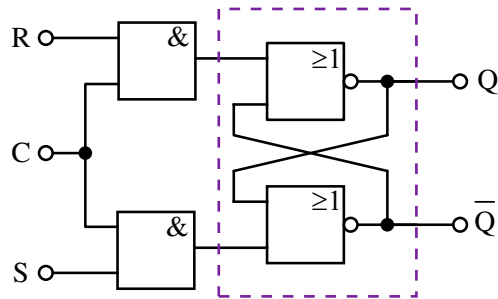


RS – FF: mit Taktsignal

- Taktzustandsgesteuert

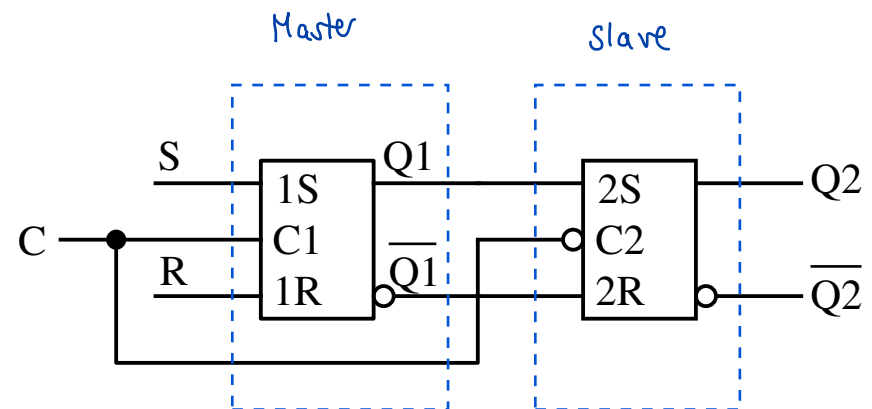
- Latch

- Signaländerungen wirken sich während der Taktphase sofort auf den Ausgang aus



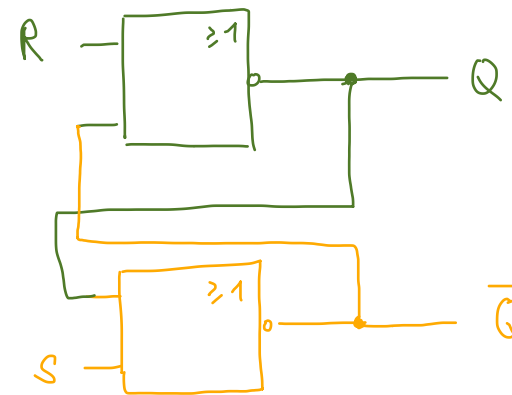
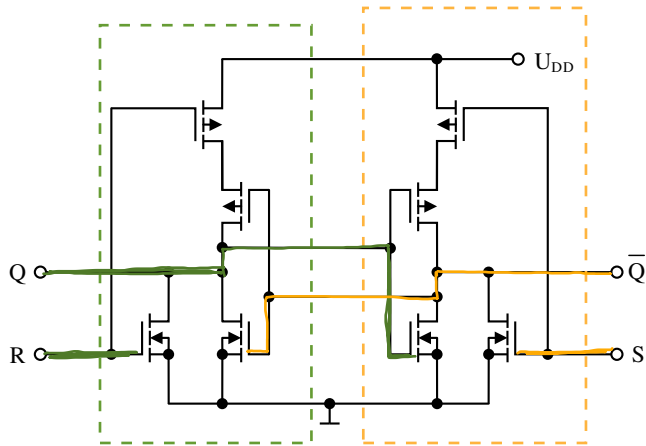
- Master-Slave

- Signaländerungen wirken sich zunächst nur auf Master aus
 - Bei Wechsel des Taktzustandes: gespeicherter Zustand wird über Slave FF an Ausgang übergeben



Aufgabe 1

- a) ges.: Ersatzschalbild mit Gattern

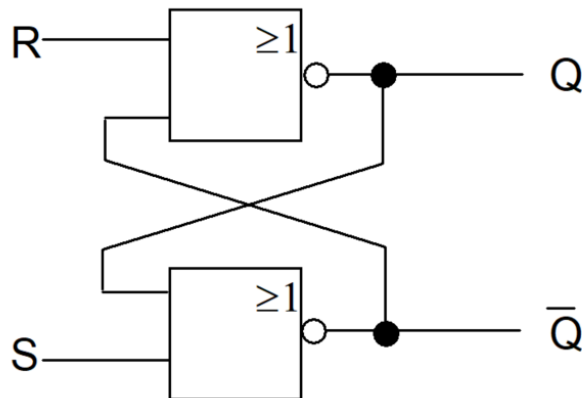


Aufgabe 1

■ b) ges.: Wahrheitstabelle

NOR - Gatter

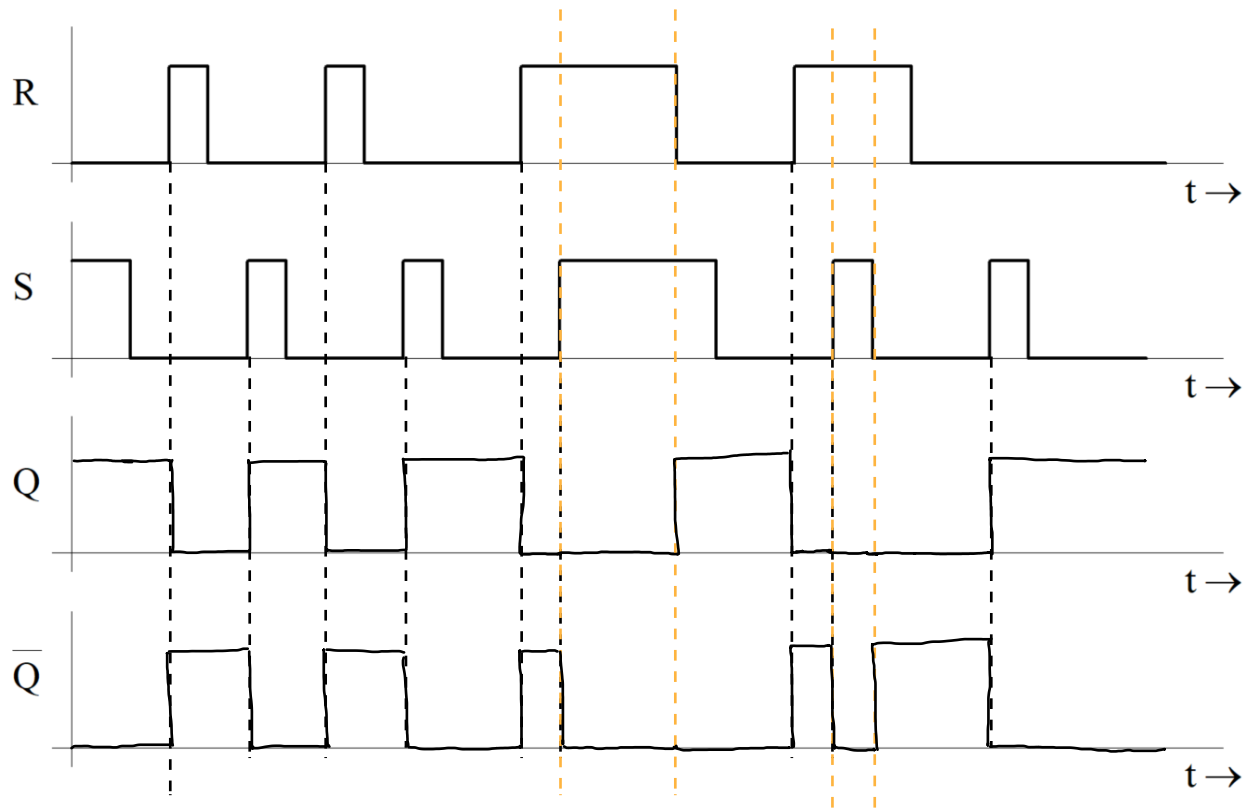
A	B	Y
0	0	1
1	0	0
0	1	0
1	1	0



R	S	Q	\bar{Q}
0	0	Q_{-1}	\bar{Q}_{-1}
1	0	0	1
0	1	1	0
1	1	(0)	(0)

Aufgabe 1

■ c) ges.: Ausgangssignale



JK – Flip-Flop

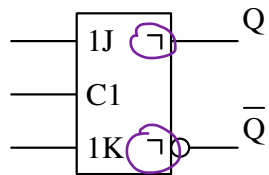
■ J: Jump, K: Kill

■ Wahrheitstabelle

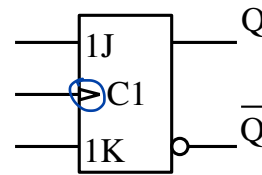
C	J	K	Q
0	x	x	Q_{-1}
1/↑/⌊	0	0	Q_{-1}
1/↑/⌊	0	1	0
1/↑/⌊	1	0	1
1/↑/⌊	1	1	$\overline{Q_{-1}}$

JK – FF: mit Taktsignal

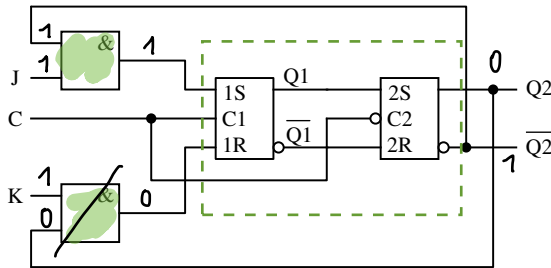
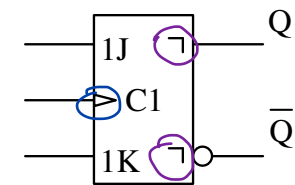
taktzustandsgest.



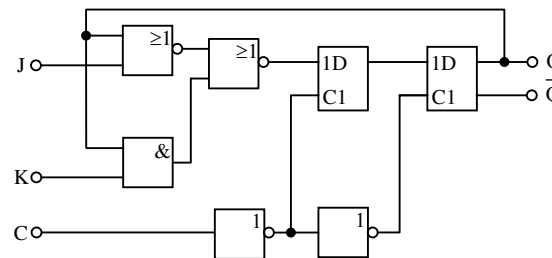
einflankengest.



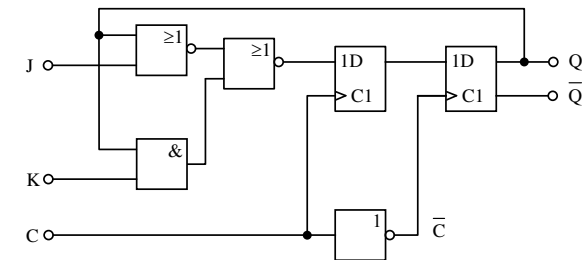
zweiflankengest.



- Übergabe: verzögert um die Dauer des Taktsignals



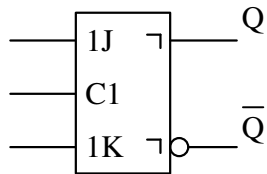
- Übergabe: sofort bei steigender Flanke



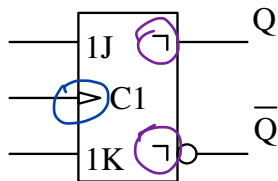
- Übergabe: verzögert um die Dauer des Taktsignals

Aufgabe 2

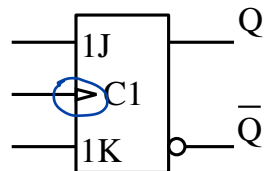
- a) ges.: Typ des JK-Flip-Flops



faktzustands gesteuert



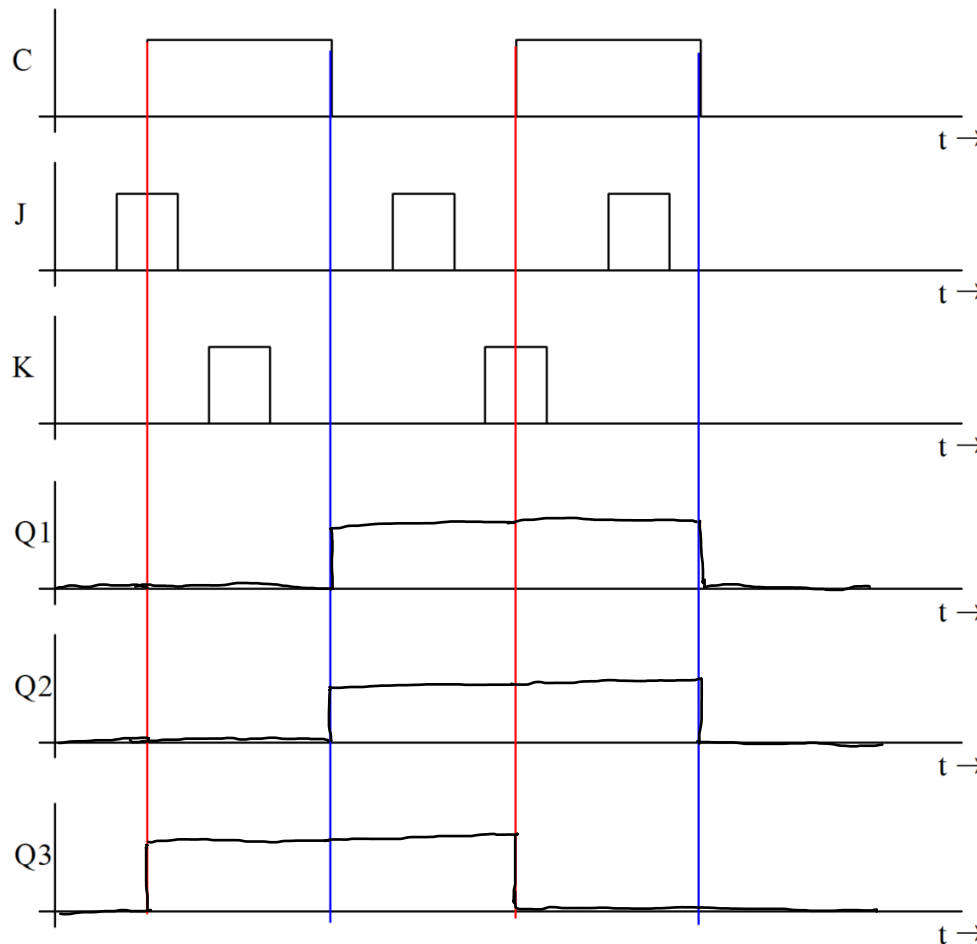
zweiflanken gesteuert



einflanken gesteuert

Aufgabe 2

■ b) ges.: Ausgangssignal Q



zustands gesteuert

zwei flanken gesteuert

ein flanken gesteuert

D – Flip-Flops

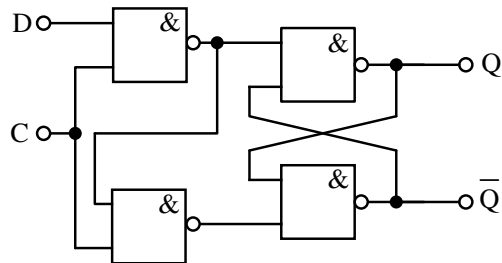
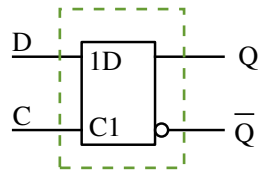
■ D: Data

■ Wahrheitstabelle:

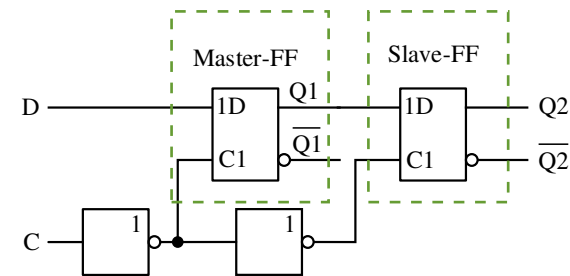
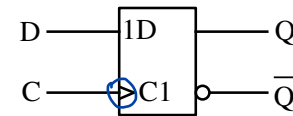
C	D	Q	\bar{Q}
0	x	Q_{-1}	\bar{Q}_{-1}
1/ \uparrow	0	0	1
1/ \uparrow	1	1	0

D – Flip-Flops: mit Taktsignal

■ Taktzustandsgest.



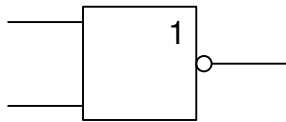
■ Einflankengest.



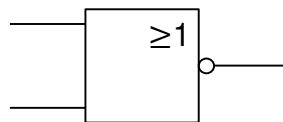
Logische Symbole

■ Grundelemente:

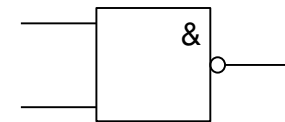
Inverter



NOR

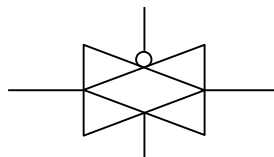


NAND

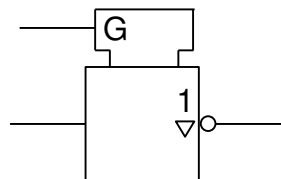


■ Weitere Elemente:

Elektr. Schalter

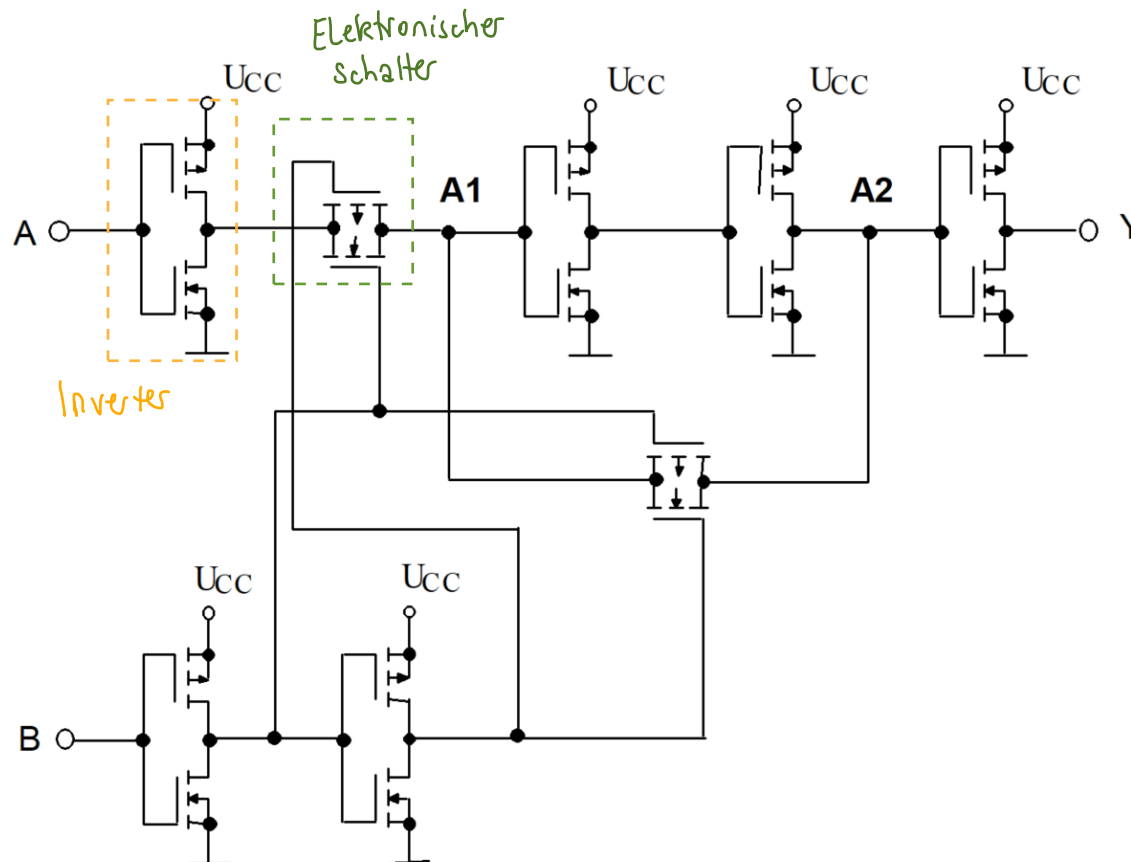


Tri State Inverter



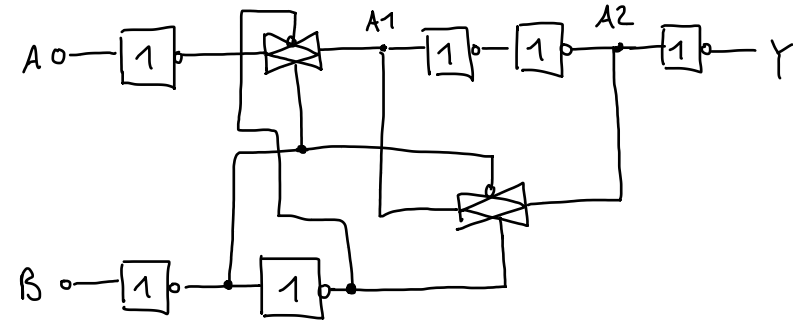
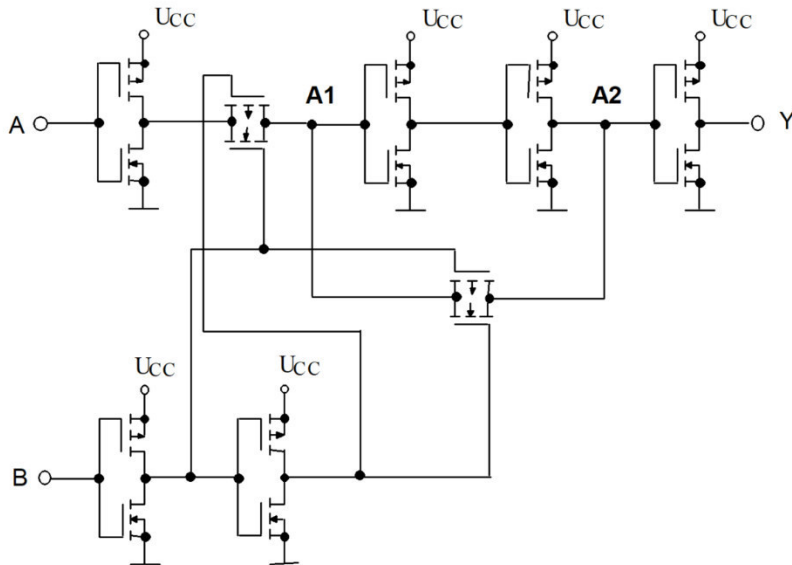
Aufgabe 3

- a) ges.: Ersatzschaltbild aus logischen Gattern



Aufgabe 3

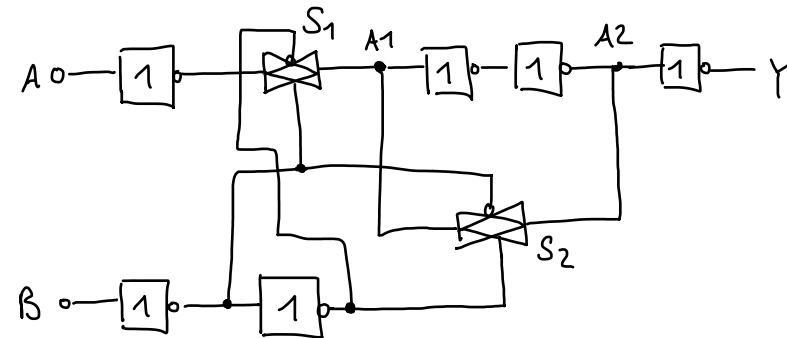
- a) ges.: Ersatzschaltbild aus logischen Gattern



Aufgabe 3

■ b) ges.: Wahrheitstabelle

A	B	A1	A2	Y
0	0	1	1	0
0	1	A_{2-1}	A_{2-1}	Y_{-1}
1	0	0	0	1
1	1	A_{2-1}	A_{2-1}	Y_{-1}



$B=0 \rightarrow S_1$ geschlossen, S_2 offen

$B=1 \rightarrow S_1$ offen, S_2 geschlossen

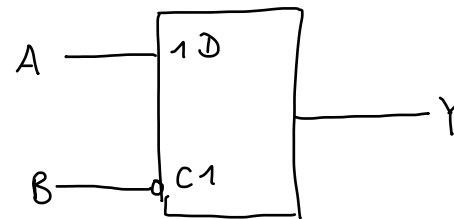
Aufgabe 3

- c) ges.: logische Funktion

taktzustandsgesteuertes D-Flip-Flop

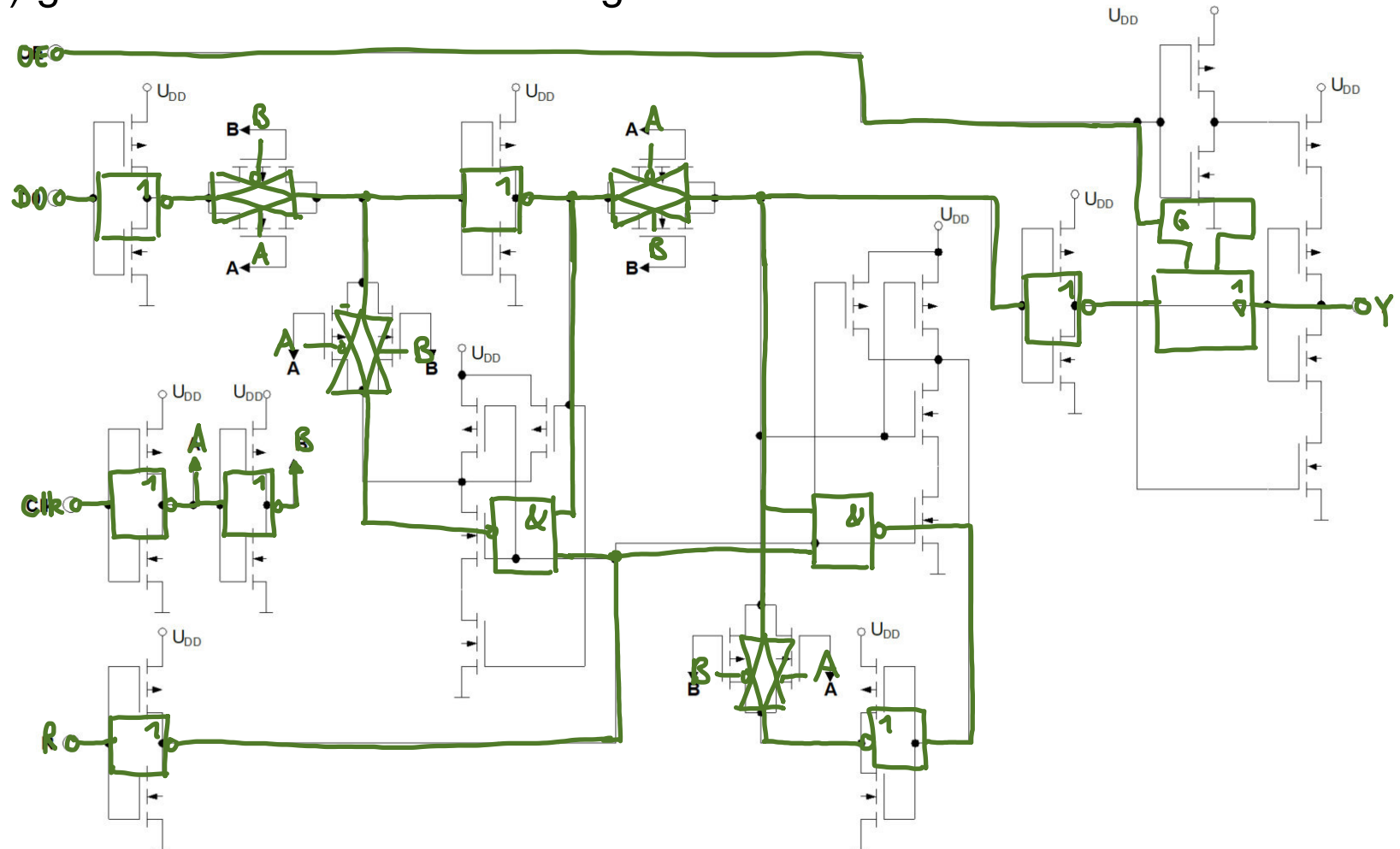
Aufgabe 3

- d) ges.: logische Symbol der Gesamtschaltung



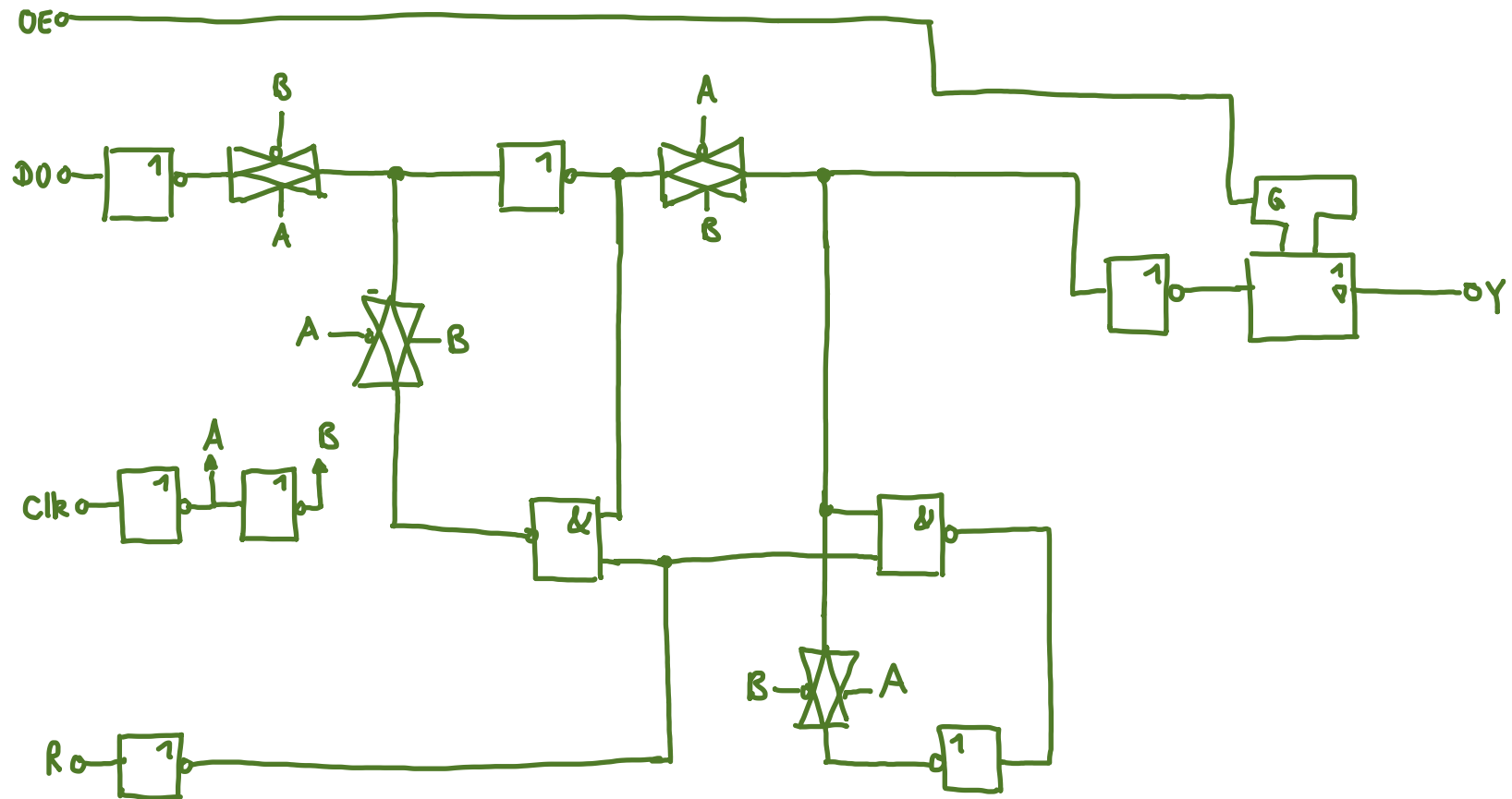
Aufgabe 4

- a) ges.: Ersatzschaltbild aus logischen Elementen



Aufgabe 4

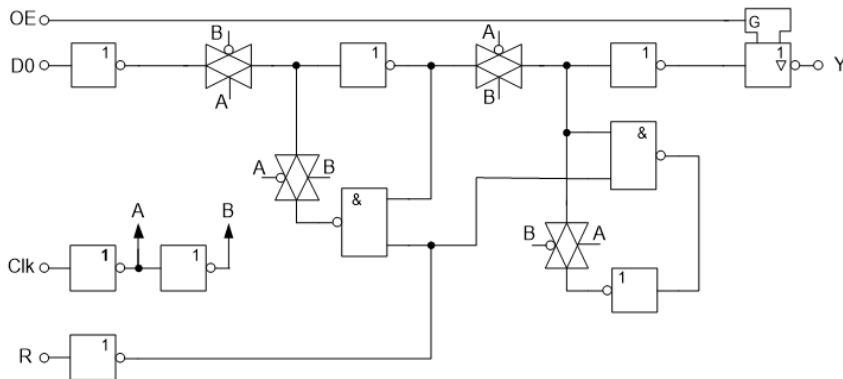
- a) ges.: Ersatzschaltbild aus logischen Elementen



Aufgabe 4

■ b) ges.: Wahrheitstabelle

OE	R	Clk	D0	Y
0	X	X	X	Hiz
1	1	X	X	0
1	0	1,0	X	$Y_{-1} = D_{-1}$
1	0	↑	1	1
1	0	↑	0	0



OE R clk D0 Y

[1. R=1, clk=0 → A=1, B=0 → S₁, S₄ an, S₂, S₃ aus]

1 1 0 X 0

[2. R=1, clk=1 → A=0, B=1 → S₂, S₃ an, S₁, S₄ aus]

1 1 1 X 0

[3. R=0, clk=0 → S₁ & S₄ an]

1 0 0 X Y₋₁

[4. R=0, clk=1 → S₂ & S₃ an]

1 0 1 X Y₋₁

[5. R=0, clk ↑]

1 0 ↑ 1 1

1 0 ↑ 0 0

Aufgabe 4

- c) ges.: Funktion der Schaltung

Einflankengesteuertes D-Flip-Flop mit Reset Eingang & Tristate Ausgang

Aufgabe 4

- d) ges.: Logische Symbol der Gesamtschaltung

