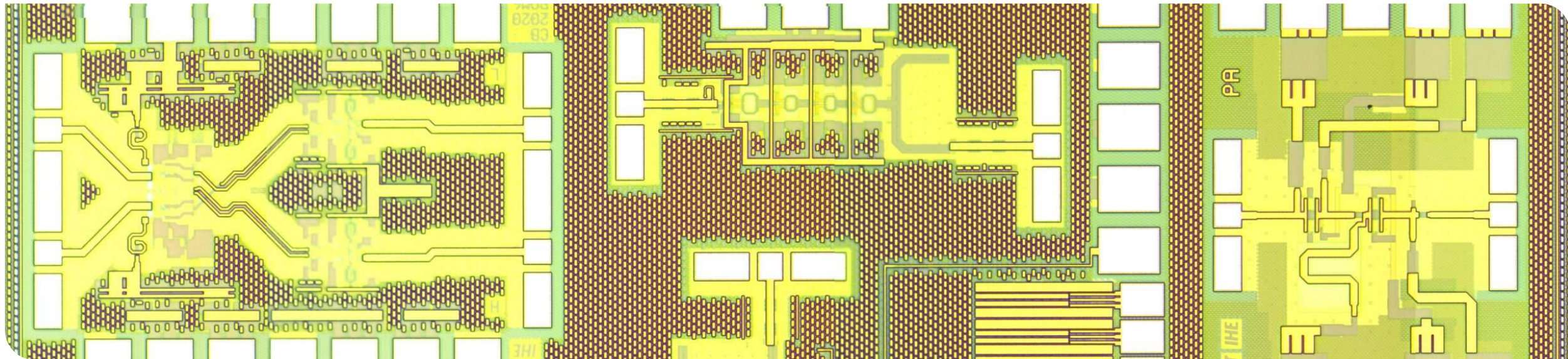


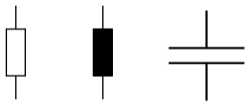
# ES Übung 6 – Digitale Schaltungen

M.Sc. Daniel Gil Gaviria



# Was bisher geschah ...

## Linear



$$i(\omega) = \frac{u(\omega)}{Z(\omega)}$$

Ü1

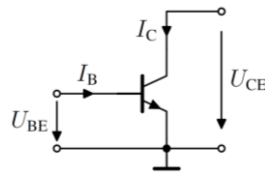
## Nichtlinear



Dioden

$$I_D = I_S e^{\frac{U_D}{U_T}}$$

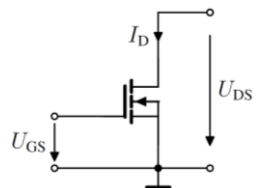
Ü2



Bipolartransistoren

$$I_C = I_S e^{\frac{U_{BE}}{U_T}} \left( 1 + \frac{U_{CE}}{U_A} \right)$$

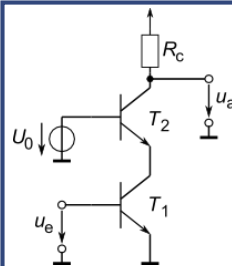
Ü3



Feldeffekttransistoren

$$I_D = \frac{\beta}{2} (U_{GS} - U_{th})^2$$

Ü4



Mehrstufige Schaltungen

Differentielle Verstärker

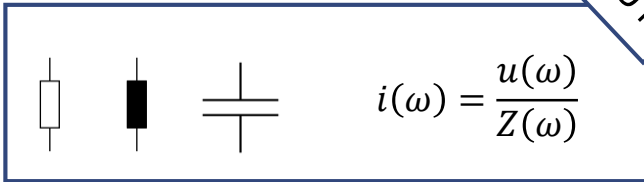
Gegenkopplung

Frequenzverhalten

Ü5

# Was bisher geschah ...

## Linear



Ü1

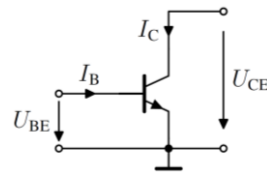
## Nichtlinear



Dioden

$$I_D = I_S e^{\frac{U_D}{U_T}}$$

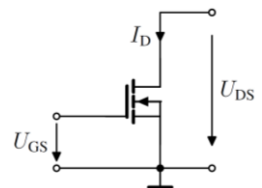
Ü2



Bipolartransistoren

$$I_C = I_S e^{\frac{U_{BE}}{U_T}} \left( 1 + \frac{U_{CE}}{U_A} \right)$$

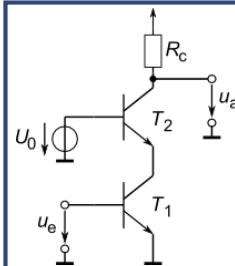
Ü3



Feldeffekttransistoren

$$I_D = \frac{\beta}{2} (U_{GS} - U_{th})^2$$

Ü4



Mehrstufige Schaltungen

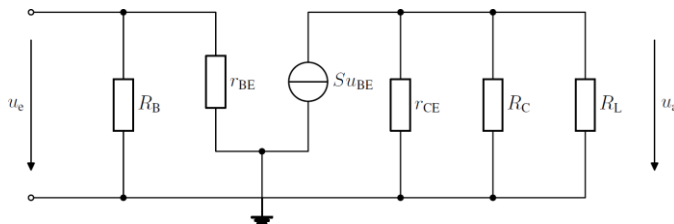
Differentielle Verstärker

Gegenkopplung

Frequenzverhalten

Ü5

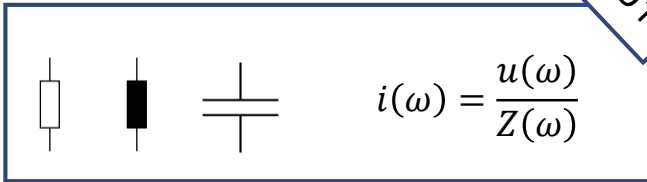
Kleinsignal-  
Ersatzschaltbilder



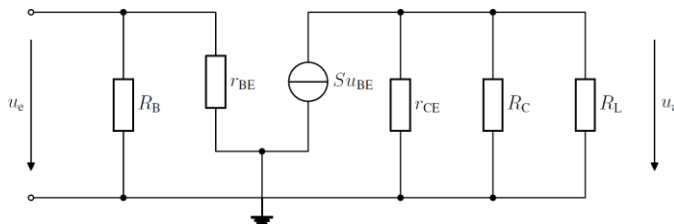
# Was bisher geschah ...

## Linear

Ü1



## Kleinsignal- Ersatzschaltbilder



## Nichtlinear

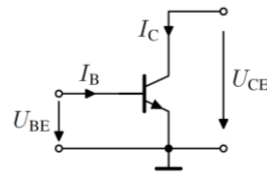
Ü2



Dioden

$$I_D = I_S e^{\frac{U_D}{U_T}}$$

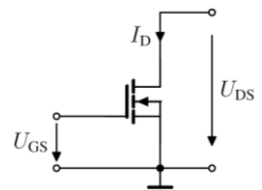
Ü3



Bipolartransistoren

$$I_C = I_S e^{\frac{U_{BE}}{U_T}} \left( 1 + \frac{U_{CE}}{U_A} \right)$$

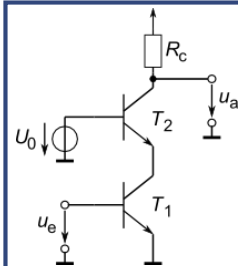
Ü4



Feldeffekttransistoren

$$I_D = \frac{\beta}{2} (U_{GS} - U_{th})^2$$

Ü5



Mehrstufige Schaltungen

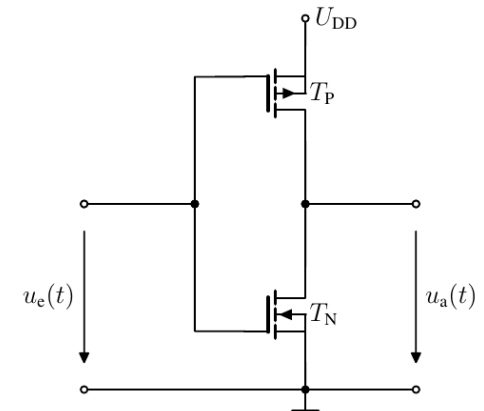
Differentielle Verstärker

Gegenkopplung

Frequenzverhalten

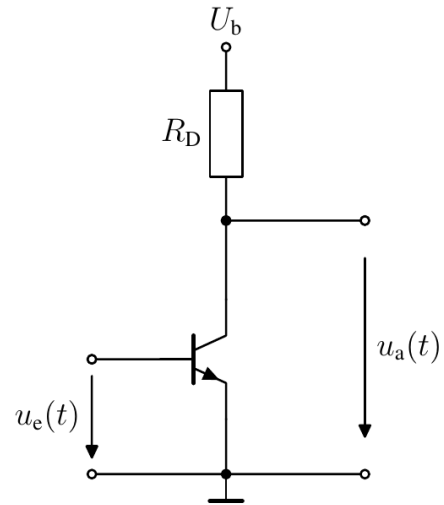
## Digitale Schaltungen

Ü6

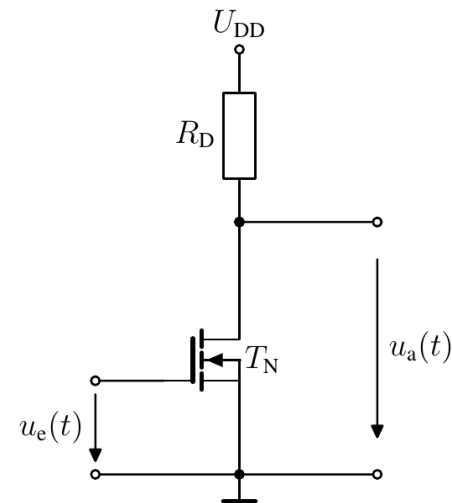


- Verknüpfung zwischen Logik und realer analogen Welt.
- Nichtlineare Betrachtung.
- Dynamische Analysen hauptsächlich im Zeitbereich

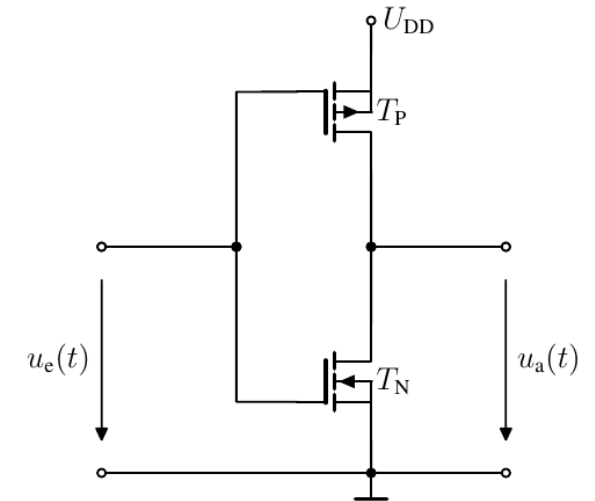
# Inverter



**Bipolar-Inverter**

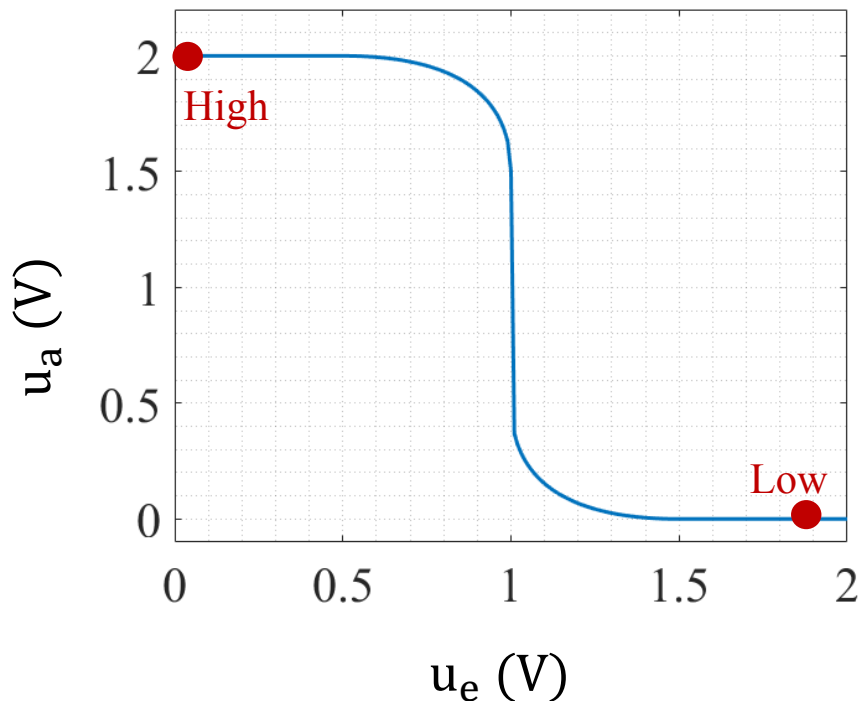


**NMOS-Inverter**



**CMOS-Inverter**

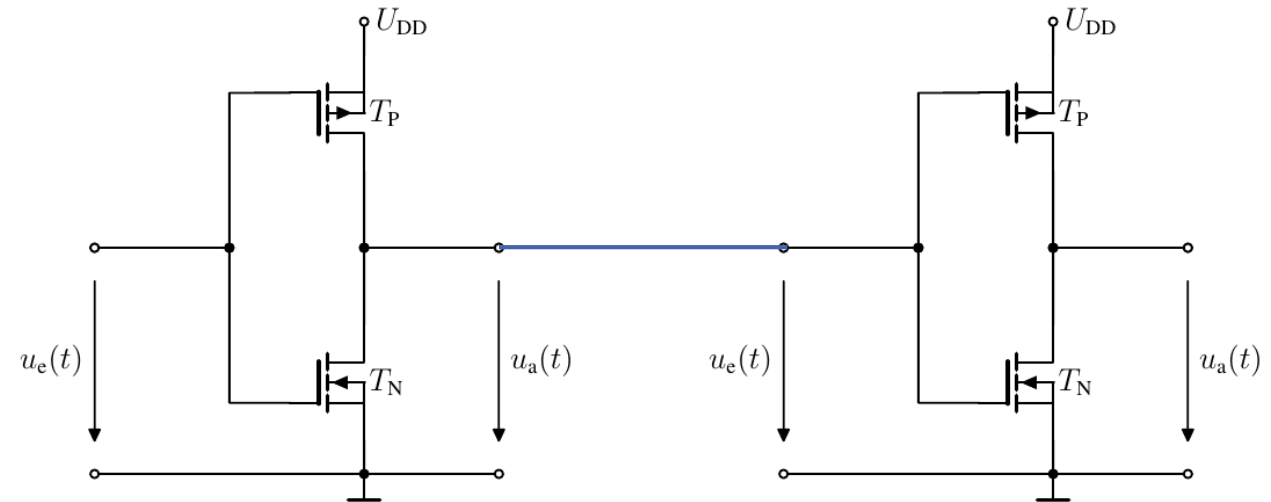
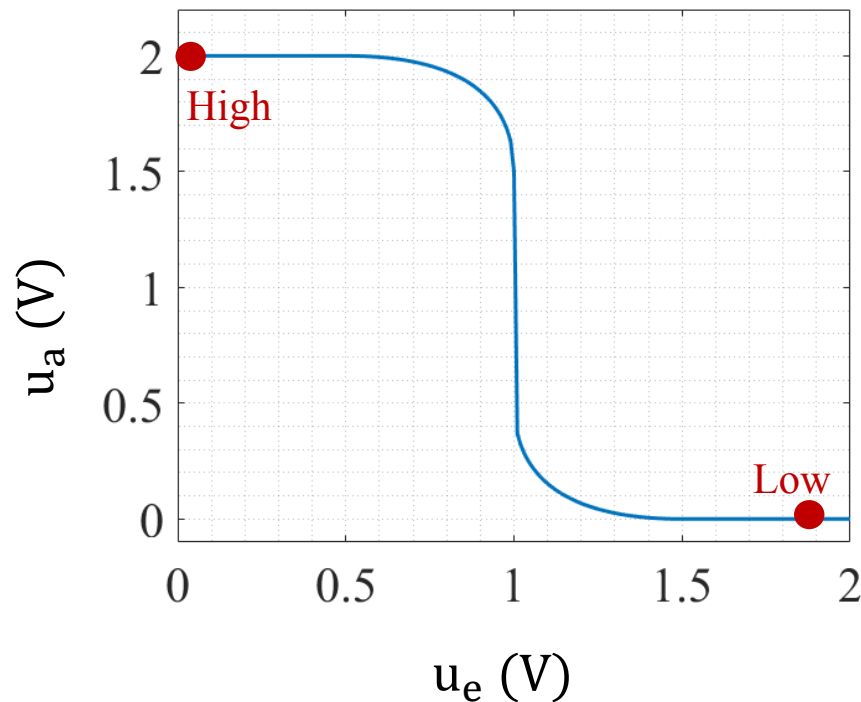
# Übertragungskennlinie des Inverters



- *High* (1) und *Low* (0) Spannungen werden definiert.
- Idealerweise entsprechen die Signale genau einer dieser Spannungen.
- Nichtlineares Verhalten der Kennlinie muss berücksichtigt werden.
- Dynamisches Verhalten im Zeitbereich

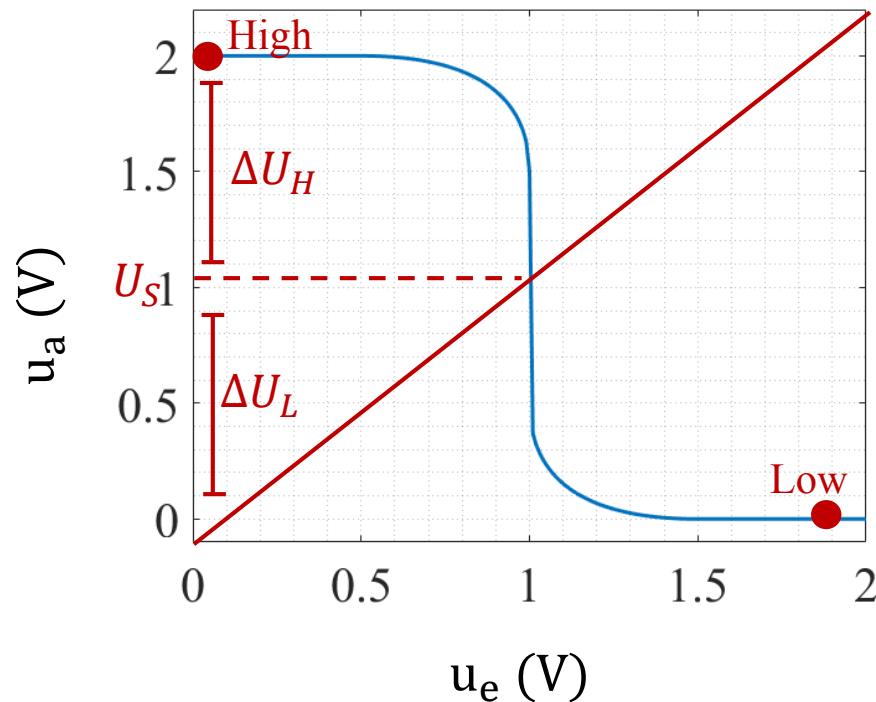
# Charakterisierung des Inverters

- Schwellenspannung  $U_S$  entspricht der Grenze zwischen *Low* und *High*





# Charakterisierung des Inverters



- Schwellenspannung  $U_S$  entspricht der Grenze zwischen *Low* und *High*
- Die Störabstände entsprechen dem Abstand zwischen den idealen Pegeln und der Schwellenspannung:

$$\Delta U_H = U_H - U_S$$

$$\Delta U_L = U_S - U_L$$

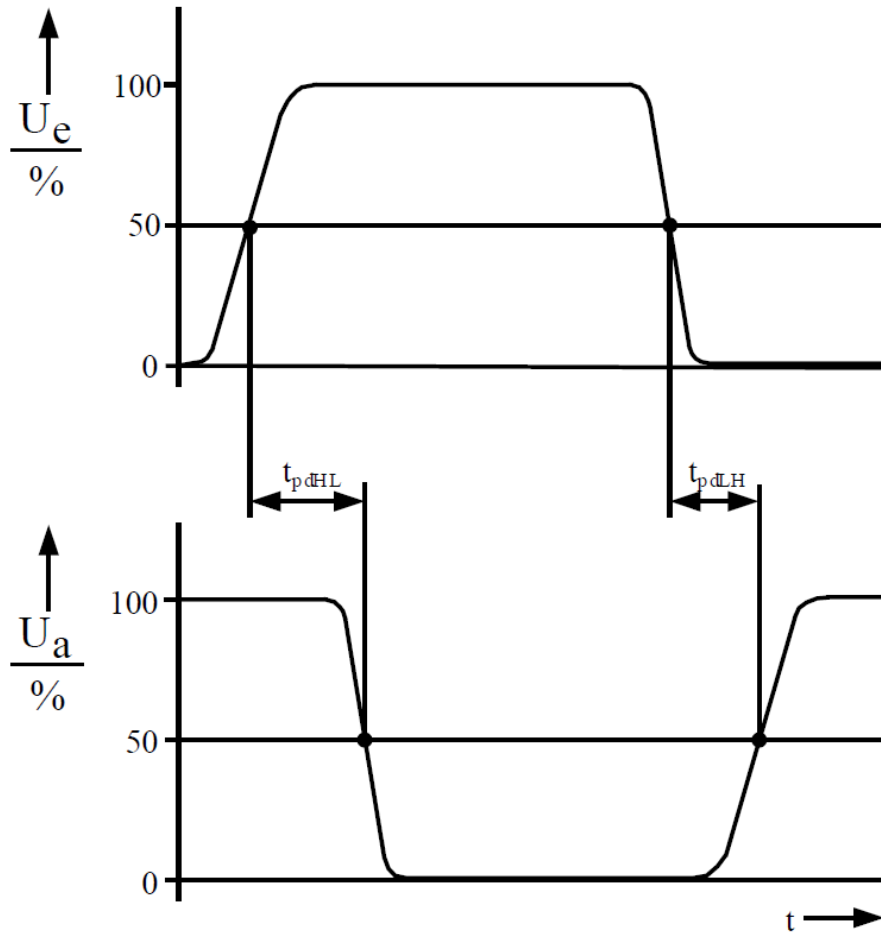
- Relative Störabstände:

$$Z_H = \frac{\Delta U_H}{\Delta U_{HL}}$$

$$Z_L = \frac{\Delta U_L}{\Delta U_{HL}}$$

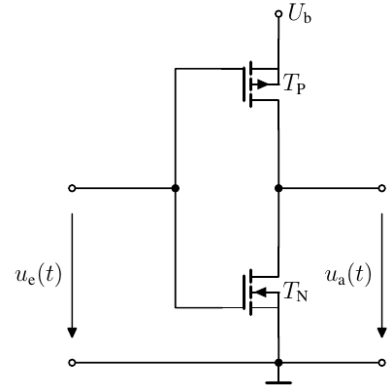


# Dynamisches Verhalten

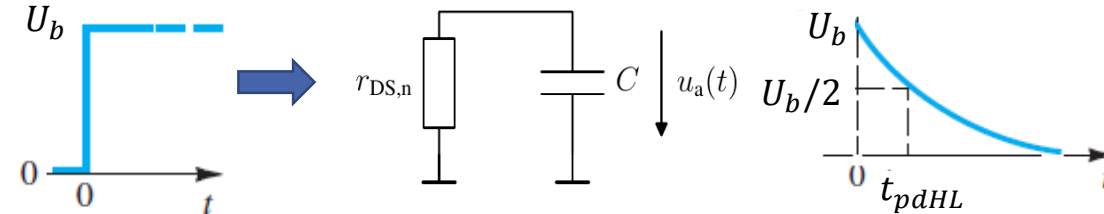


$$t_{pd} = \frac{t_{pdLH} + t_{pdHL}}{2}$$

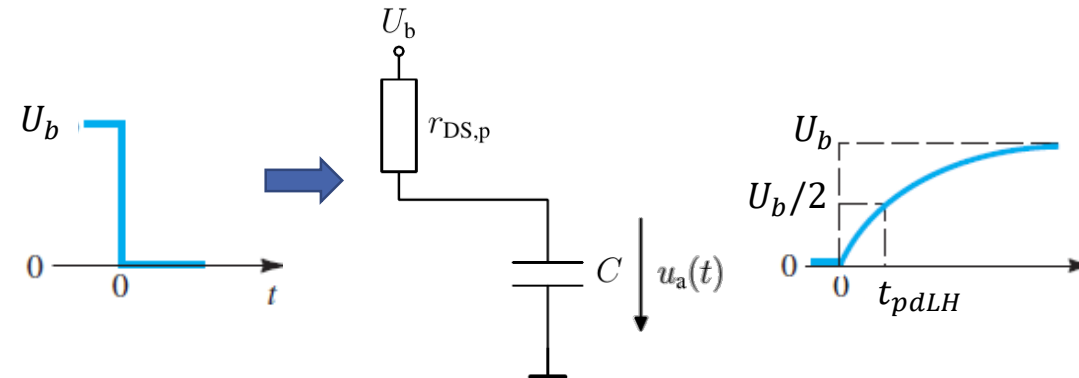
# Dynamisches Verhalten für kapazitive Last



**Sprung 0→1  
am Eingang**

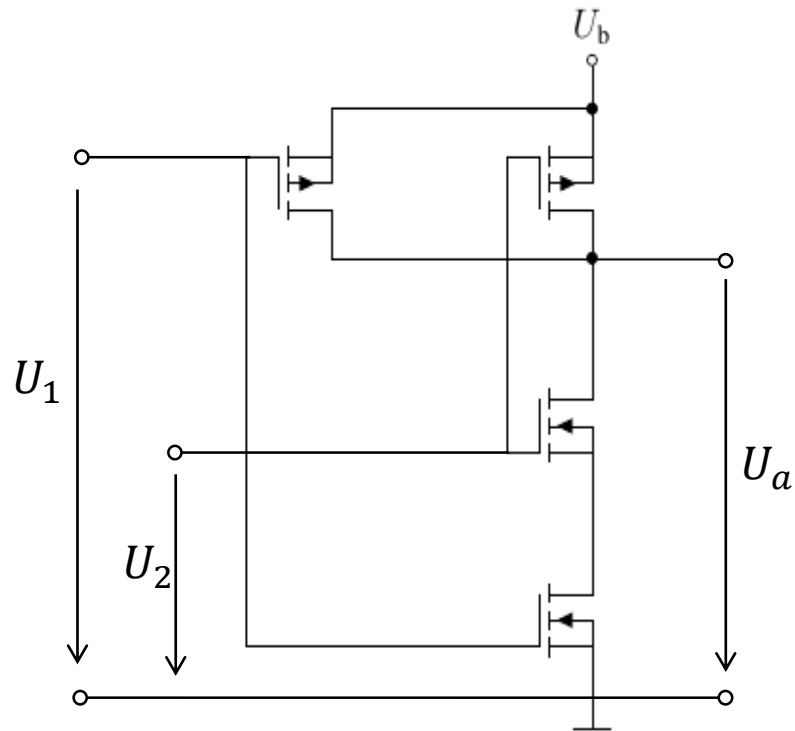


**Sprung 1→0  
am Eingang**

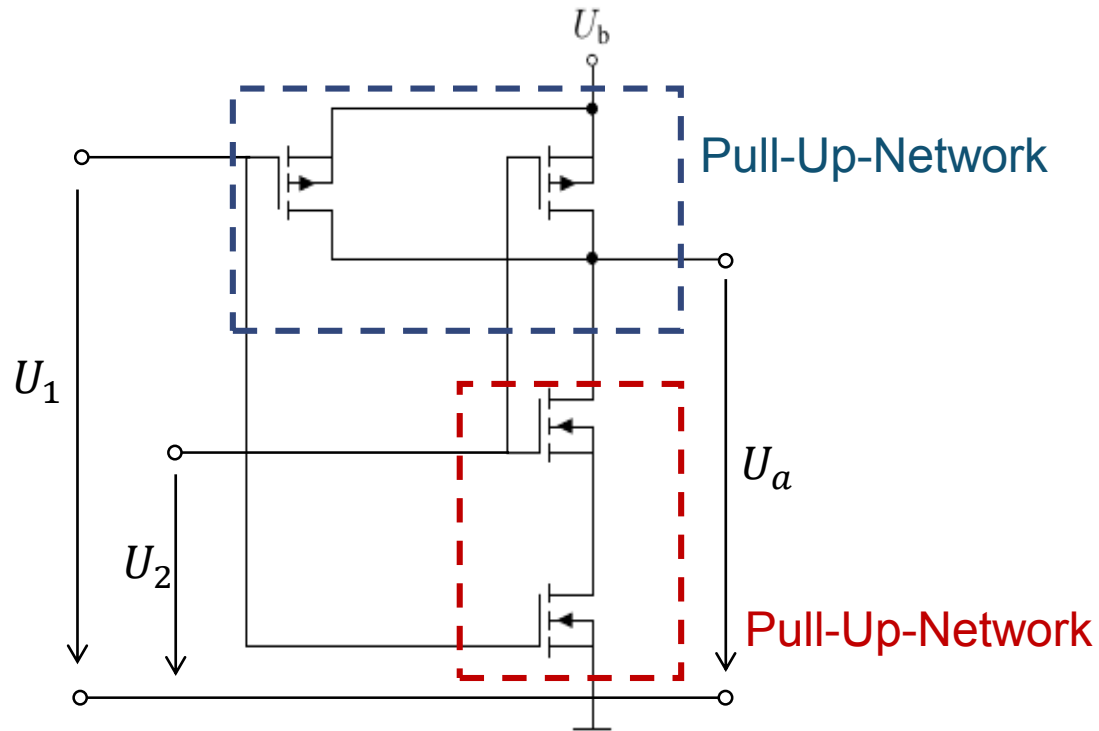


- Die kapazitive Last lädt sich und entlädt sich über einen Effektiven Widerstand
- In beiden Fällen entspricht das einem exponentiellen Zeitverlauf

# Logische Gatter in CMOS

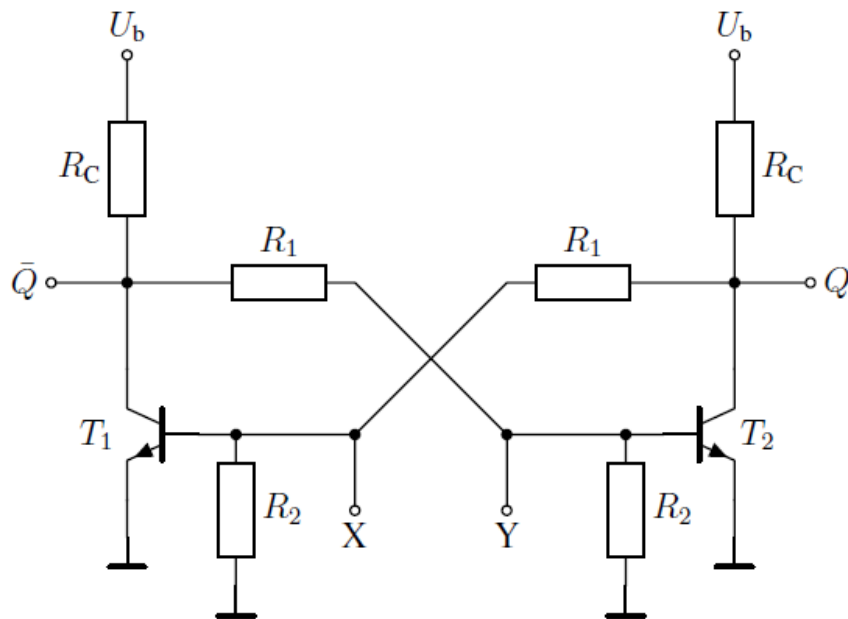


# Logische Gatter in CMOS



| $U_1$ | $U_2$ | $U_a$ |
|-------|-------|-------|
| 0     | 0     | 1     |
| 0     | 1     | 1     |
| 1     | 0     | 1     |
| 1     | 1     | 0     |

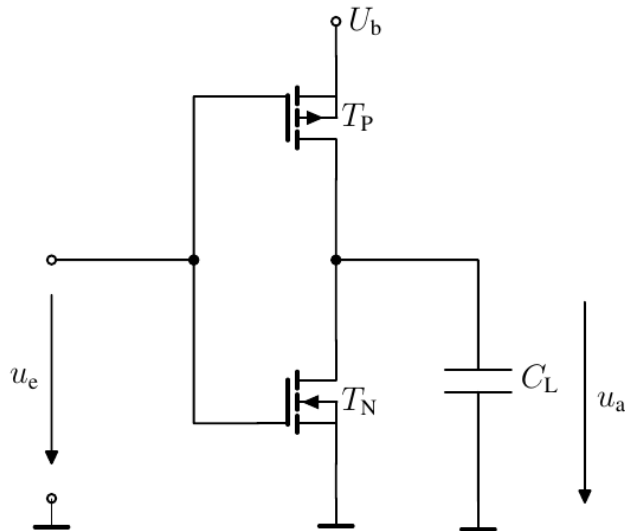
# Kippschaltungen



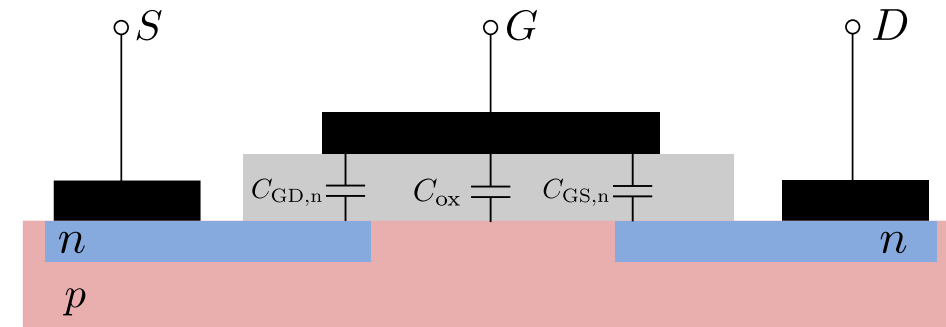
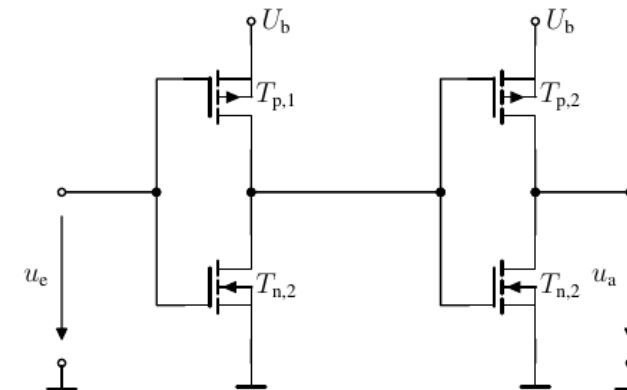
- Bistabile Schaltungen.
- Speicherung von Bits (*High* oder *Low*) auch in Abwesenheit von Eingangssignalen
- Unterschiedliche Topologien für unterschiedliche Funktionsweisen.
  - SR-Flip-Flop
  - D-Flip-Flop
  - JK-Flip-Flop

# Aufgabe 1

## Teil 1: Ideale kapazitive Last

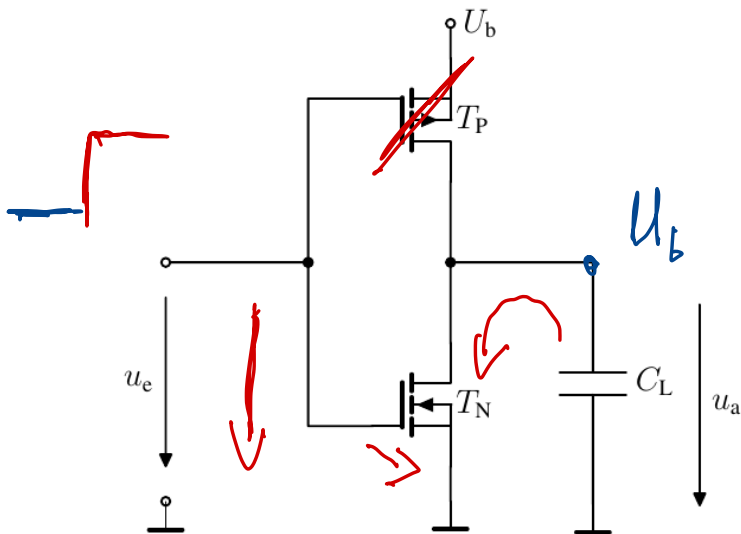


## Teil 2: Realistischeres Szenario



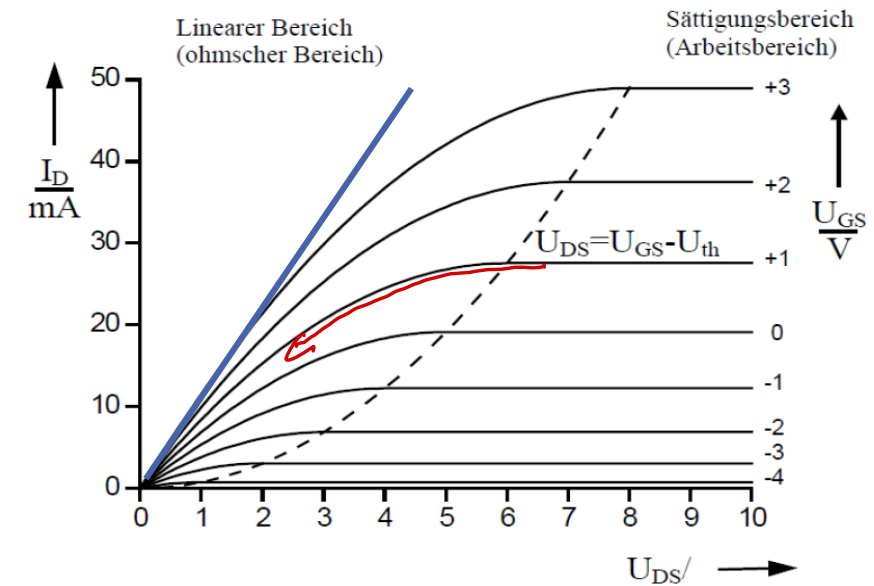
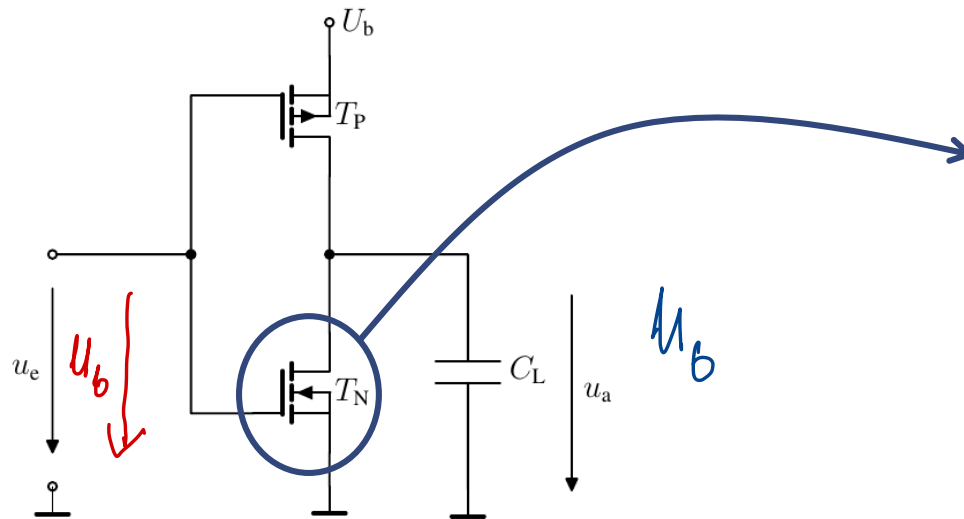
# Aufgabe 1 (Teil 1)

a) Leiten Sie formelmäßig die Verzögerungszeiten  $t_{pdHL}$  und  $t_{pdLH}$  der Schaltung als Funktion der Steilheitskoeffizienten  $\beta_p$  und  $\beta_n$ , sowie der Spannung  $U_{th}$  und der kapazitiven Last  $C_L$  her.

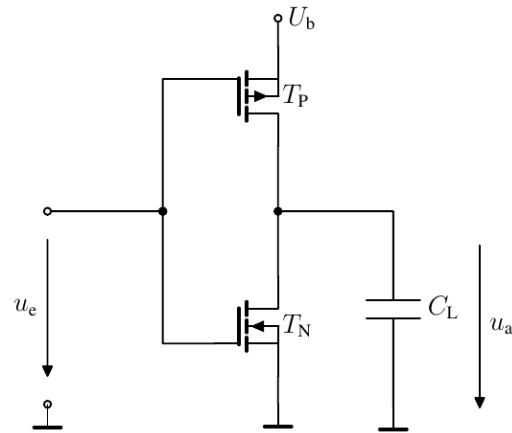




# Aufgabe 1 (Teil 1)

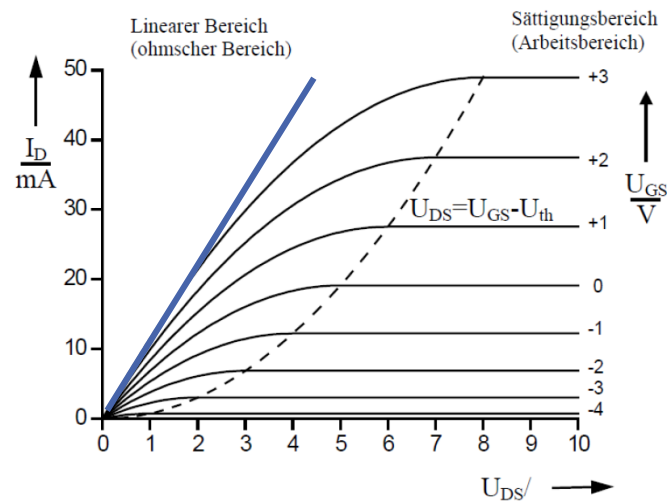


# Aufgabe 1 (Teil 1)

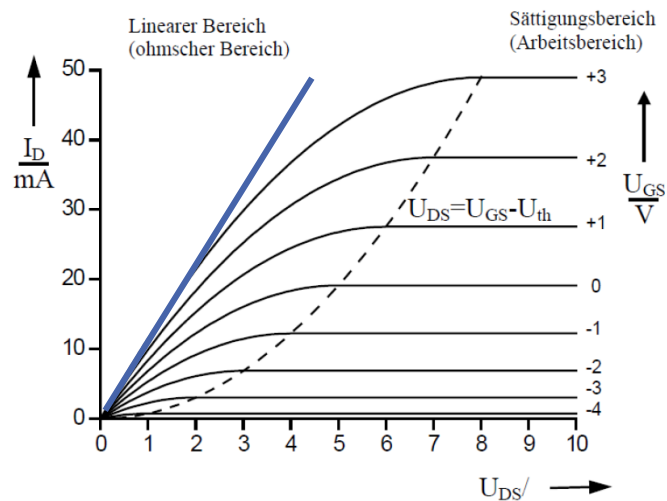
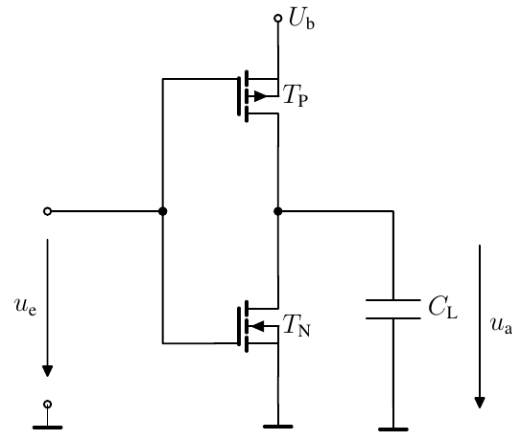


Im linearen Bereich ist der Drainstrom  $I_D$ :

$$I_D = \beta_n \left[ (U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right]$$



# Aufgabe 1 (Teil 1)



Im linearen Bereich ist der Drainstrom  $I_D$ :

$$I_D = \beta_n \left[ (U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right]$$

Für kleine  $U_{DS}$  kann  $U_{DS}^2$  vernachlässigt werden:

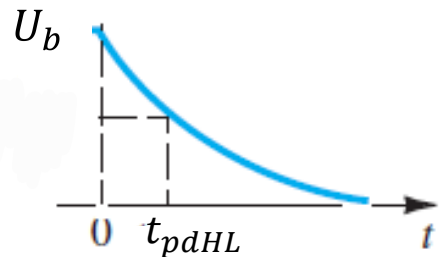
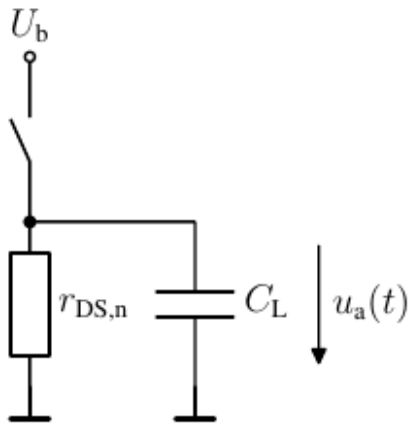
$$I_D \approx \beta_n (U_{GS,n} - U_{th}) U_{DS}$$

$$\frac{dI}{dU_{DS}} = \beta_n (U_{GS,n} - U_{th})$$

$$r_{DS,n} = \frac{dU_{DS}}{dI_D} = \frac{1}{\beta_n (U_{GS,n} - U_{th})}$$

$$= \beta_n (U_b - U_{th})$$

# Aufgabe 1 (Teil 1)



$$u_a(t) = U_b e^{-\frac{t}{r_{DS,n} C_L}} \approx \frac{U_b}{2}$$

$$-\frac{t}{r_{DS,n} C_L} = \ln\left(\frac{1}{2}\right)$$

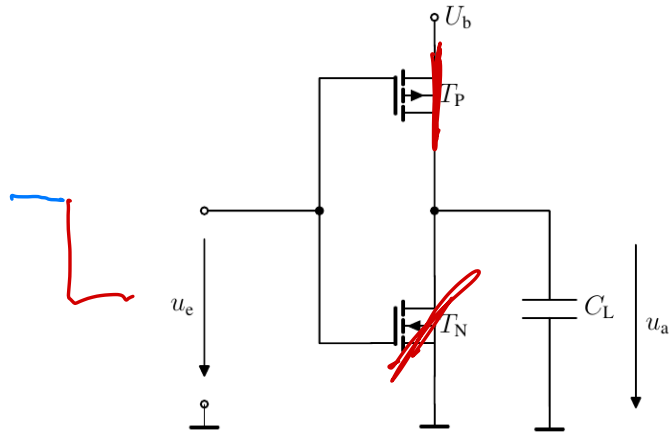
$$t_{PDHL} = -r_{DS} C_L \ln\left(\frac{1}{2}\right)$$

$$= 0,69 \cdot r_{DS} \cdot C_L$$

$$r_{DS,n} = \frac{dU_{DS}}{dI_D} = \frac{1}{\beta_n (U_{GS,n} - U_{th})}$$

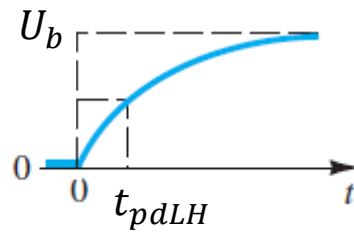
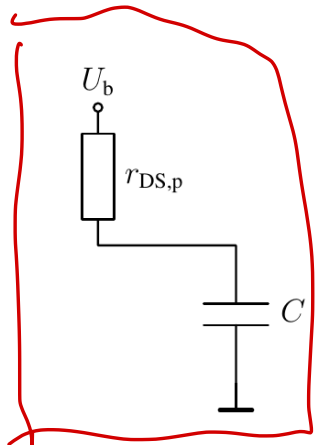
$\uparrow$   
 $U_b$

# Aufgabe 1 (Teil 1)

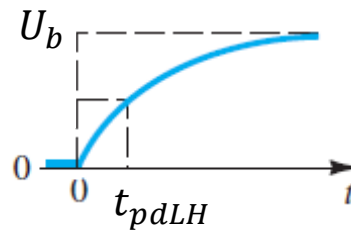
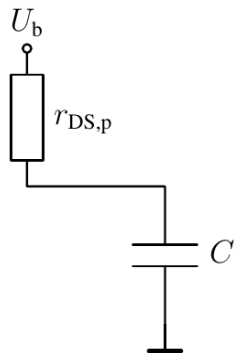
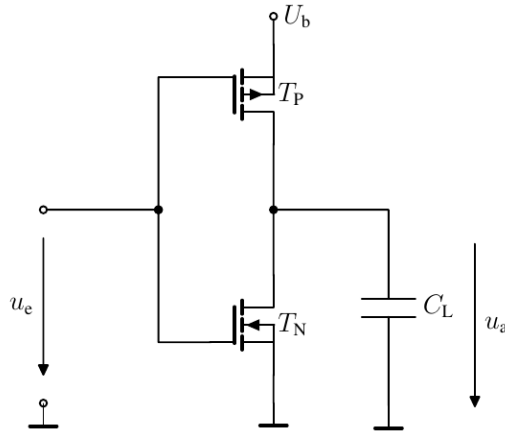


$$I_{D,p} \approx \beta_p (U_{GS,p} - U_{th}) U_{DS}$$

$$r_{DS,p} = \frac{dU_{DS,p}}{dI_{D,p}} = \frac{1}{\beta_p (U_b - U_{th})}$$



# Aufgabe 1 (Teil 1)



$$u_a(t) = U_b \left( 1 - e^{-\frac{t}{r_{DS,p} C_L}} \right) = \frac{U_b}{2}$$

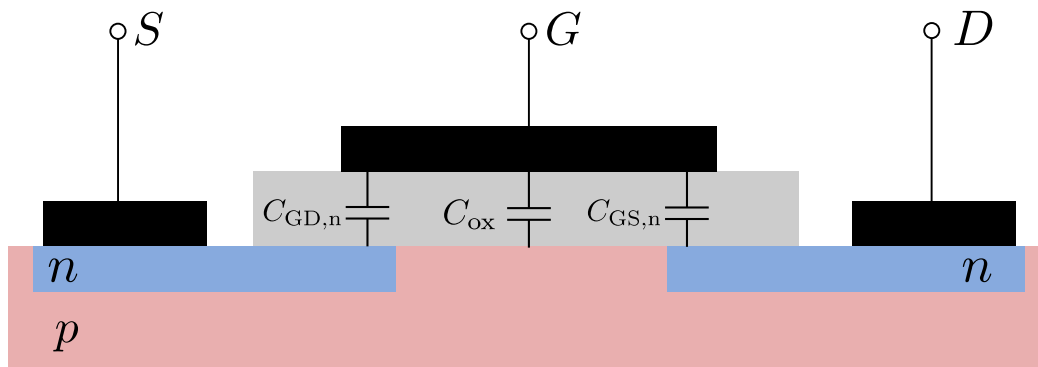
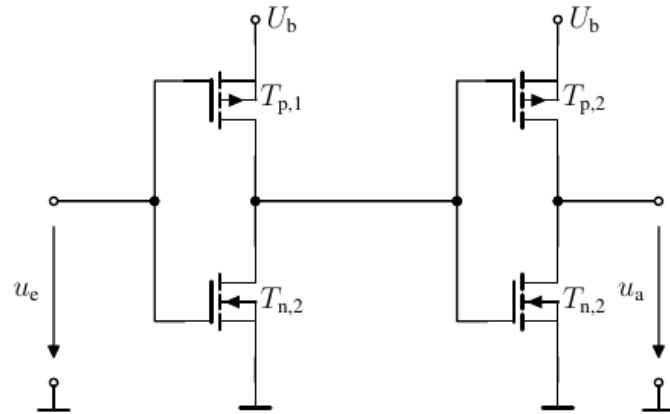
$$1 - e^{-\frac{t}{r_{DS,p} C_L}} = \frac{1}{2}$$

$$e^{-\frac{t}{r_{DS,p} C_L}} = 1 - \frac{1}{2} = \frac{1}{2}$$

$$-\frac{t}{r_{DS,p} C_L} = \ln \left( \frac{1}{2} \right)$$

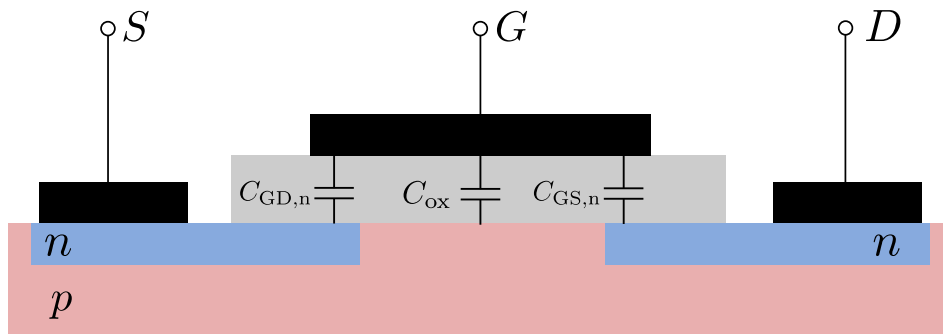
$$t_{pdLH} = 0.69 \cdot r_{DS,p} \cdot C_L$$

# Aufgabe 1 (Teil 2)



- $U_b = 1 \text{ V}$
- $\beta_n = \beta_p$
- $U_{th} = 0,4 \text{ V}$
- $l_n = l_p = 65 \text{ nm}$
- $w_n = 100 \text{ nm}, w_p = 300 \text{ nm}$
- $C'_{ox,n} = C'_{ox,p} = 120 \frac{\text{fF}}{\mu\text{m}^2}$
- $C_{GD,n} = C_{GD,p} = 0,5 \text{ fF}$

# Aufgabe 1 (Teil 2)



b) Bestimmen Sie jeweils die Kapazitäten  $C'_{ox,n}$  und  $C'_{ox,p}$  der n-MOS- und p-MOS-Transistoren.

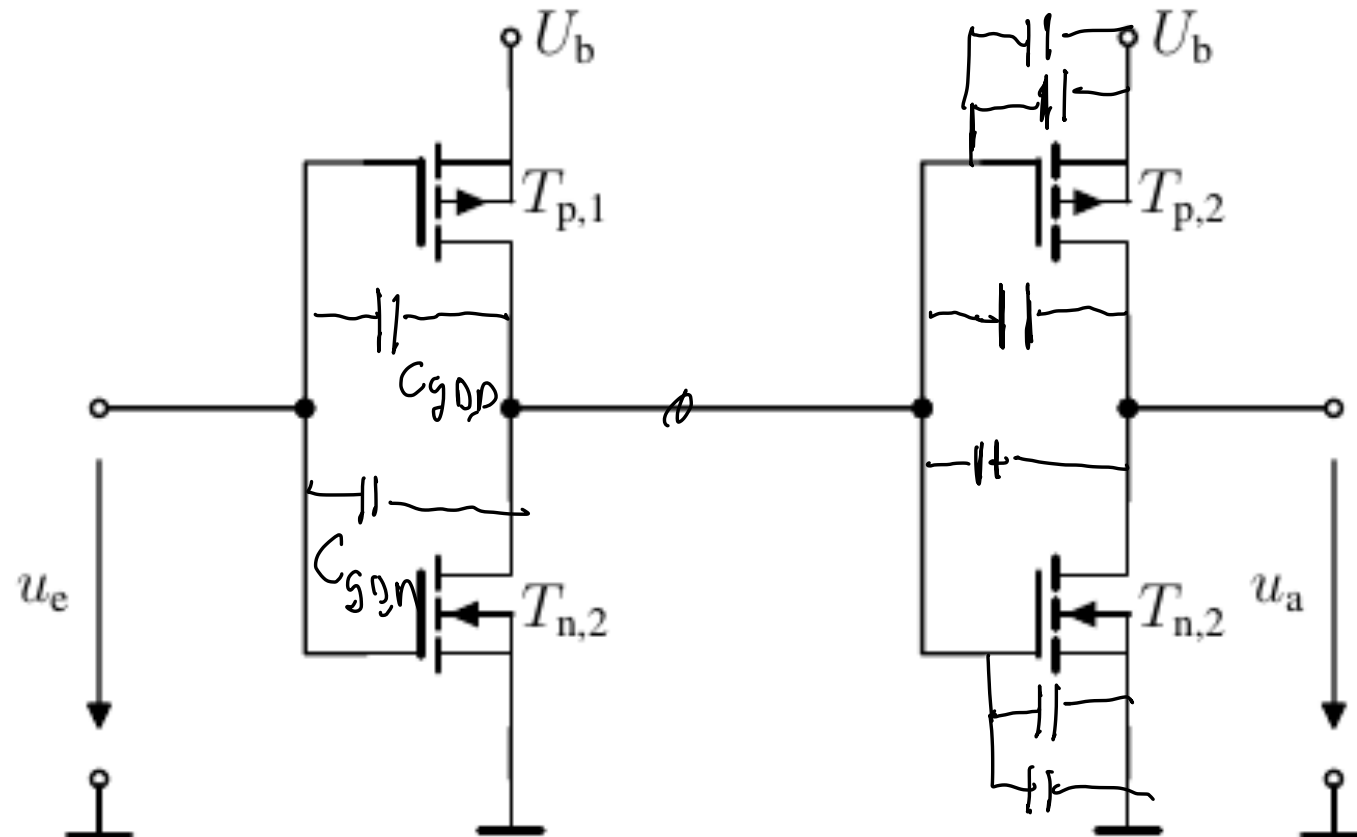
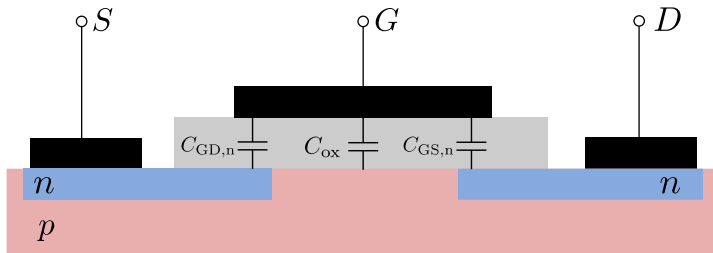
$$\begin{aligned} C_{ox,n} &= C'_{ox,n} \cdot l_n \cdot w_n \\ &= 120 \text{ fF}/\mu\text{m}^2 \cdot 65 \text{ nm} \cdot 100 \text{ nm} \\ &= 0,78 \text{ fF} \end{aligned}$$

$$\begin{aligned} C_{ox,p} &= C'_{ox,p} \cdot l_p \cdot w_p \\ &= 120 \text{ fF}/\mu\text{m}^2 \cdot 65 \text{ nm} \cdot 300 \text{ nm} \\ &= 2,34 \text{ fF} \end{aligned}$$



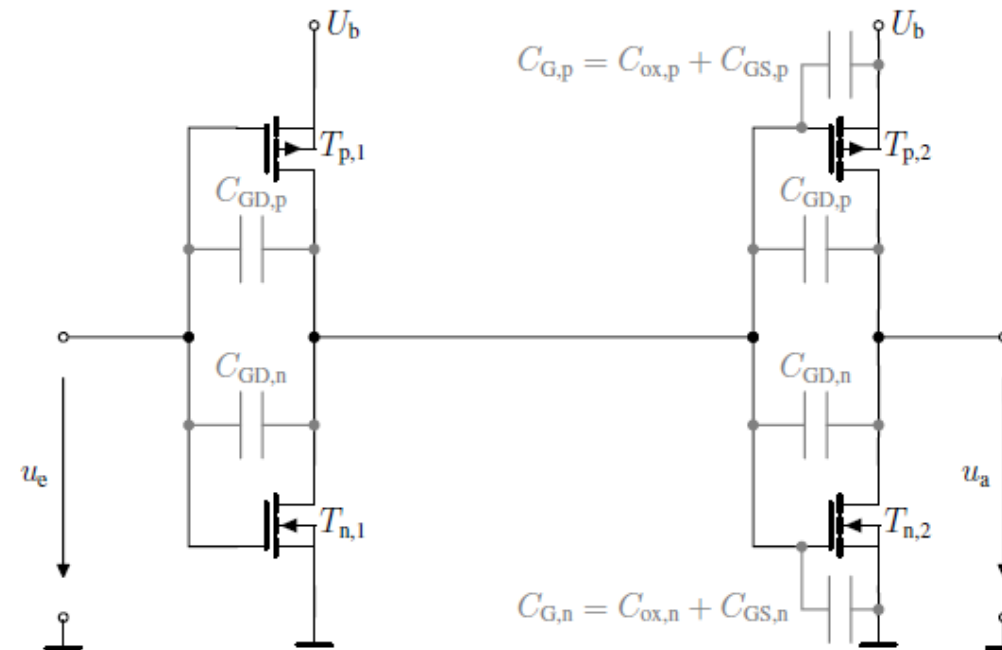
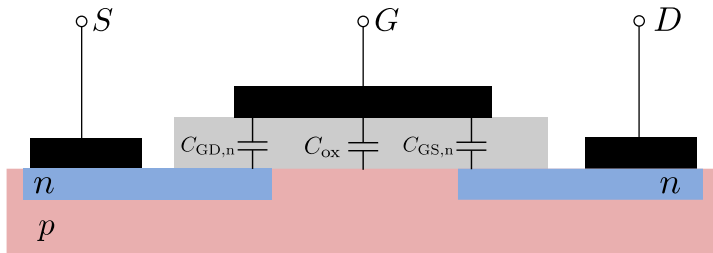
# Aufgabe 1 (Teil 2)

Fortsetzung b) Zeichnen Sie alle parasitäre Kapazitäten in die Abbildung ein, die während der Umschaltvorgänge auf- bzw. entladen werden müssen.



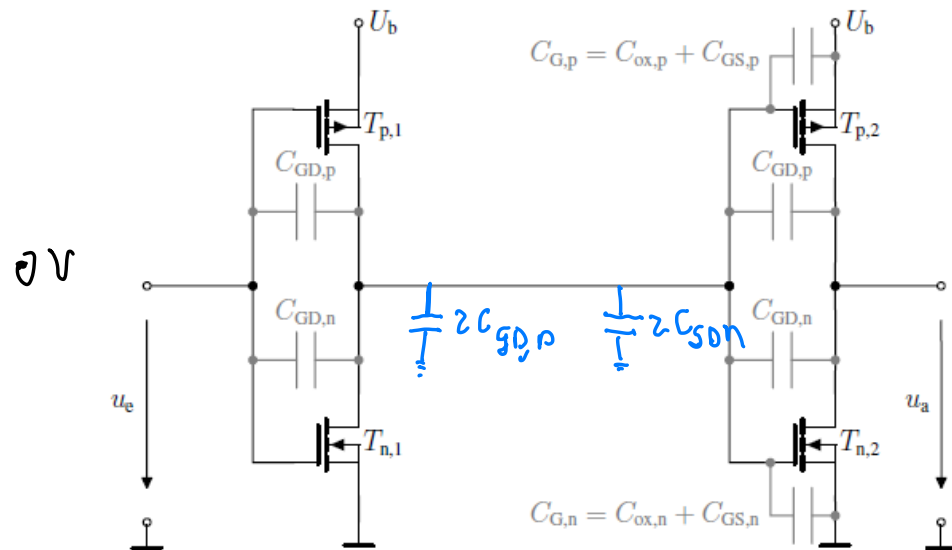
# Aufgabe 1 (Teil 2)

Fortsetzung b) Zeichnen Sie alle parasitäre Kapazitäten in die Abbildung ein, die während der Umschaltvorgänge auf- bzw. entladen werden müssen.



# Aufgabe 1 (Teil 2)

c) Benutzen Sie das Miller-Theorem, um die Kapazitäten umzuwandeln, die sich zwischen Eingang und Ausgang der ersten Stufe befinden.



$$C_{GD,eq} = C_{GD,n} \left( 1 - \frac{1}{A_v} \right)$$

$$A_v = -1$$

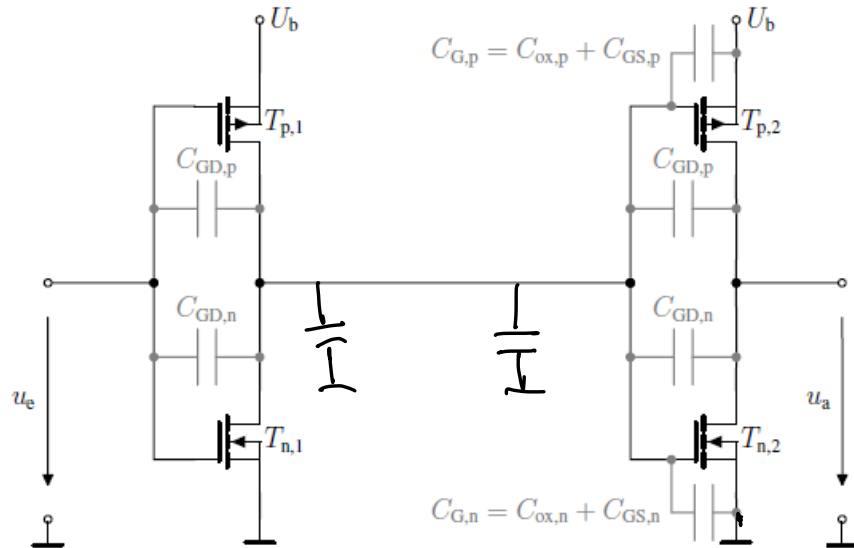
$$= C_{GD,n} \left( 1 - \frac{1}{-1} \right)$$

$$= 2 C_{GD,n}$$

# Aufgabe 1 (Teil 2)

d) Mit welcher gesamten äquivalenten Lastkapazität  $C_L$  wird die erste Stufe belastet?

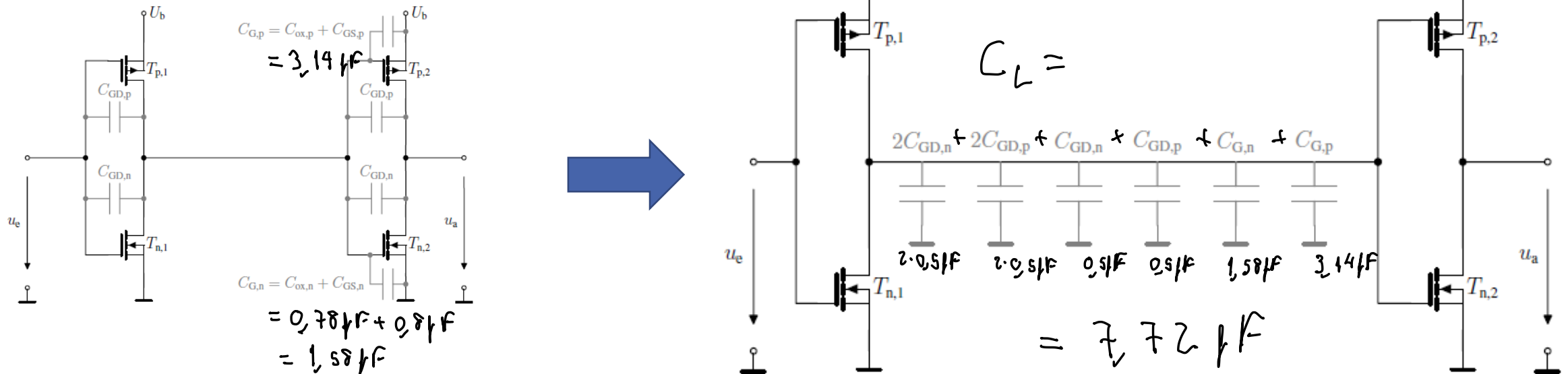
Hinweis: Gehen Sie davon aus, dass die zweite Stufe noch nicht umgeschaltet hat.



# Aufgabe 1 (Teil 2)

d) Mit welcher gesamten äquivalenten Lastkapazität  $C_L$  wird die erste Stufe belastet?

*Hinweis:* Gehen Sie davon aus, dass die zweite Stufe noch nicht umgeschaltet hat.



# Aufgabe 1 (Teil 2)

e) Bestimmen Sie die Verzögerungszeiten  $t_{pdLH}$  und  $t_{pdHL}$  sowie die Verlustleistung  $P_{dyn}$  der ersten Stufe bei einer Schaltfrequenz von  $f_c = 400$  MHz

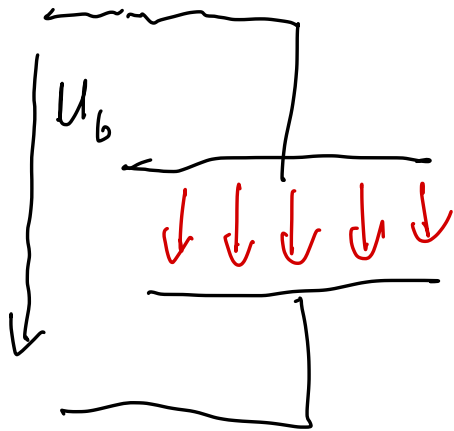
$$t_{pdLH} = -\ln\left(\frac{1}{2}\right) r_{DS,p} \cdot C_L$$
$$t_{pdHL} = -\ln\left(\frac{1}{2}\right) r_{DS,n} \cdot C_L$$

$$r_{DS,p} = r_{DS,n} = \frac{1}{\beta (U_b - U_{th})} = 3,79 \text{ k}\Omega$$

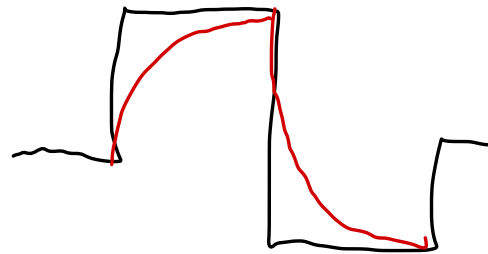
$$t_{pdHL} = t_{pdLH} = 0,69 \cdot 3,79 \text{ k}\Omega \cdot 7,72 \text{ pF} = 20,3 \text{ ps}$$

# Aufgabe 1 (Teil 2)

e) Bestimmen Sie die Verzögerungszeiten  $t_{pdLH}$  und  $t_{pdHL}$  sowie die Verlustleistung  $P_{dyn}$  der ersten Stufe bei einer Schaltfrequenz von  $f_c = 400 \text{ MHz}$



$$E_C = \frac{1}{2} C_L \cdot U_b^2$$

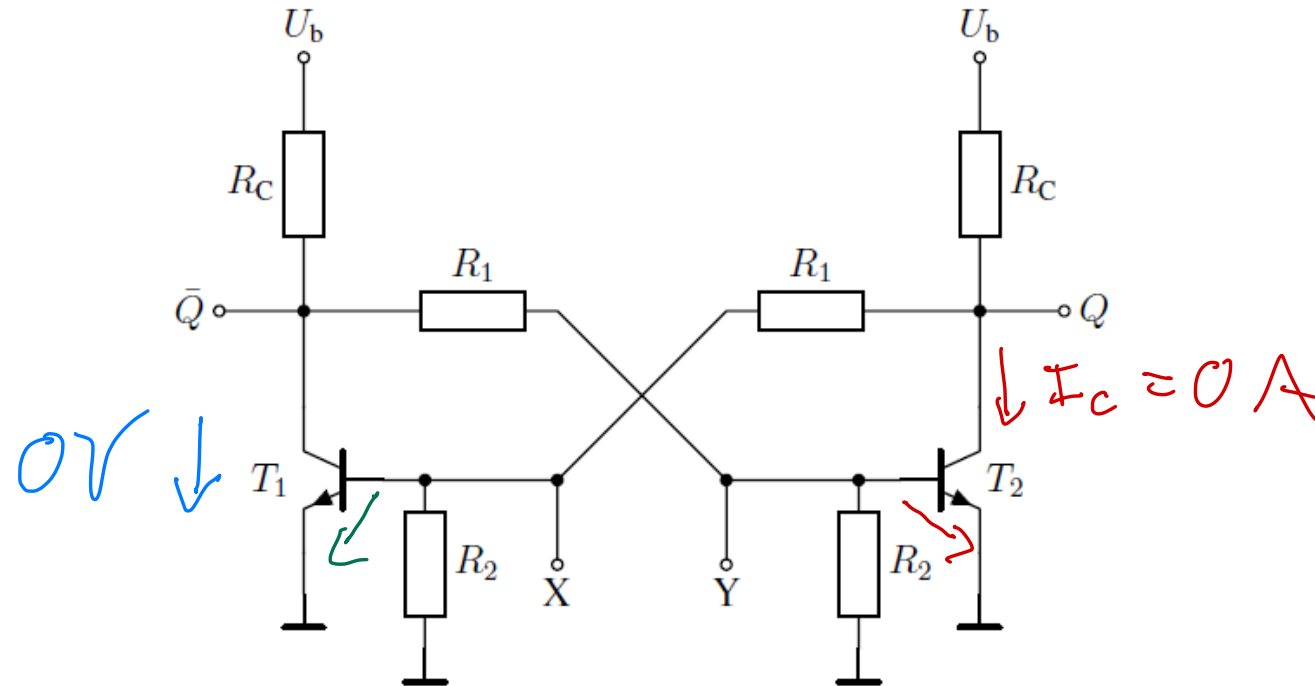


$$P_{dyn} = \frac{E_C \cdot 2}{T_c}$$

$$= \cancel{2} f_c \cdot \frac{1}{\cancel{2}} C_L U_b^2 = f_c C_L U_b^2$$

1,54 W

# Aufgabe 2

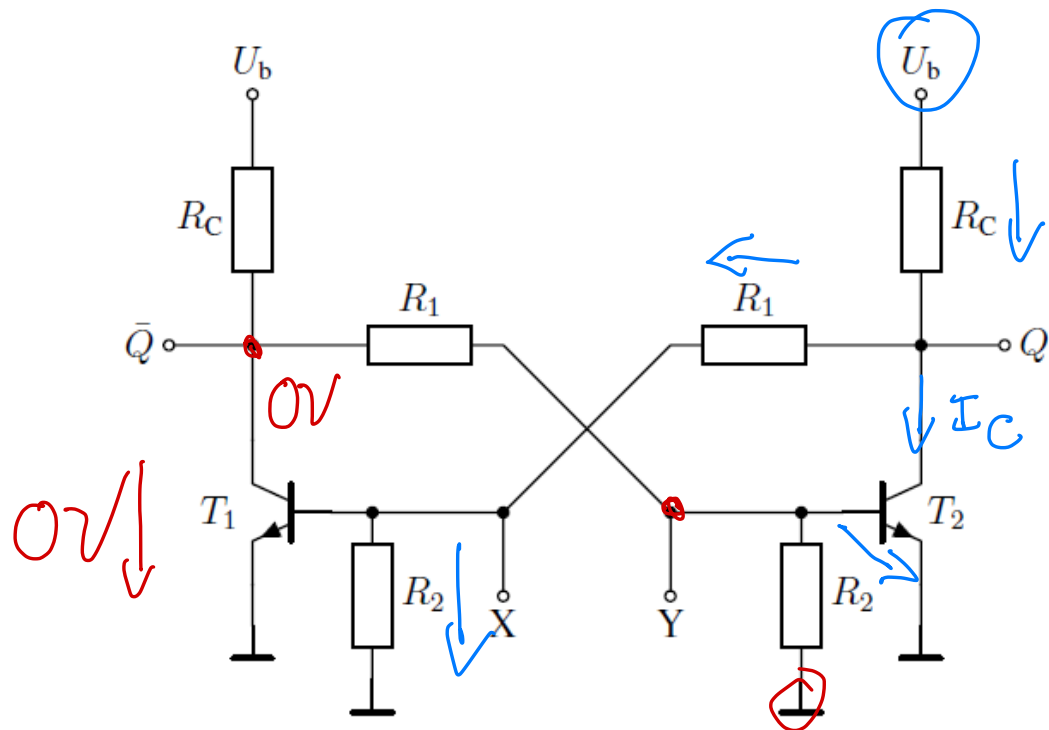


- Wenn der Transistor in Sättigung betrieben wird, leitet er niederohmig zwischen Emitter und Kollektor ( $U_{CE} = 0 \text{ V}$ ).
- Der Transistor leitet wenn  $u_{BE} = 0,8 \text{ V}$ . Für Basis-Emitter-Spannungen unter  $0,7 \text{ V}$ , fließt kein Strom zwischen Kollektor und Emitter.
- Der Basisstrom ist immer vernachlässigbar klein.

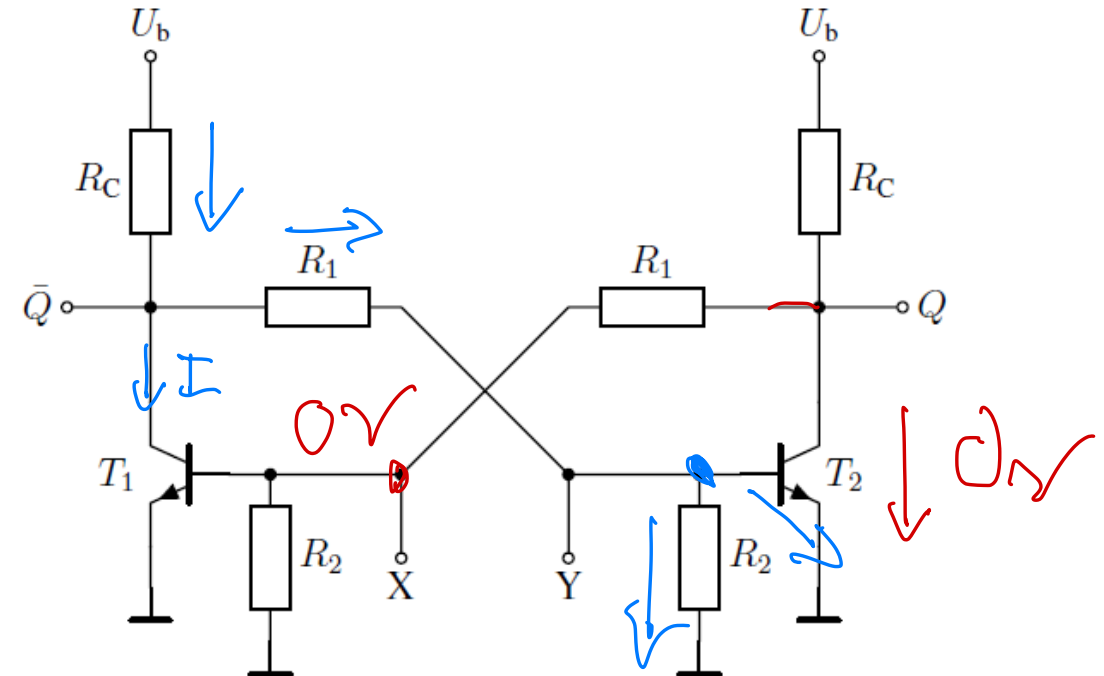


# Aufgabe 2

**$T_1$  leitet**



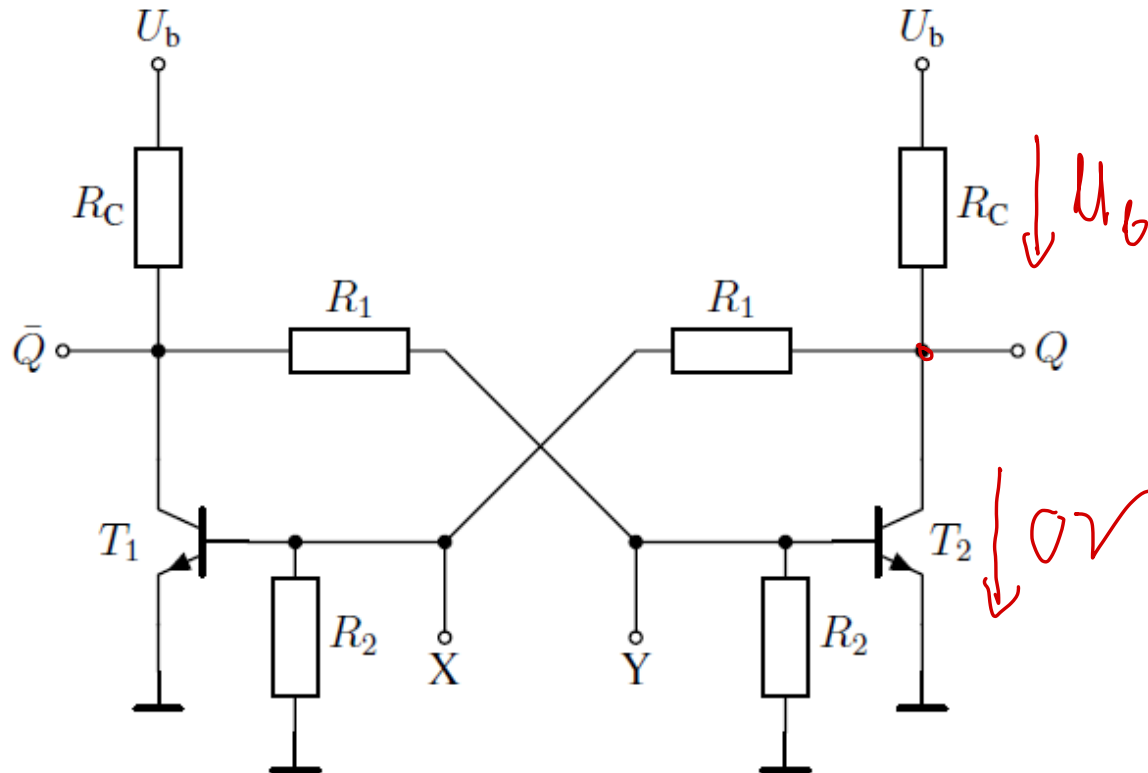
**$T_1$  sperrt**



■  $I_{C,low} = 0,5 \text{ mA}$

■  $U_b = 2 \text{ V}$

a) Gesucht:  $R_C$ ,  $R_1$ ,  $R_2$



$$R_C = \frac{U_b}{I_C}$$

$$= \frac{2 \text{ V}}{0,5 \text{ mA}}$$

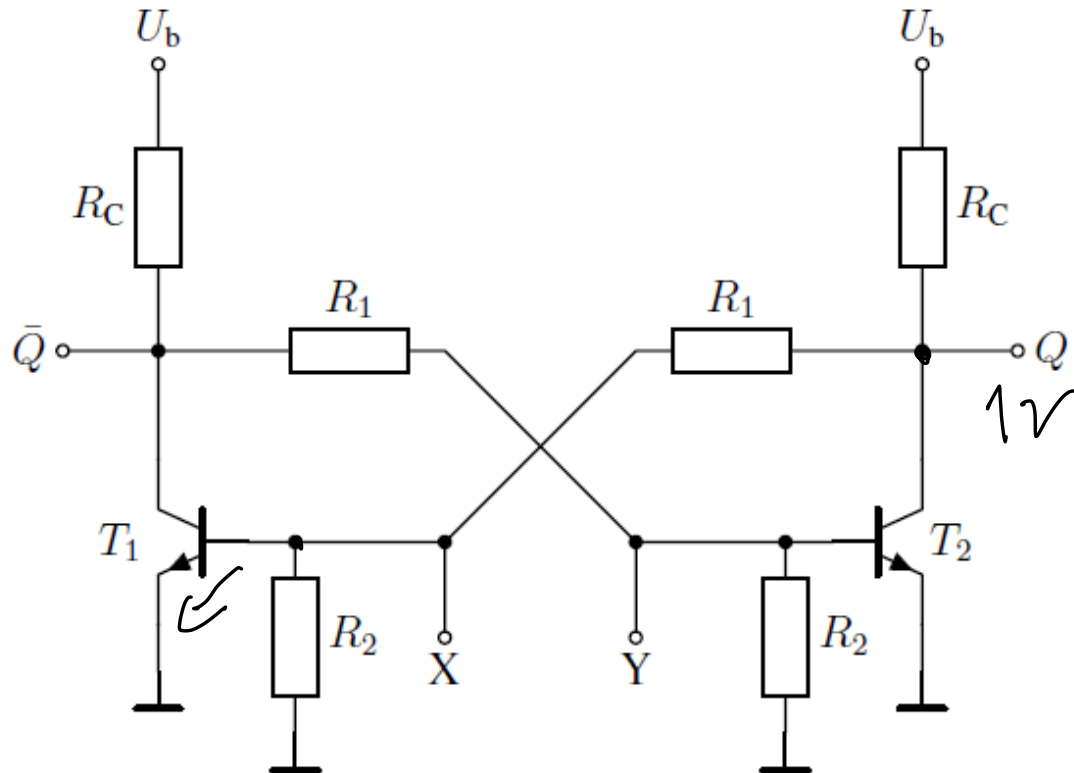
$$= 4 \text{ k}\Omega$$

■  $I_{C,low} = 0,5 \text{ mA}$

■  $U_b = 2 \text{ V}$

$R_C = 4 \text{ k}\Omega$

a) Gesucht:  $R_C$ ,  $R_1$ ,  $R_2$



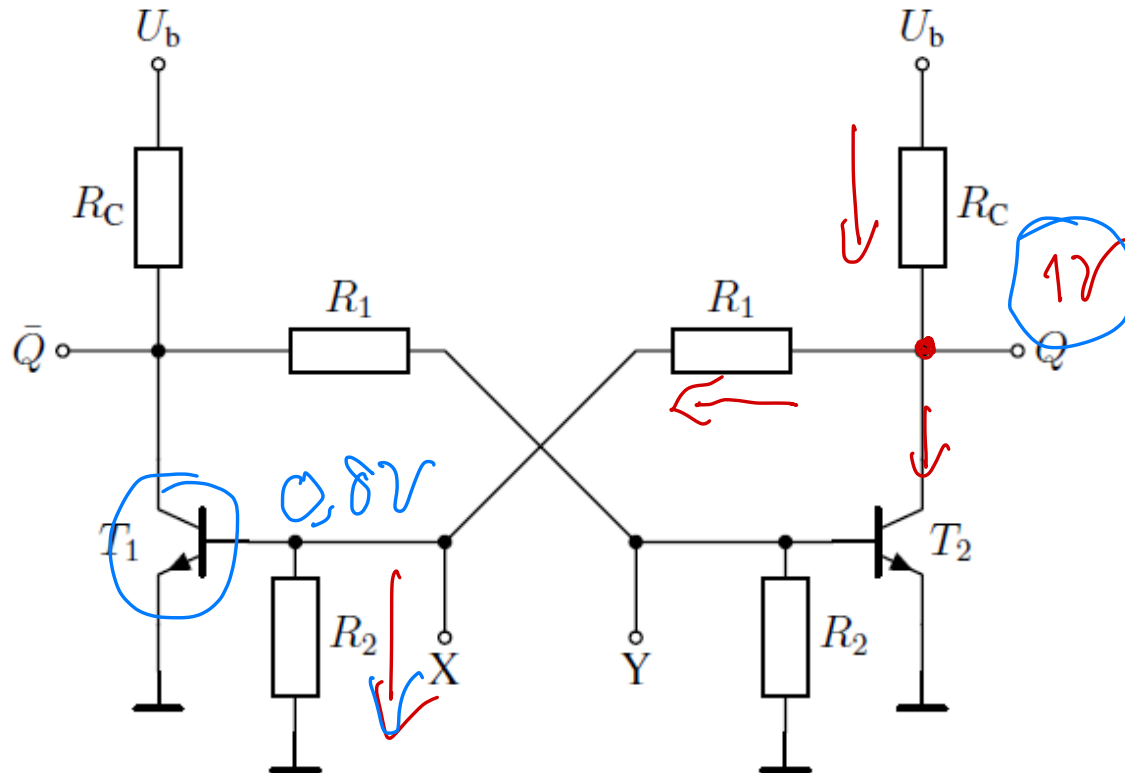
■  $I_{C,low} = 0,5 \text{ mA}$

$R_C = 4 \text{ k}\Omega$

■  $U_b = 2 \text{ V}$

$U_H = 1 \text{ V}$

a) Gesucht:  $R_C, R_1, R_2$



$$0,8 \text{ V} = 1 \text{ V} \cdot \frac{R_2}{R_1 + R_2}$$

$$4 \text{ k}\Omega \cdot \frac{0,8 \text{ V}}{1 \text{ V}} = R_2$$

$$R_2 = 3,2 \text{ k}\Omega$$

$$R_1 = 0,8 \text{ k}\Omega$$

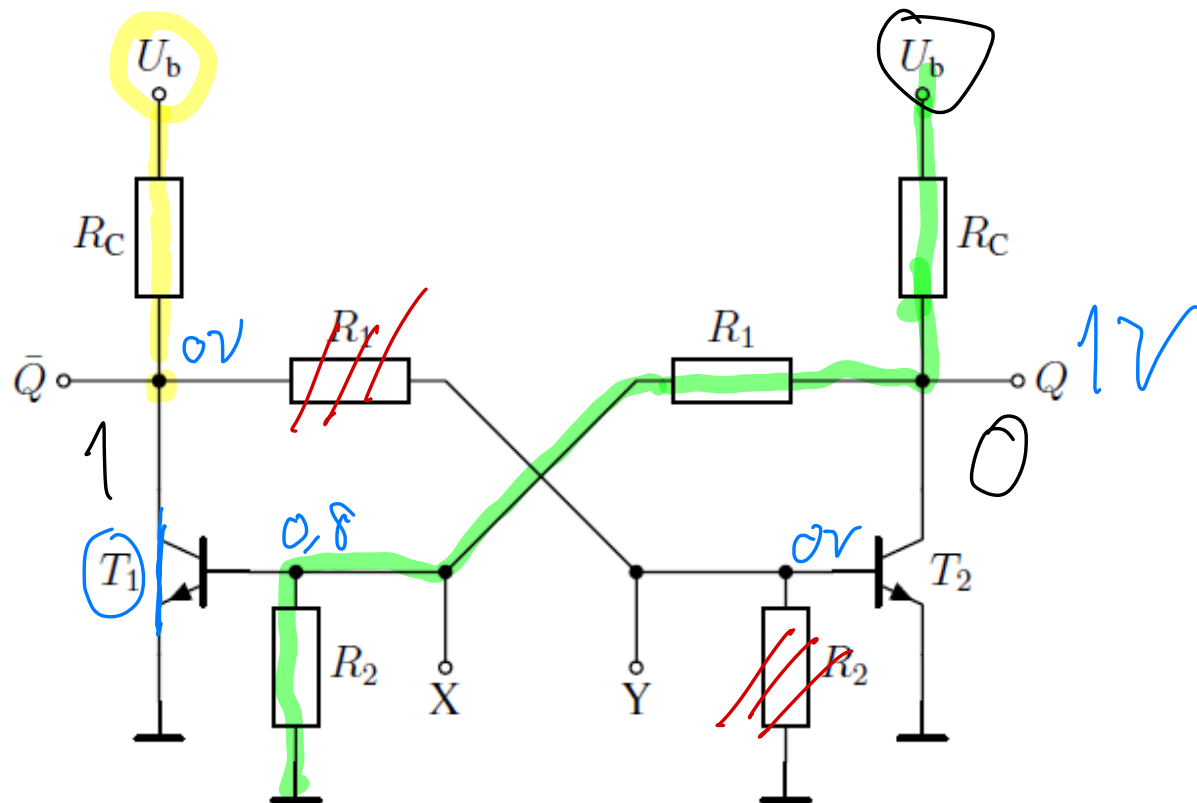
■  $I_{C,low} = 0,5 \text{ mA}$

■  $U_b = 2 \text{ V}$

$R_C = 4 \text{ k}\Omega$

$R_1 = 0,8 \text{ k}\Omega$

$R_2 = 3,2 \text{ k}\Omega$

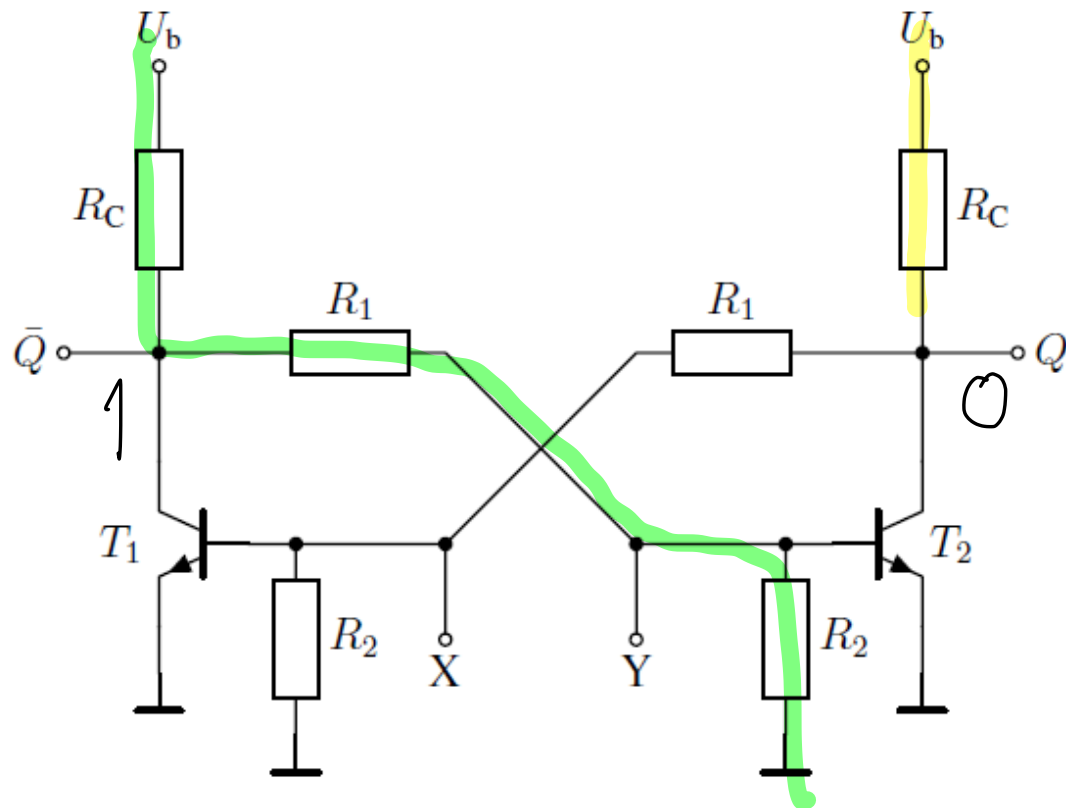


$P_1 = \frac{U_b^2}{R_C} = 1 \text{ mW}$

$P_2 = \frac{U_b^2}{R_C + R_1 + R_2} = 0,5 \text{ mW}$

$P_{ges} = P_1 + P_2 = 1,5 \text{ mW}$

- $I_{C,low} = 0,5 \text{ mA}$
  - $U_b = 2 \text{ V}$
- $$R_C = 4 \text{ k}\Omega$$
- $$R_1 = 0,8 \text{ k}\Omega$$
- $$R_2 = 3,2 \text{ k}\Omega$$



■  $I_{C,low} = 0,5 \text{ mA}$

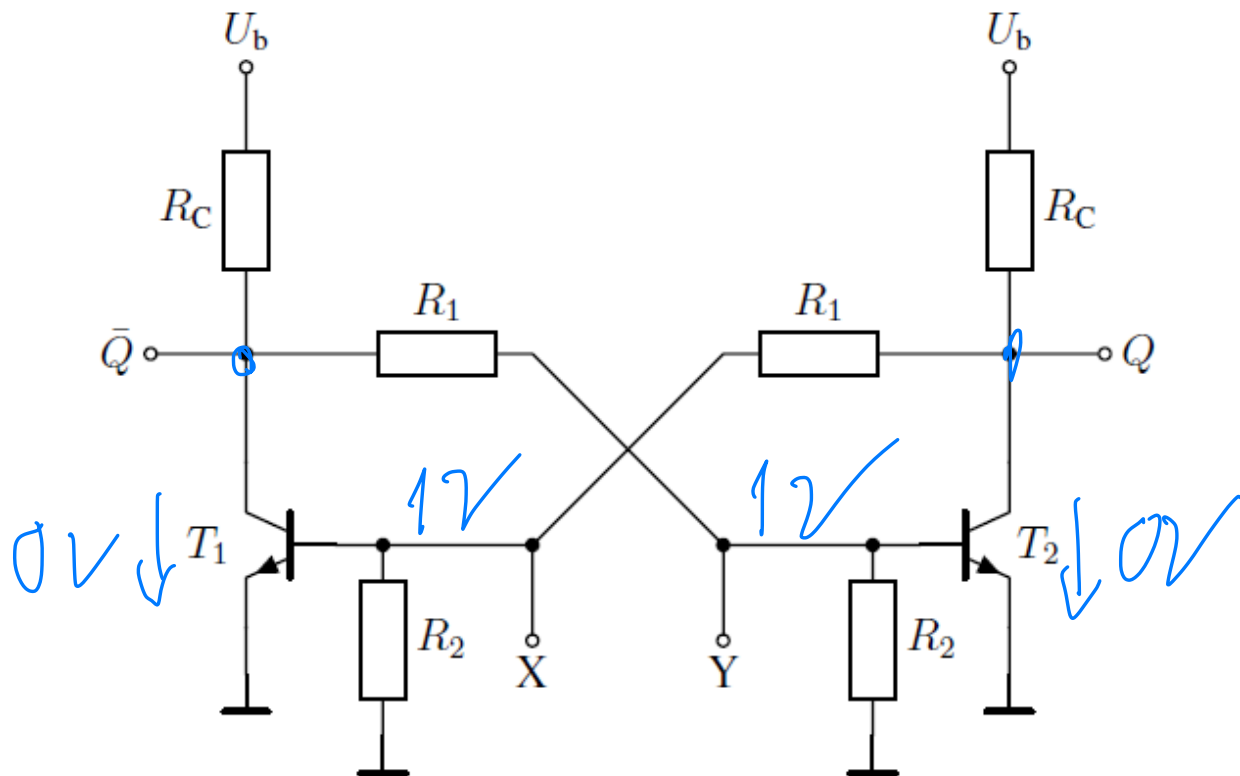
■  $U_b = 2 \text{ V}$

$R_C = 4 \text{ k}\Omega$

$R_1 = 0,8 \text{ k}\Omega$

$R_2 = 3,2 \text{ k}\Omega$

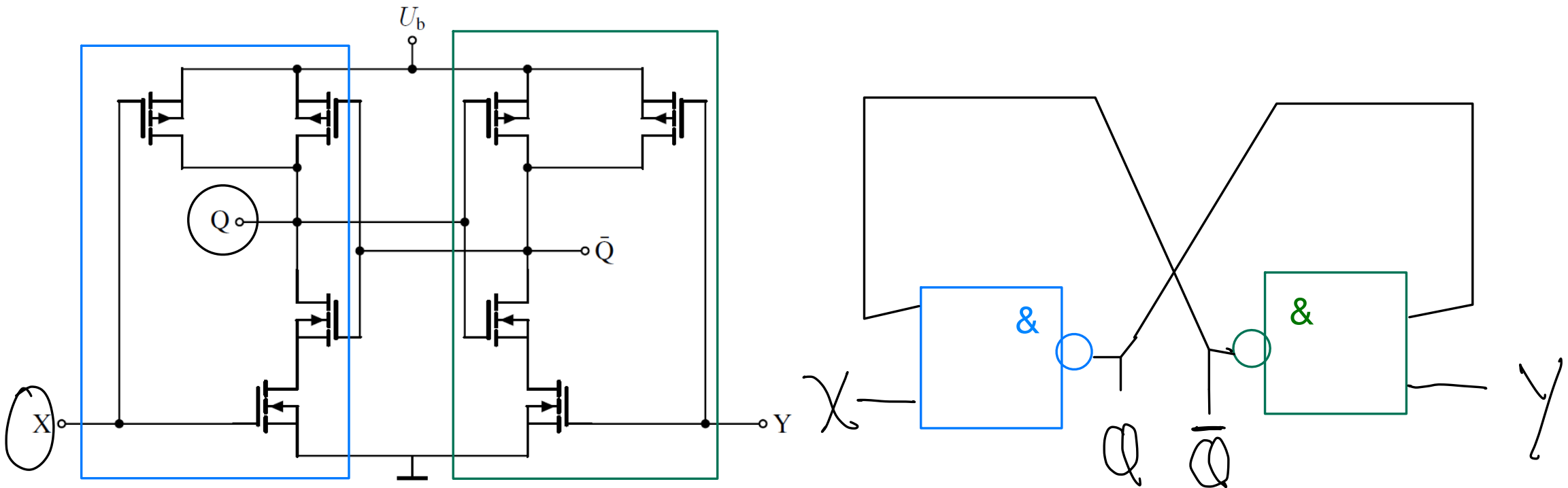
0  $\rightarrow$  0V  
1  $\rightarrow$  1V



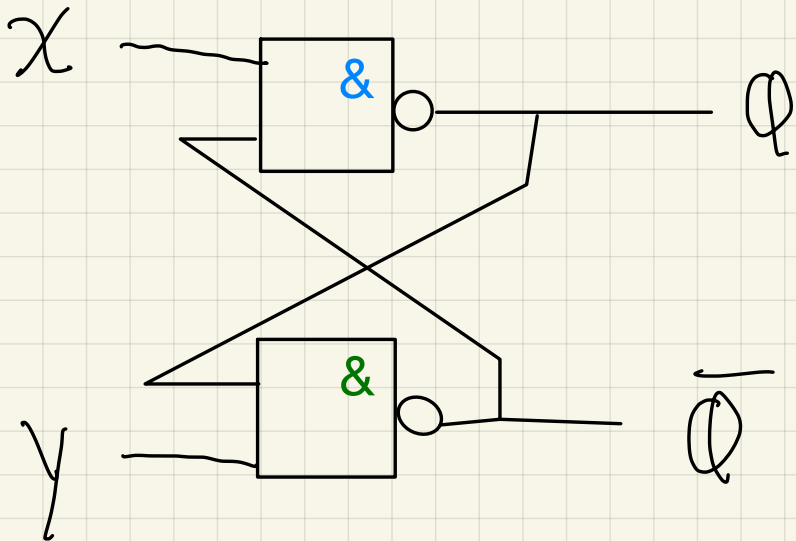
| X | Y | $Q$          | $\bar{Q}$    |
|---|---|--------------|--------------|
| 0 | 0 | 1            | 1            |
| 0 | 1 | 0            | 1            |
| 1 | 0 | 1            | 0            |
| 1 | 1 | <del>0</del> | <del>0</del> |

# Aufgabe 3

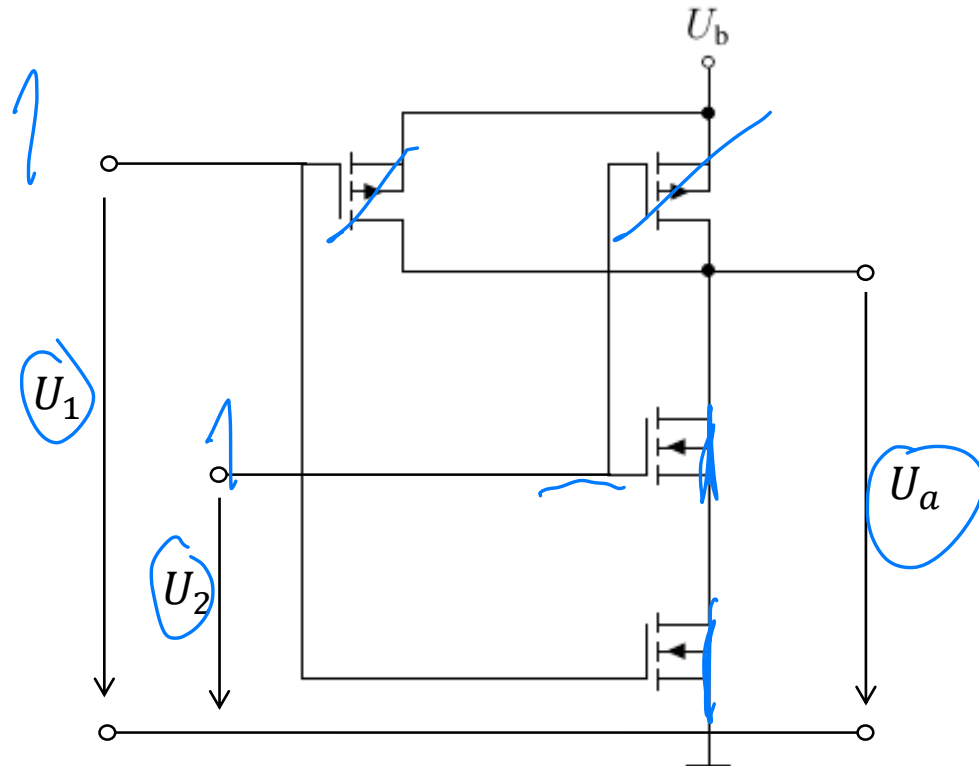
a) Zeichnen Sie das Ersatzschaltbild des Flip-Flops mit Gattern.



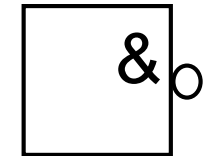




# Aufgabe 3

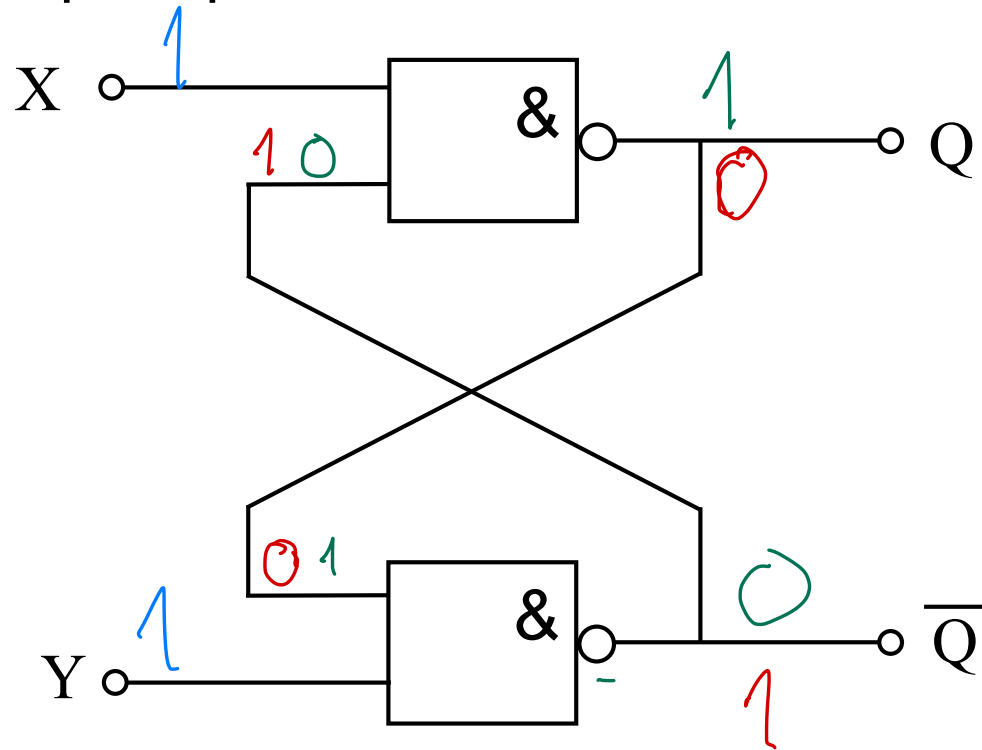


| $U_1$ | $U_2$ | $U_a$ |
|-------|-------|-------|
| 0     | 0     | 1     |
| 0     | 1     | 1     |
| 1     | 0     | 1     |
| 1     | 1     | 0     |



# Aufgabe 3

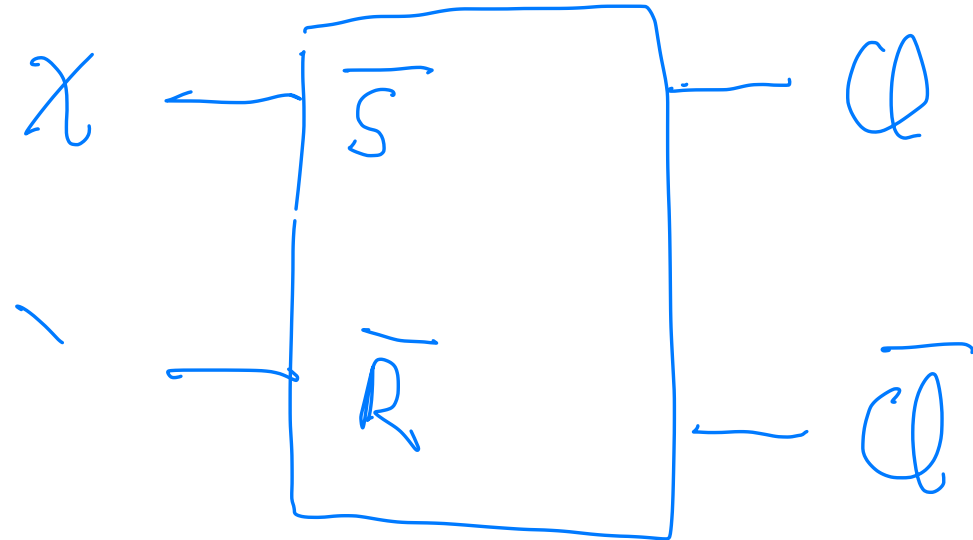
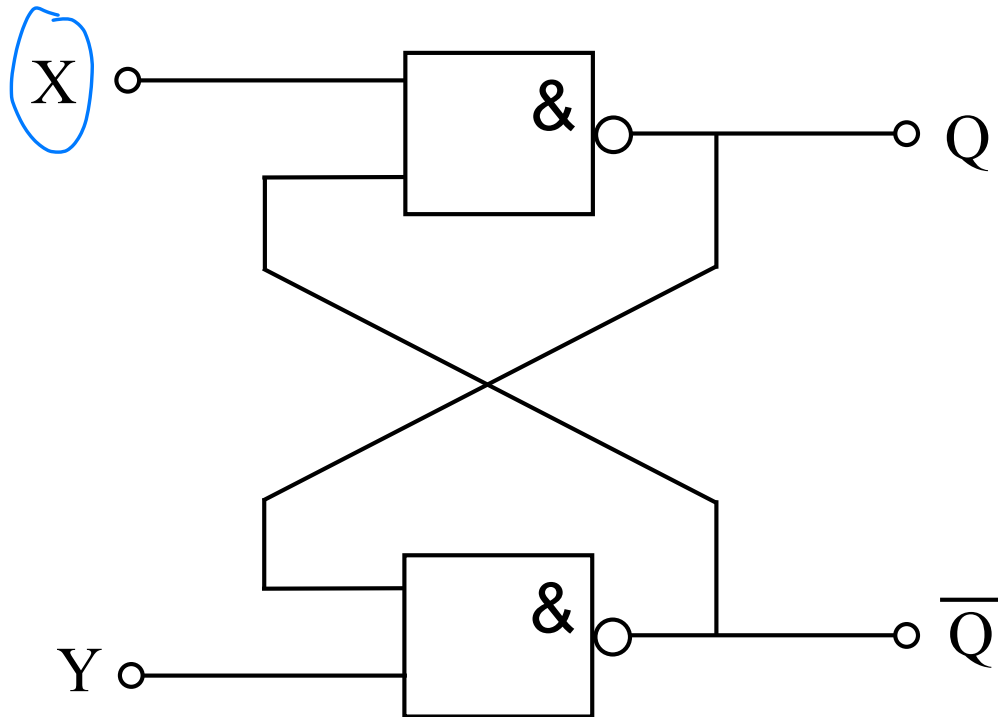
b) Geben Sie die Wahrheitstabelle des Flip-Flops an. Um welche bekannte Art von Flip-Flop handelt es sich?



| X | Y | Q               | $\bar{Q}$      |
|---|---|-----------------|----------------|
| S | R |                 |                |
| 0 | 0 | 1               | 1              |
| 0 | 1 | 1               | 0              |
| 1 | 0 | 0               | 1              |
| 1 | 1 | Q <sub>-1</sub> | $\bar{Q}_{-1}$ |

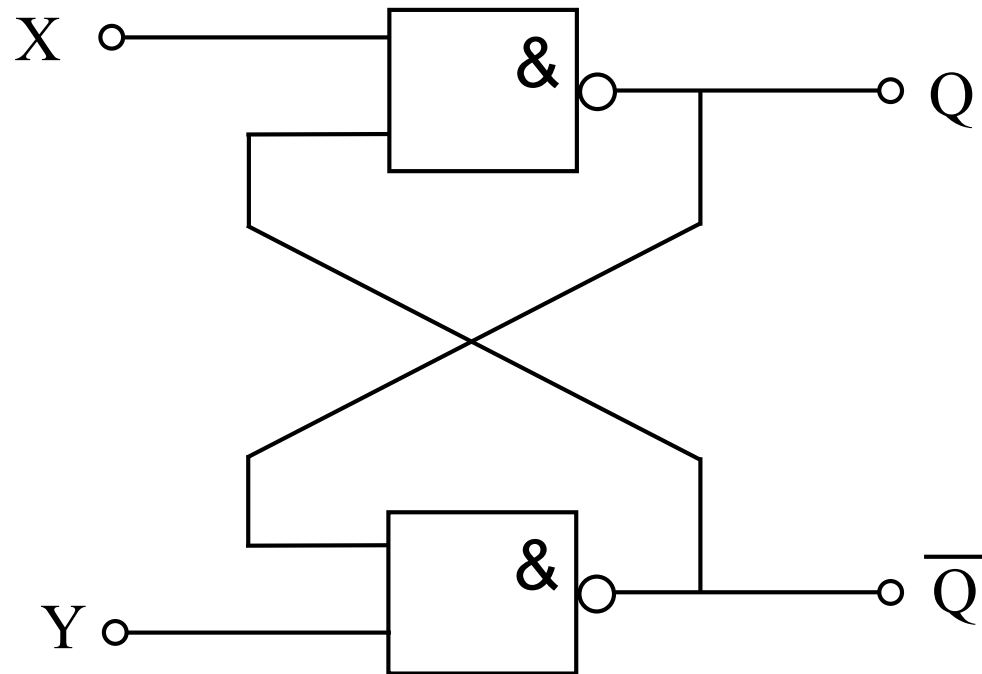
# Aufgabe 3

b) Geben Sie die Wahrheitstabelle des Flip-Flops an. Um welche bekannte Art von Flip-Flop handelt es sich?



# Aufgabe 3

b) Geben Sie die Wahrheitstabelle des Flip-Flops an. Um welche bekannte Art von Flip-Flop handelt es sich?



# Aufgabe 3

