

Aufgaben zum Tutorium 6

"Elektronische Schaltungen"

SS 2016

Aufgabe 28:

Gegeben ist eine Schaltung nach Bild 28.1

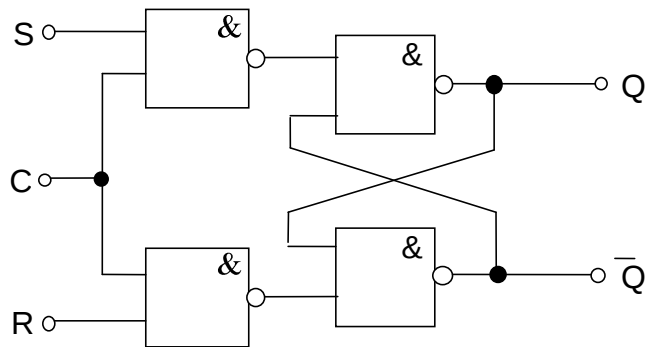


Bild 28.1

28.1 Skizzieren Sie das genormte Schaltsymbol für die Schaltung!

28.2 Vervollständigen Sie die Wahrheitstabelle für die Schaltung!

C	S	R	Q	$\bar{Q}$
0				
1	0	0		
1	0	1		
1	1	0		
1	1	1		

28.3 An die Eingänge der Schaltung werden Signale nach Bild 28.2 angelegt. Tragen Sie den Signalverlauf an den Ausgängen in das Diagramm ein!

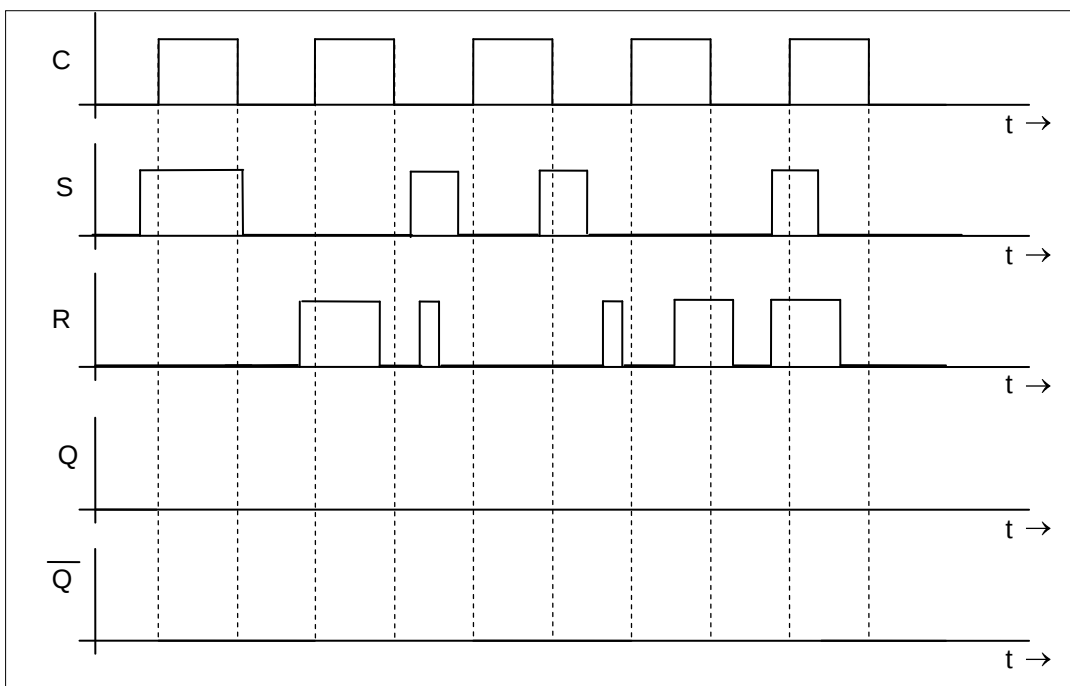
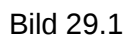


Bild 28.2

Gegeben ist ein Flip-Flop nach Bild 29.1



29.2 Beschreiben Sie die Funktion des Flip-Flops anhand einer Wahrheitstabelle !

Timing diagram for a 4-bit shift register. The diagram shows six signals over time: C (clock), S (serial input), R (reset), D (data input), Q (current output), and Q-bar (complement of Q). C is a periodic square wave. S is high for most of the time, except for two short pulses low. R is high initially, then drops to low for a short duration. D is high for two clock cycles. Q starts high, drops to low at the first clock edge, and then follows the D input. Q-bar is the complement of Q.

Bild 29.2

Aufgabe 30:

Die Bilder 30a bis 30d zeigen vier JK-Flip-Flops, die aus bekannten Grundelementen zusammengesetzt sind.

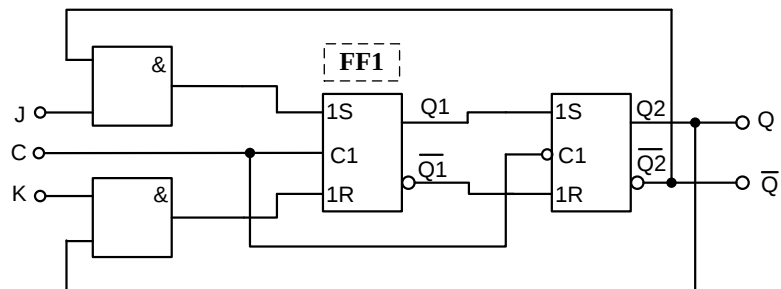


Bild 30a

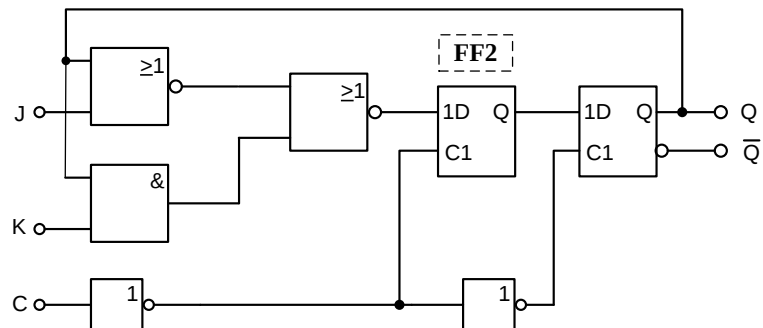


Bild 30b

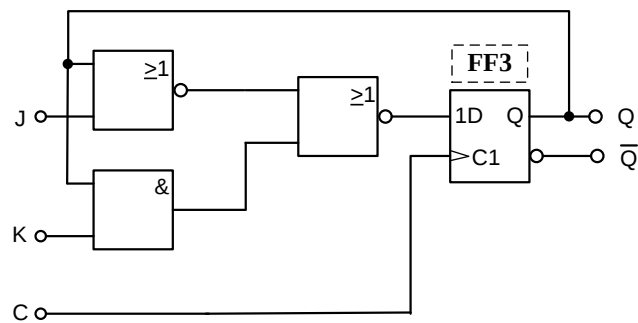


Bild 30c

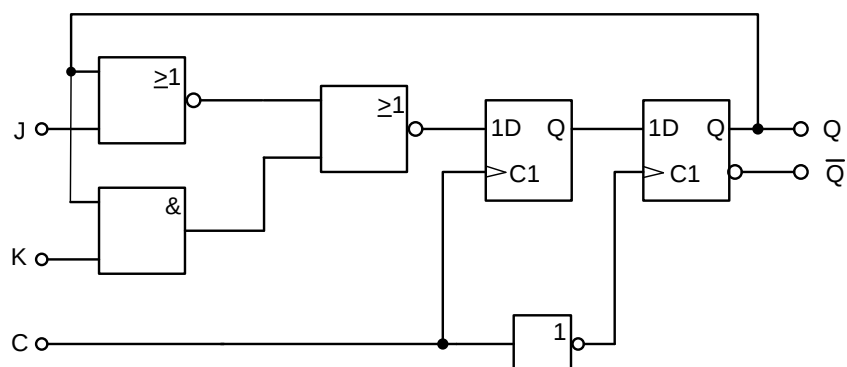


Bild 30d

- 30.1 Erstellen Sie die Wahrheitstabellen für die Flip-Flops **FF1** (in Bild 30a) , **FF2** (in Bild 30b) und **FF3** (in Bild 30c) !
- 30.2 Zeichnen Sie die logischen Symbole der vier JK-Flip-Flops! Achten Sie dabei auf folgende Details: Taktzustands- oder Taktflankengesteuert !
- 30.3 In Bild 30.2 ist ein zeitlicher Verlauf von Eingangssignalen (C, J und K) vorgegeben. Ergänzen Sie für die vier Flip-Flops Bild 30a bis 30d die zugehörigen Ausgangssignale am jeweiligen Q Ausgang der Flipflops !

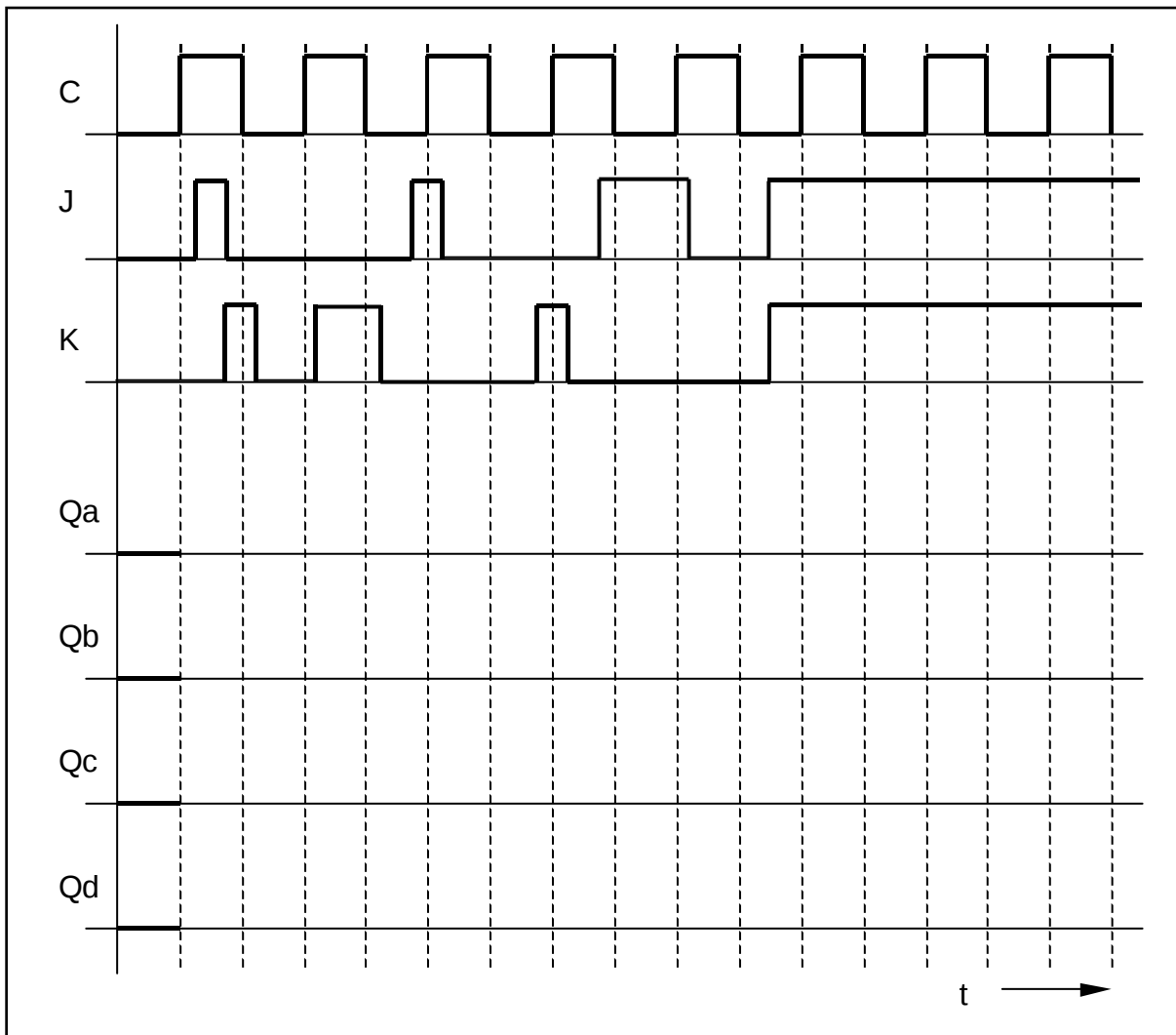


Bild 30.2

Aufgabe 31:

In Bild 31.1 ist die schaltungstechnische Auslegung eines logischen Gatters in CMOS dargestellt.

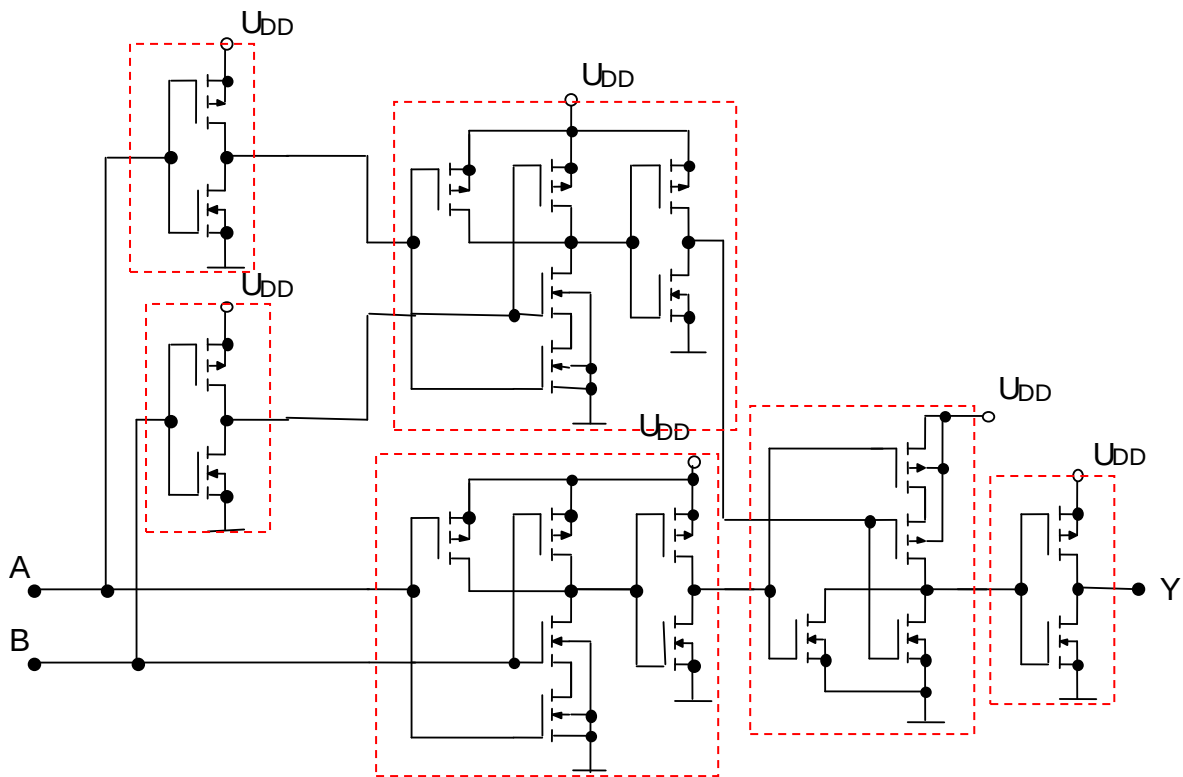


Bild 31.1

31.1 Zeichnen Sie das Ersatzschaltbild der Schaltung aus den 6 markierten logischen Gattern mit den genormten Symbolen nach DIN 40900!

31.2 Ergänzen Sie die Wahrheitstabelle für die Schaltung nach Bild 30.1!

A	B	Y
0	0	
1	0	
0	1	
1	1	

31.3 Um welche logische Funktion handelt es sich?

31.4 Geben Sie das genormte Symbol nach DIN 40900 für diese Funktion an!

Aufgabe 32

Entwurf eines Lauflichtes.

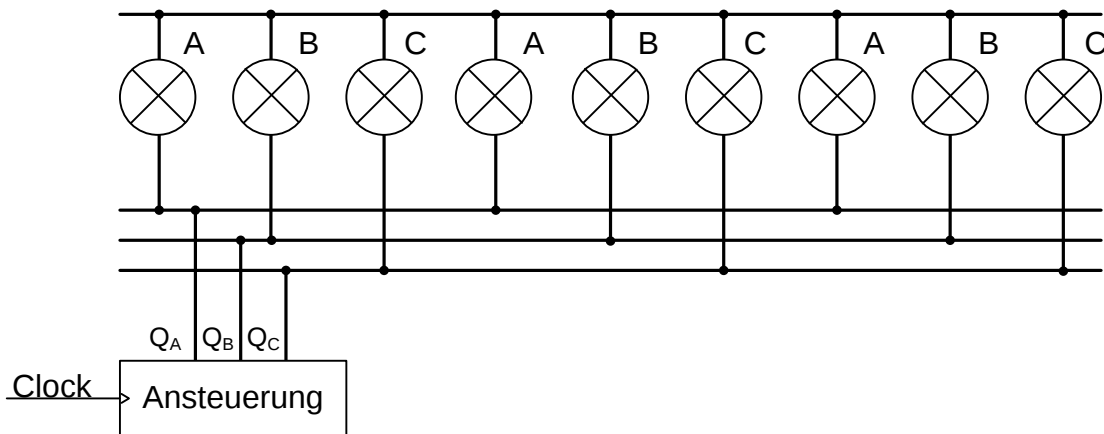


Bild 32.1

Gegeben sind drei Schaltkreise (A, B, C) mit jeweils drei LEDs. Alle LEDs in einem Schaltkreis sind parallel geschaltet. Wir nehmen an, dass die Versorgung der Schaltung über einen Treiber-
ausgang erfolgt, der ausreichend Strom und Spannung liefert, so dass die LEDs geschaltet werden können. Die Lauflichtansteuerung ist so geschaltet, dass wenn die Ausgänge Q_A , Q_B und Q_C auf Level 'high' liegen, die jeweiligen LEDkreise A, B, bzw. C angeschaltet werden. Die LEDs sollen nun als Lauflichtgeschaltet werden.

- 32.1 Entwickeln Sie eine getaktete Schieberegisterschaltung bestehend aus D-Flipflops und weiteren Logikelementen, die folgende Aufgabe erfüllt (Verwenden Sie möglichst wenig Komponenten):
- Die LEDs sollen zu Beginn alle ausgeschaltet sein (Startbelegung aller Ausgänge der FF ist 'low').
 - Das Lauflicht soll nacheinander einmal die drei Zustände A, B, C auf Pegel 'high' setzen und abschließend komplett verlöschen.
 - Dieser Zyklus soll sich automatisch wiederholen, so lange die Schaltung getaktet ist.
- 32.2 Erstellen Sie eine Wahrheitstabelle mit allen Zuständen.

Lösungen zum Tutorium 6 in Elektronische Schaltungen

Name:.....Vorname:.....Matr.Nr.:.....

Gruppe:.....

Lösung Aufgabe 28

Lösung Aufgabe 32