

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren & Rechnerorganisation

und

Technische Informatik I/II

am 23. Juli 2015, 14:00 – 16:00 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur die Endergebnisse ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen bitte so kurz wie möglich. (Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz steht übrigens in keinem Zusammenhang mit dem Umfang einer korrekten Lösung!)
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Schaltfunktionen* (10 Punkte)

Eine unvollständig definierte Schaltfunktion $y = f_1(d, c, b, a)$ ist gegeben durch die folgenden Gleichungen:

$$y = \text{MINt}(3, 4, 5, 6, 10, 12, 13, 14)$$

$$y = \text{MAXt}(0, 1, 2, 7, 8, 9)$$

1. Tragen Sie die Schaltfunktion f_1 in das KV-Diagramm im Lösungsblatt ein. Zeichnen Sie alle Prim-Nullblöcke klar und eindeutig ein. Geben Sie die zugehörigen Primimplikate an. Unterstreichen Sie alle Kernprimimplikate. 4 P.
2. Geben Sie eine konjunktive Minimalform (KMF) von f_1 an. 1 P.

Für die durch das KV-Diagramm in Abbildung 1 dargestellte Schaltfunktion f_2 soll mit Hilfe des Nelson-Verfahrens die Menge aller Primimplikanten gefunden werden.

	— a —			
	1	0	0	1
b	-	0	1	-
	— c —			

Abbildung 1: KV-Diagramm der Schaltfunktion f_2

3. Geben Sie einen Ausdruck für f_2 an, welcher als Ausgangspunkt zur Gewinnung aller Primimplikanten geeignet ist. 1 P.
4. Wandeln Sie die im Aufgabenteil 3 ermittelten Ausdruck durch Anwendung des Distributivgesetzes und weiterer Regeln in eine disjunktive Form um. Vereinfachen Sie die Terme soweit wie möglich. Gibt es Terme, die nur Freistellen überdecken? 3 P.
5. Welche Vorteile hat das Consensus-Verfahren gegenüber dem Quine-McCluskey-Verfahren? 1 P.

Aufgabe 2 Zeitverhalten von Schaltnetzen (9 Punkte)

Eine Schaltfunktion $y = f(d, c, b, a)$ sei durch das Schaltnetz in Abbildung 2 realisiert.

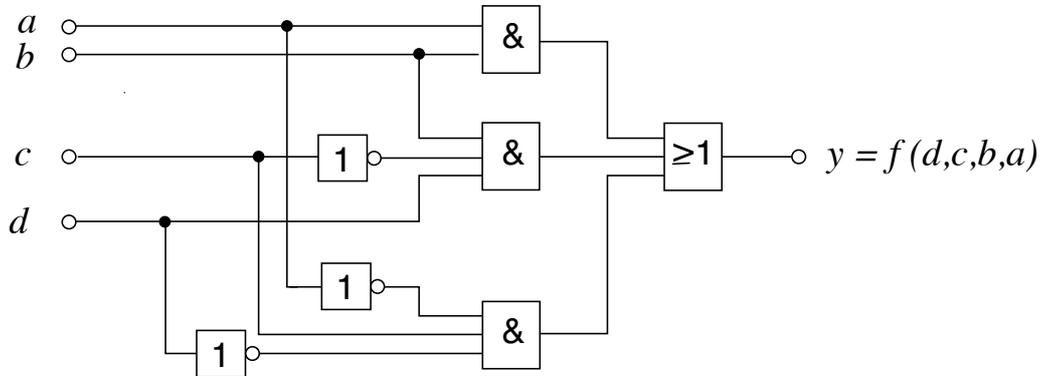


Abbildung 2: Schaltnetz der Schaltfunktion $y = f(d, c, b, a)$

1. Geben Sie das endgültige Totzeitmodell des Schaltnetzes an, indem Sie jedem Gatter seinen Verzögerungswert zuweisen und alle Totzeiten zum Eingang des Schaltnetzes verschieben. Geben Sie die Werte der Pfadverzögerungen an. Die verwendeten Gatter NOT, OR und AND besitzen die Totzeiten τ_{NOT} , τ_{OR} und τ_{AND} . 2 P.
2. Übertragen Sie die Schaltfunktion $y = f(d, c, b, a)$ in das im Lösungsblatt vorbereitete KV-Diagramm und kennzeichnen Sie die Einsblöcke, die bei der Realisierung durch das Schaltnetz in Abbildung 2 verwendet wurden. 1 P.

Im Folgenden sollen bestimmte Übergänge der Eingangsvariablen hasardfrei gemacht werden. Die Variablenreihenfolge ist (d, c, b, a) .

3. Der Übergang $(1, 1, 0, 1) \rightarrow (0, 0, 1, 1)$ weist einen dynamischen Strukturhasard auf. Geben Sie eine Maßnahme zur Behebung dieses Hasards an. Begründen Sie Ihre Antwort. 2 P.
4. Der Übergang $(0, 1, 1, 1) \rightarrow (0, 1, 1, 0)$ weist einen statischen Strukturhasard auf. Geben Sie eine Maßnahme zur Behebung dieses Hasards an. Begründen Sie Ihre Antwort. 2 P.
5. Der Übergang $(0, 0, 1, 0) \rightarrow (1, 0, 0, 0)$ weist einen statischen Funktionshasard auf. Geben Sie eine Maßnahme zur Behebung dieses Hasardfehlers an. Begründen Sie Ihre Antwort. 2 P.

Aufgabe 3 *Boolesche Algebra* (6 Punkte)

1. Beweisen Sie durch schaltalgebraische Umformungen die Gültigkeit des Assoziativgesetzes für den zweistelligen Äquivalenzoperator: 3 P.

$$(a \leftrightarrow b) \leftrightarrow c = a \leftrightarrow (b \leftrightarrow c)$$

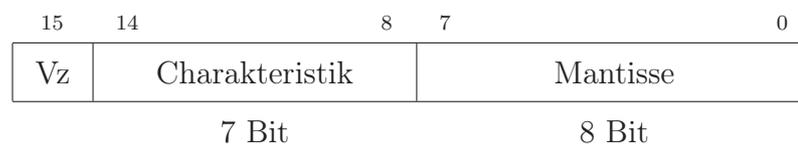
2. Zeigen Sie mit Hilfe der Regeln der booleschen Algebra, dass für drei boolesche Variablen a , b und c gilt: 3 P.

$$a \leftrightarrow b \leftrightarrow c = a \nleftrightarrow b \nleftrightarrow c$$

Geben Sie bei jedem Umformungsschritt an, welche Regeln Sie verwendet haben. Äquivalenz und Antivalenz sind assoziative Verknüpfungen, deswegen wurden die Klammern weggelassen.

Aufgabe 4 *Rechnerarithmetik* (11 Punkte)

1. Geben Sie die Dezimalzahl $0.\bar{8}$ (d. h. $0.888\dots$) an als Dualzahl, Hexadezimalzahl und als eine Zahl zur Basis 9. Geben Sie den Rechenweg an. 2 P.
2. Wie viele Stellen braucht man im Dualzahlensystem mindestens, damit die Zahl 31_{10} in Zweierkomplement-Form darstellbar ist? Begründen Sie Ihre Antwort. 1 P.
3. Betrachten Sie das folgende 16-Bit-Format für Gleitkommazahlen: 4 P.



Dabei sei:

- Vorzeichen: $Vz = 0$ für positive Zahlen und $Vz = 1$ für negative Zahlen
- Charakteristik: 7 Bit
- Mantisse: 8 Bit, wobei die führende *Eins* nicht explizit dargestellt wird.
- Normalisierung: Wie beim IEEE 754-Floating-Point-Standard.

Multiplizieren Sie die Gleitkommazahlen $0100\ 0100\ 0011\ 0000$ und $1011\ 1101\ 1001\ 1001$ und stellen Sie das Ergebnis im obigen Format in normalisierter Form dar. Geben Sie den Rechenweg an.

Hinweis: Bei der Addition der Charakteristiken $c_1 = e_1 + o$ und $c_2 = e_2 + o$ muss die Summe außerdem um den Offset o korrigiert werden, um die richtige Ergebnischarakteristik $c = (e_1 + e_2) + o$ zu erhalten.

4. Bei einem Multiplizierer werden die Teilprodukte p_0, p_1, p_2, p_3, p_4 und p_5 erzeugt. Für die Addition der Teilprodukte soll eine Schaltung entworfen werden, die sechs binäre Stellen addiert, um eine 3-Bit Summe $s_2 s_1 s_0$ zu berechnen (siehe Beispiel).

4 P.

Beispiel:

$$\begin{array}{r}
 p_0 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 1 \\
 p_1 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 0 \\
 p_2 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 1 \\
 p_3 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 0 \\
 p_4 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 0 \\
 + p_5 \qquad \qquad 0 \qquad \qquad 1 \qquad \qquad 1 \\
 \hline
 s_2 \ s_1 \ s_0 \qquad \qquad 000 \qquad \qquad 110 \qquad \qquad 011
 \end{array}$$

Diese Aufgabe soll mit Hilfe der in Abbildung 3 dargestellten Schaltung gelöst werden. Vervollständigen Sie hierzu die Schaltung im Lösungsblatt. Dabei dürfen Sie *keine* zusätzlichen Gatter verwenden.

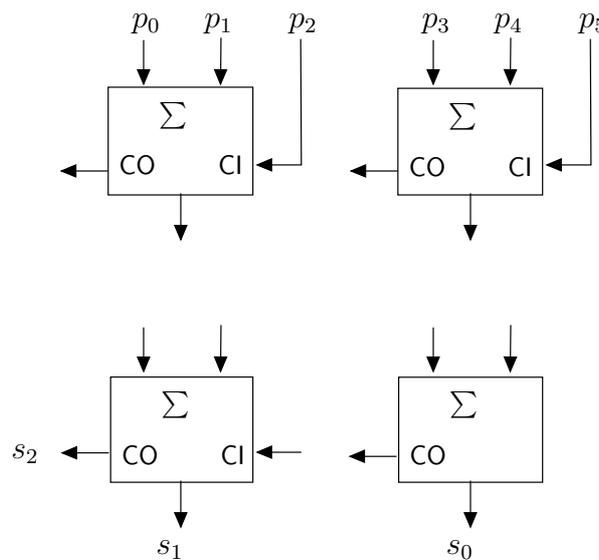


Abbildung 3: Schaltung zur Berechnung der Summe $s_2 s_1 s_0$

Aufgabe 5 *Verschiedenes*

(9 Punkte)

1. Was ist der Unterschied zwischen einem Halbaddierer und einem Volladdierer? 1 P.
2. Zeichnen Sie das Schaltnetz eines 1-Bit-Volladdierers. Beschriften Sie die Eingänge und Ausgänge Ihrer Schaltung und geben Sie Ihre Bedeutung an. 3 P.
3. Wie viele Prüfbits sind für eine Einzelbit-Fehlerkorrektur in 20-Bit-Datenwörtern erforderlich? Geben Sie den Rechenweg an. 1 P.
4. Was ist die physikalische Ursache für das Auftreten von Hasardfehlern bei einem Übergang in einem Schaltnetz? 1 P.
5. Was ist der Unterschied zwischen einem PAL-Baustein und einem PLA-Baustein? 1 P.
6. Schieberegister lassen sich in vielfältiger Weise einsetzen. Geben Sie vier unterschiedliche Einsatzmöglichkeiten an. 2 P.

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren & Rechnerorganisation
und

Technische Informatik I/II

am 23. Juli 2015, 14:00 – 16:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

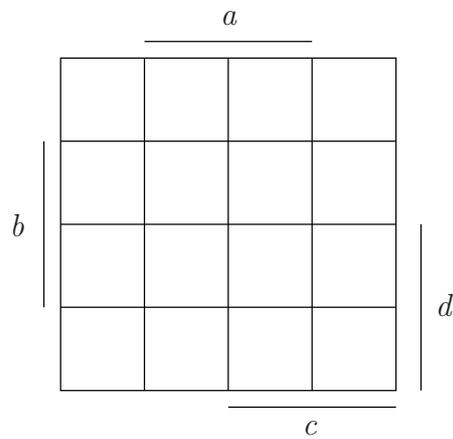
Digitaltechnik und Entwurfsverfahren/TI-1	
Aufgabe 1	von 10 Punkten
Aufgabe 2	von 9 Punkten
Aufgabe 3	von 6 Punkten
Aufgabe 4	von 11 Punkten
Aufgabe 5	von 9 Punkten
Rechnerorganisation/TI-2	
Aufgabe 6	von 12 Punkten
Aufgabe 7	von 10 Punkten
Aufgabe 8	von 12 Punkten
Aufgabe 9	von 5 Punkten
Aufgabe 10	von 6 Punkten

Gesamtpunktzahl:	
-------------------------	--

	Note:
--	--------------

Aufgabe 1

1. $f_1(d, c, b, a)$:



Primimplikate:

2. Konjunktive Minimalform von $f_1(d, c, b, a)$:

3. Ausgangsgleichung des Nelson-Verfahrens:

$$f_2(c, b, a) =$$

Name:

Vorname:

Matr.-Nr.:

3

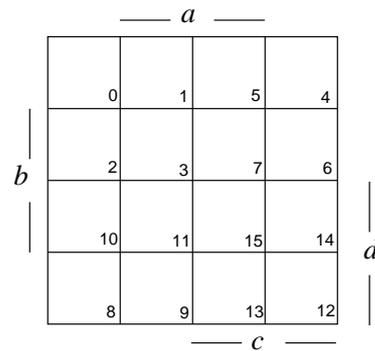
4. Disjunktive Form von $f_2(c, b, a)$:

5. Vorteile des Consensus-Verfahrens gegenüber dem Quine-McCluskey-Verfahren:

Aufgabe 2

1. Totzeitmodell:

2. KV-Diagramm:



3. Übergang $(1, 1, 0, 1) \rightarrow (0, 0, 1, 1)$:

4. Übergang $(0, 1, 1, 1) \rightarrow (0, 1, 1, 0)$:

5. Übergang $(0, 0, 1, 0) \rightarrow (1, 0, 0, 0)$:

Aufgabe 3

1. $(a \leftrightarrow b) \leftrightarrow c = a \leftrightarrow (b \leftrightarrow c)$:

2. $a \leftrightarrow b \leftrightarrow c = a \leftrightarrow b \leftrightarrow c$:

Name:

Vorname:

Matr.-Nr.:

6

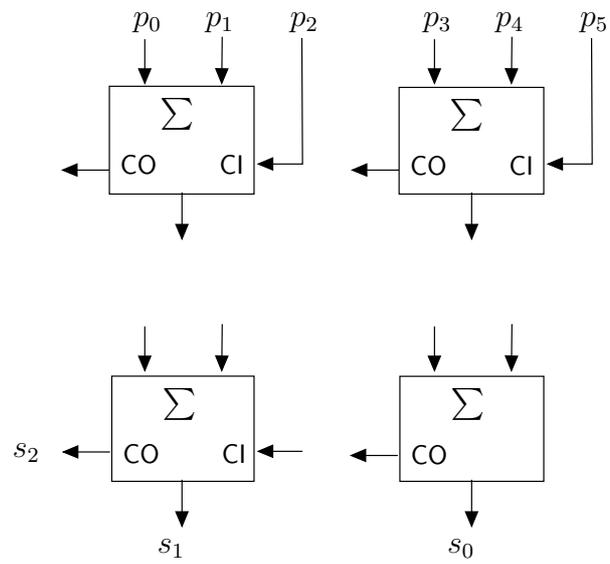
Aufgabe 4

1. Dezimalzahl $0.\bar{8}$:

2. Anzahl der Stellen:

3. Multiplikation der Gleitkommazahlen:

4. Schaltung zur Berechnung der Summe $s_2 s_1 s_0$:



Aufgabe 5

1. Unterschied zwischen Halbaddierer und Volladdierer:
2. Schaltbild eines 1-Bit-Volladdierers:
3. Anzahl der Prüfbits:
4. Physikalische Ursache für Hasardfehler:
5. Unterschied zwischen einem PAL-Baustein und PLA-Baustein:
6. Schieberegister als:

Aufgabe 6

1. C-Kontrollstruktur in MIPS-Assembler:

2. Fehlerfreie Version:

3. Inhalte der Zielregister:

Befehl	Zielregister = (z. B. \$s6 = 0x0000 F00A)
subi \$s1, \$zero, 0x2	
srl \$s2, \$s1, 4	
slti \$s3, \$s2, 100	
lui \$s4, 0x40	
xor \$s5, \$s1, \$s4	

4. (a) Registerinhalte:

Register	Inhalt
\$t1	
\$t2	
\$t3	
\$t4	

(b) MIPS-Code zur Speicherung der Adresse von `vec` im Register `$s0`:

Name:

Vorname:

Matr.-Nr.:

10

Aufgabe 7

1. Daten- und Kontrollabhängigkeiten:

2. Pipelinekonflikte:

Name:

Vorname:

Matr.-Nr.:

11

3. Pipelinekonflikte werden von der Hardware nicht erkannt:

4. Pipelinekonflikte werden von der Hardware erkannt:

Aufgabe 9

1. Hauptaufgaben von Betriebssystemen:

2. Vorteile eines DMA-Controllers:

3. Y-Diagramm:

Aufgabe 10

1.

<i>Speicher-Bausteine</i>	<i>richtig</i>	<i>falsch</i>
Auch die schnellsten SRAM-Bausteine bremsen die Verarbeitungsgeschwindigkeit moderner Prozessoren.		
Bei einem DRAM-Baustein werden die Speicheradressen im Multiplexbetrieb über die gleichen Leitungen dem Baustein zugeführt.		
Die Zugriffszeit eines DRAM-Speicher-Bausteins ist kleiner als die Zykluszeit.		
Bei FPM-DRAMs wird der Zugriff wesentlich beschleunigt, wenn die zu lesenden oder zu schreibenden Speicherzellen in der gleichen Zeile der Speichermatrix liegen.		

2.

<i>Assembler</i>	<i>richtig</i>	<i>falsch</i>
Pseudobefehle erzeugen keinen Maschinencode.		
Assemblerdirektiven sind prinzipiell nicht notwendig, da sie durch „echte“ Maschinenbefehle ersetzt werden können.		
In eingebetteten Systemen mit beschränkten Speicherressourcen wird bevorzugt in Assembler programmiert.		
Assemblersprachen sind nicht maschinenspezifisch.		

3.

<i>Virtuelle Speicherverwaltung</i>	<i>richtig</i>	<i>falsch</i>
Das Betriebssystem ist allein zuständig für die Umsetzung virtueller in physikalische Adressen.		
Die Umsetzung virtueller in physikalische Adressen wird durch spezielle Hardware beschleunigt.		
Die Seitengrößen können je nach Anforderung dynamisch wachsen.		
Interne Fragmentierung ist ein typisches Problem von Segmentierung.		