

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 09. August 2019, 12:30 – 14:30 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur Endergebnisse und Rechenweg ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen so kurz und präzise wie möglich. Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz lässt nicht auf den Umfang einer korrekten Lösung schließen.
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Schaltfunktionen*

(10 Punkte)

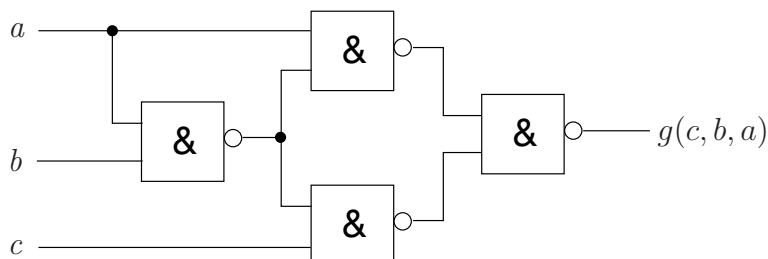
1. Bestimmen Sie die konjunktive Normalform (KNF) der Funktion
- $f(w, x, y, z)$

2 P.

$$f(w, x, y, z) = \bar{y}(x\bar{z} \vee z) \vee w\bar{x}(y \vee \bar{z}) \vee \bar{x}yz$$

2. Bestimmen Sie
- algebraisch*
- die disjunktive Minimalform (DMF) der Funktion
- $g(c, b, a)$
- , die durch das Schaltnetz in Abbildung 1 realisiert ist.

3 P.

Abbildung 1: Schaltnetz der Funktion $g(c, b, a)$

Gegeben sei die Überdeckungstabelle einer weiteren Funktion z mit den Nullstellen a, b, c, d und e sowie allen Primimplikaten A, B, C, D und E der Funktion z (Siehe Tabelle 1). Die Realisierungskosten eines Primimplikaten sind umgekehrt proportional zur Anzahl der von ihm überdeckten Nullstellen.

Prim- implikate	Nullstellen				
	a	b	c	d	e
A		$\times$	$\times$		
B	$\times$				$\times$
C	$\times$			$\times$	
D	$\times$	$\times$			$\times$
E		$\times$	$\times$		$\times$

Tabelle 1: Überdeckungstabelle der Funktion z

3. Vereinfachen Sie die Tabelle, indem Sie den/die Kern-Primimplikat(e) ermitteln und die davon überdeckten Nullstellen in Tabelle 1 streichen.

1 P.

Zeichnen Sie die so reduzierte Tabelle.

4. Vereinfachen Sie Ihre Tabelle aus Aufgabenteil 3 mit den Regeln der Spalten-
-
- dominanz.

1 P.

Zeichnen Sie die so reduzierte Tabelle.

5. Ergänzen Sie Ihre Tabelle im Aufgabenteil 4 um eine Kostenspalte und vereinfachen Sie die Tabelle dann mit den Regeln der Zeilendominanz.

2 P.

Zeichnen Sie die so reduzierte Tabelle.

6. Geben Sie die minimale Form der Funktion
- z
- an.

1 P.

Aufgabe 2 *CMOS-Technologie*

(5 Punkte)

In Abbildung 2 ist eine Teilrealisierung einer Schaltfunktion $y = f(x_6, x_5, x_4, x_3, x_2, x_1, x_0)$ in der CMOS-Technologie dargestellt.

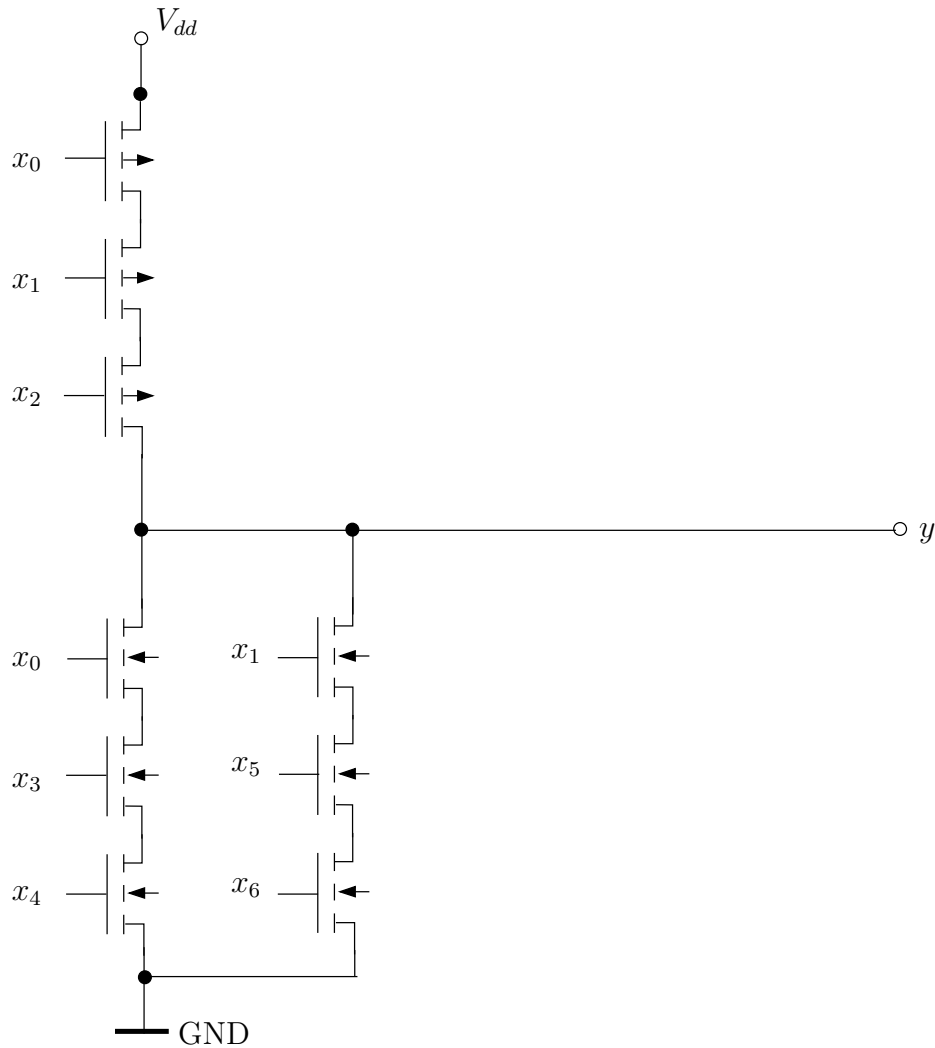


Abbildung 2: Teilrealisierung einer CMOS-Schaltung

1. Ergänzen Sie die Schaltung im p- und n-Teil so, dass eine Realisierung der Schaltfunktion y in der CMOS-Technologie entsteht.
2. Welche Schaltfunktion haben Sie realisiert?

4 P.

1 P.

Aufgabe 3 Laufzeiteffekte

(6 Punkte)

Gegeben ist das in Abbildung 3 dargestellte Schaltnetz. NAND-, NOR- und OR-Gatter haben eine Totzeit von 5 ns , das XOR-Gatter von 7 ns und der Inverter von 2 ns . Die Eingangsvariablen a , b und c wechseln zum Zeitpunkt $t = 0$ gleichzeitig von 0 auf 1.

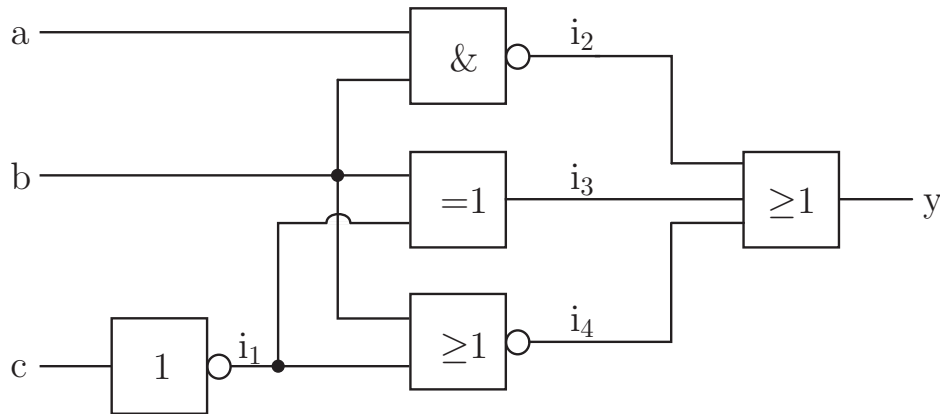


Abbildung 3: Schaltnetz

1. Geben Sie die Verläufe der Signale i_1 , i_2 , i_3 , i_4 und y an, indem Sie das im Lösungsblatt angegebene Zeitdiagramm vervollständigen. 3 P.
2. Treten im Zeitverlauf von y Hasardfehler auf? Falls ja, um welchen Typ handelt es sich bei dem zu Grunde liegenden Hasard? Begründen Sie Ihre Antwort. 3 P.

Aufgabe 4 *Schaltwerke*

(12 Punkte)

1. Gegeben ist das in Abbildung 4 dargestellte Schaltwerk.

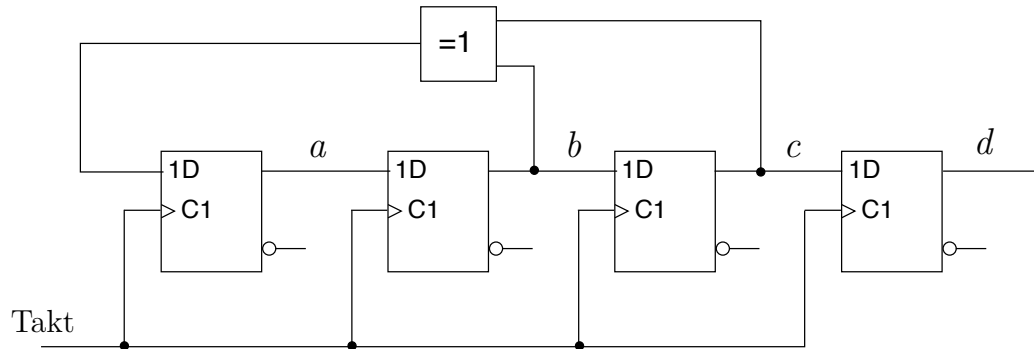


Abbildung 4: Schaltwerk

- (a) Ist das Schaltwerk synchron oder asynchron? 1 P.
- (b) Wie viele Zustände kann das Schaltwerk maximal annehmen? 1 P.
- (c) Vervollständigen Sie die Verläufe der Signale a , b , c und d im Lösungsblatt. 4 P.

2. Es soll ein synchroner modulo-8-Rückwärtszähler mit flankengesteuerten T-Flipflops entworfen werden.

- (a) Geben Sie den Automatengraphen des Zählers an. 2 P.
- (b) Stellen Sie die kodierte Ablaufabelle des Zählers auf. Verwenden Sie hierzu die im Lösungsblatt vorbereitete Tabelle. Die Zustände des Zählers seien mit Hilfe der Zustandsvariablen q_2 , q_1 und q_0 dual kodiert. 1 P.
- (c) Geben Sie die Ansteuerfunktionen der verwendeten Flipflops in minimaler Form an. 1 P.
- (d) Zeichnen Sie das Schaltbild des Zählers. 2 P.

Aufgabe 5 *Rechnerarithmetik*

(12 Punkte)

Hinweis: Geben Sie in dieser Aufgabe *immer* den Rechenweg an.

1. Finden Sie die Basen
- r
- und
- s
- so dass gilt:

$$12_r = 111_s$$

1 P.

2. Geben Sie den dezimalen Wert der größten Zahl an, die repräsentiert werden kann mit

2 P.

- 12 binären Stellen
- 4 hexadezimalen Stellen

3. Geben Sie die Darstellung der Zahl
- 2005_{10}
- im

3 P.

- 32-Bit Zweierkomplement-Format
- 32-Bit IEEE-754-Gleitkomma-Format.

an.

4. Ein BCD-Addierer für eine Tetrade soll aus zwei 4-Bit-Volladdierern und einem Schaltnetz zur Pseudotetraden- und Übertragskorrektur realisiert werden (siehe Bild 5).

3 P.

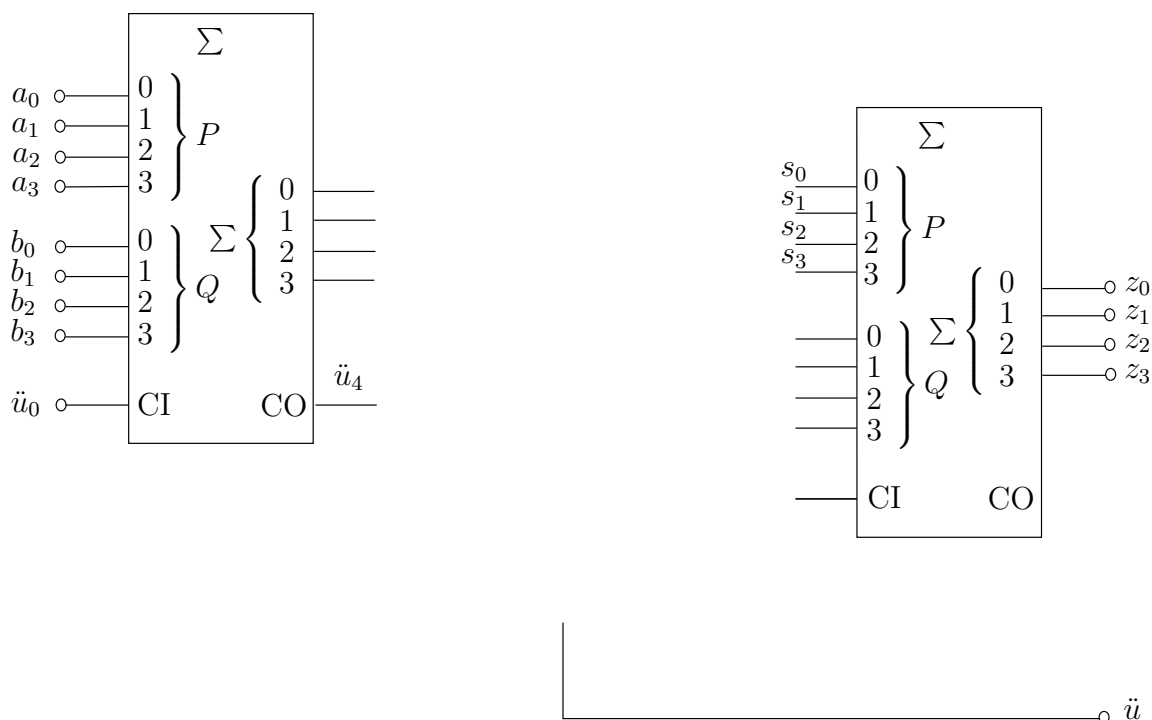


Abbildung 5: BCD-Addierer für eine Tetrade

Ergänzen Sie das im Lösungsblatt wiederholt angegebene Schaltbild. Dabei stellt $(s_3s_2s_1s_0)$ das Dual-Ergebnis der Addition der Tetraden $(a_3a_2a_1a_0)$ und $(b_3b_2b_1b_0)$ dar; $\ddot{u}_4$ ist der sich dabei ergebende Übertrag. $\ddot{u}$ ist der Übertrag der BCD-Addition der beiden Tetraden.

5. Der Hauptspeicher eines Rechners mit 8-Bit Datenwortbreite unterstützt eine Einzelfehler-Korrektur(Hamming-Code). Aus dem Speicher erhält man die beiden Codewörter:

3 P.

- Codewort 1: **1 0 1 0 0 1 0 1 0 0 1 0**
- Codewort 2: **1 1 0 0 0 1 0 0 0 0 0 1**

Prüfen Sie beide Codewörter auf Fehler, die beim Übertragen oder Speichern entstanden sein könnten und korrigieren Sie diese (falls vorhanden). Geben Sie die zugehörigen Datenwörter an.

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 09. August 2019, 12:30 – 14:30 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 10 Punkten
Aufgabe 2	von 5 Punkten
Aufgabe 3	von 6 Punkten
Aufgabe 4	von 12 Punkten
Aufgabe 5	von 12 Punkten
Rechnerorganisation (TI-2)	
Aufgabe 6	von 6 Punkten
Aufgabe 7	von 12 Punkten
Aufgabe 8	von 9 Punkten
Aufgabe 9	von 10 Punkten
Aufgabe 10	von 8 Punkten

Gesamtpunktzahl:	
------------------	--

	Note:
--	-------

Name:

Vorname:

Matr.-Nr.:

2

Aufgabe 1 *Schaltfunktionen*

1. KNF von $f(w, x, y, z)$:

2. DMF von $g(c, b, a)$:

Name:

Vorname:

Matr.-Nr.:

3

3. Kern-Primimplikate:

Reduzierte Tabelle:

4. Dominierte Maxterme:

Reduzierte Tabelle:

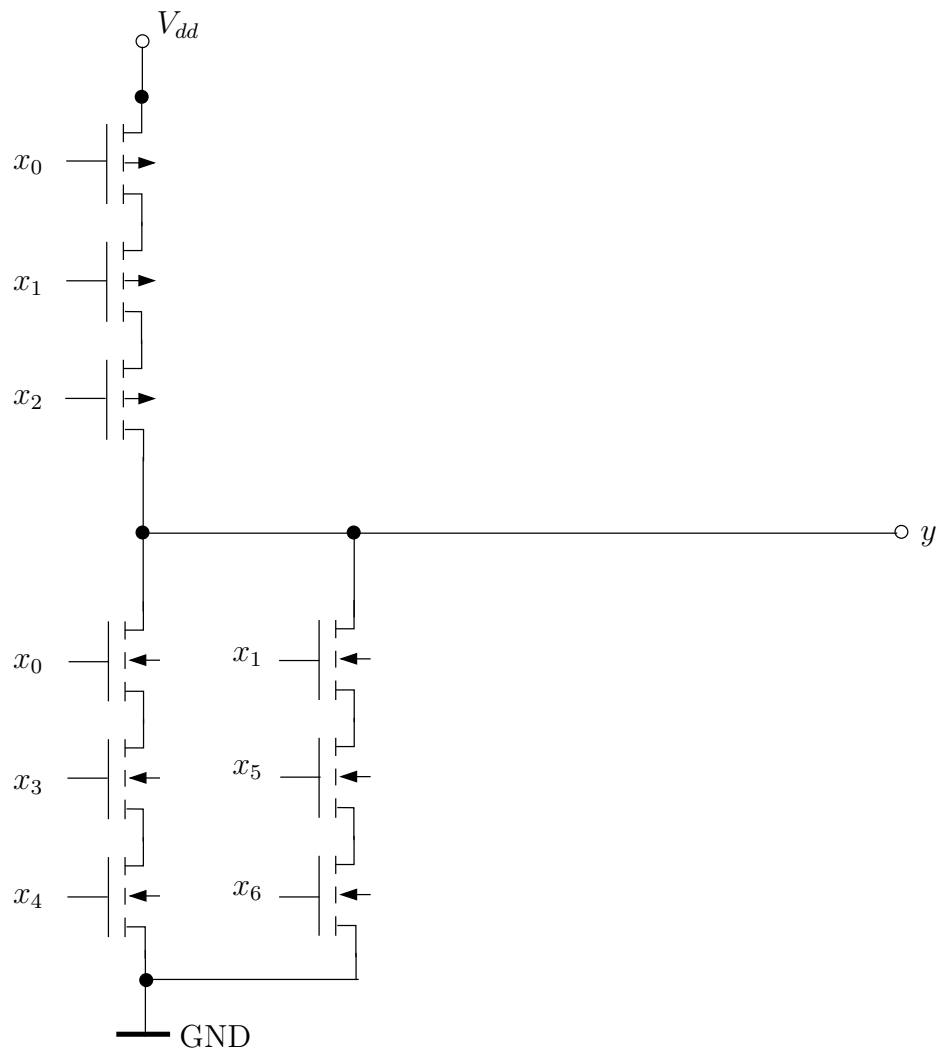
5. Dominierende Primimplikate:

Reduzierte Tabelle:

6. Minimalform der Funktion z :

Aufgabe 2 *CMOS-Technologie*

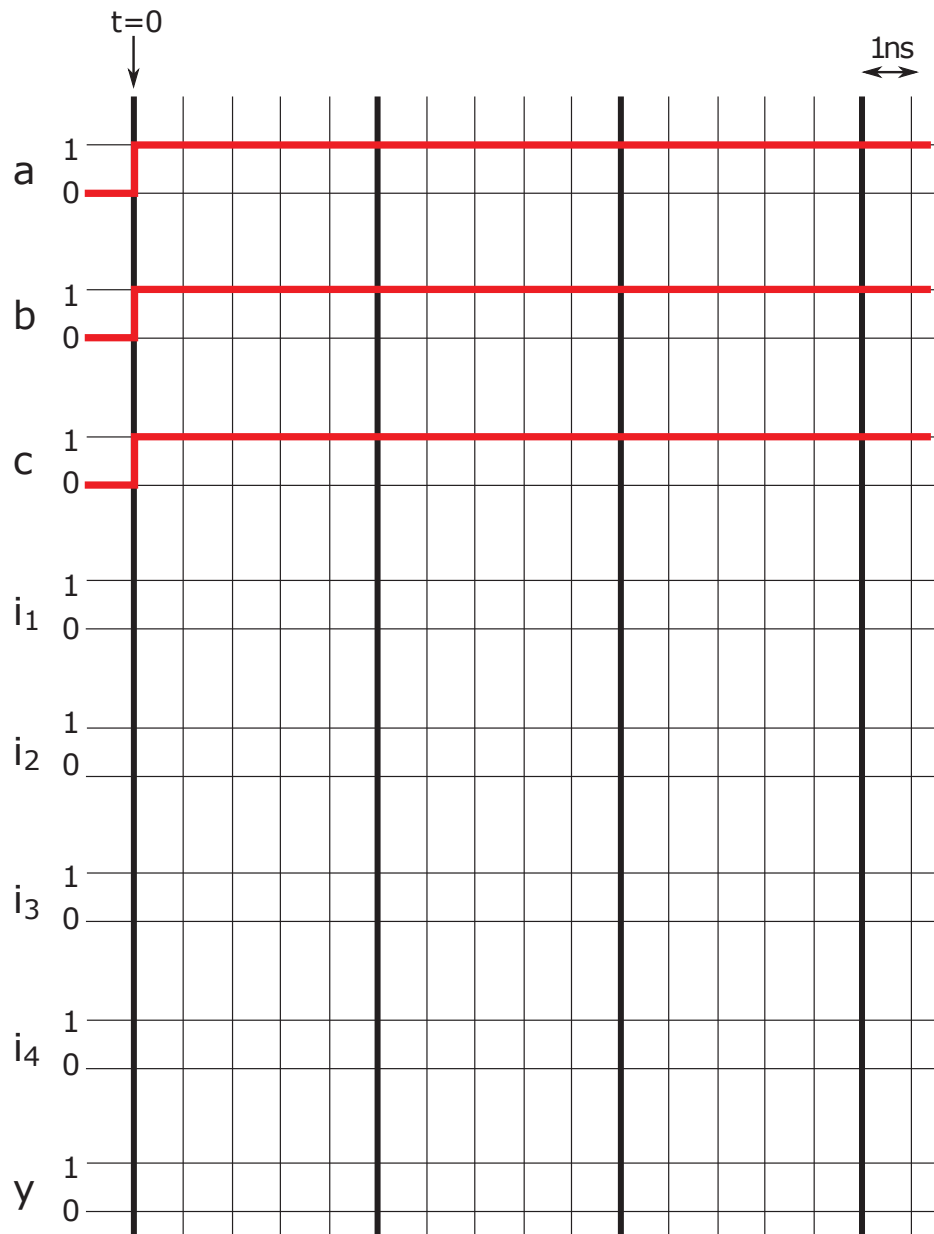
1.



2. Realisierte Schaltfunktion:

Aufgabe 3 *Laufzeiteffekte*

1. Zeitdiagramm:



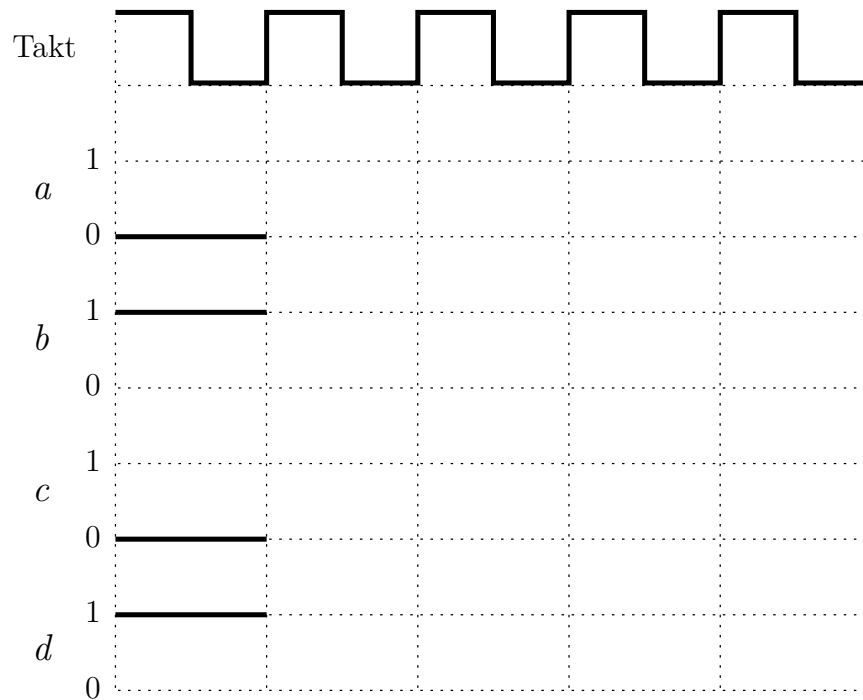
2. Hasardfehler (falls ja, Analyse):

Aufgabe 4 *Schaltwerke*

1. (a) Das Schaltwerk ist:

(b) Maximale Anzahl der Zustände ist:

(c) Verläufe der Signale a , b , c und d :



2. (a) Automatengraph:

(b) Kodierte Ablauftabelle:

q_2^t	q_1^t	q_0^t	q_2^{t+1}	q_1^{t+1}	q_0^{t+1}
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

(c) Minimalformen der Ansteuerfunktionen der Flipflops:

(d) Schaltbild des Zählers:

Aufgabe 5 *Rechnerarithmetik*

1. Die Basen s und r :

•

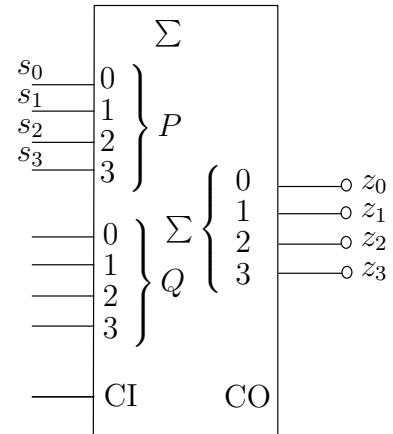
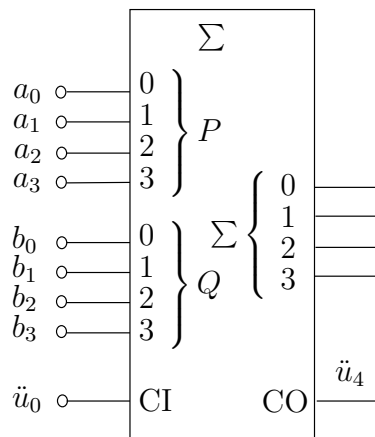
•

3. 2005_{10} als:

- 32-Bit Zweierkomplement-Format:

- 32-Bit IEEE-754-Gleitkomma-Format

4. BCD-Addierer für eine Tetrade:



5. Fehler und Datenwörter: