

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 18. August 2021, 8:00 – 10:00 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur Endergebnisse und Rechenweg ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen so kurz und präzise wie möglich. Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz lässt nicht auf den Umfang einer korrekten Lösung schließen.
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Schaltfunktionen* (10 Punkte)

Gegeben sei die vollständige Schaltfunktion $f(d, c, b, a)$ durch die folgende Wahrheitstabelle (Tabelle 1):

d	c	b	a	$f(d, c, b, a)$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Tabelle 1: Wahrheitstabelle von $f(d, c, b, a)$

1. Geben Sie die konjunktive Normalform (KNF) von $f(d, c, b, a)$ an. 2 P.
2. Tragen Sie die Schaltfunktion $f(d, c, b, a)$ in das KV-Diagramm des Lösungsblattes ein. Zeichnen Sie alle Prim-Einsblöcke klar und eindeutig ein. Geben Sie die dazugehörigen Primumplikanten an. Unterstreichen Sie alle Kernprimimplikanten. 4 P.
3. Geben Sie eine disjunktive Minimalform (DMF) von $f(d, c, b, a)$ an. 2 P.
4. Das folgende Schaltnetz realisiert die Schaltfunktion $g(c, b, a)$ (Abbildung 1). Geben Sie g in zweistufiger disjunktiver Form an. Vereinfachen Sie soweit wie möglich. 2 P.

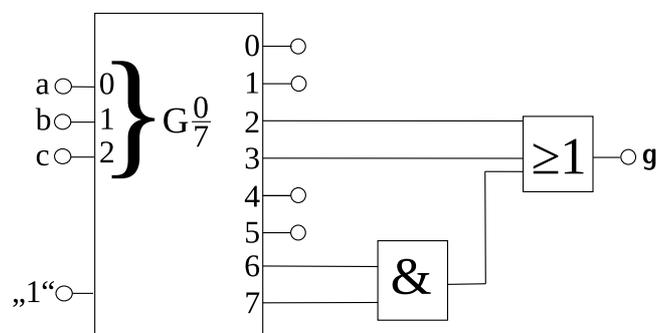


Abbildung 1: Schaltnetz von $g(c, b, a)$

Aufgabe 2 *CMOS-Technologie*

(10 Punkte)

1. Die Schaltfunktion

$$y = k(c, b, a) = (a \vee \bar{b}) \wedge \bar{c}$$

5 P.

soll in der CMOS-Technologie realisiert werden. Es stehen Ihnen zwei NOR-Gatter und ein Inverter-Gatter zur Verfügung. Formen Sie die Schaltfunktion entsprechend um und geben Sie das resultierende Transistor-Schaltbild an.

2. Skizzieren Sie den Aufbau eines pMOS-Transistors. Beschriften Sie alle Bestandteile. Aus Ihrer Zeichnung müssen die unterschiedlich dotierten Zonen und die Anschlüsse des Transistors eindeutig erkennbar sein.

3 P.

3. Was ist der Unterschied zwischen einem n-Kanal- und einem p-Kanal-MOSFET? Warum werden pMOS-Transistoren in CMOS-Schaltungen so angeordnet, dass sie eine logische Eins an den Ausgang durchschalten, während nMOS-Transistoren eine logische Null durchschalten?

2 P.

Aufgabe 3 Laufzeiteffekte

(8 Punkte)

Eine Schaltfunktion $h(d, c, b, a)$ ist durch das Schaltnetz in Abbildung 2 realisiert.

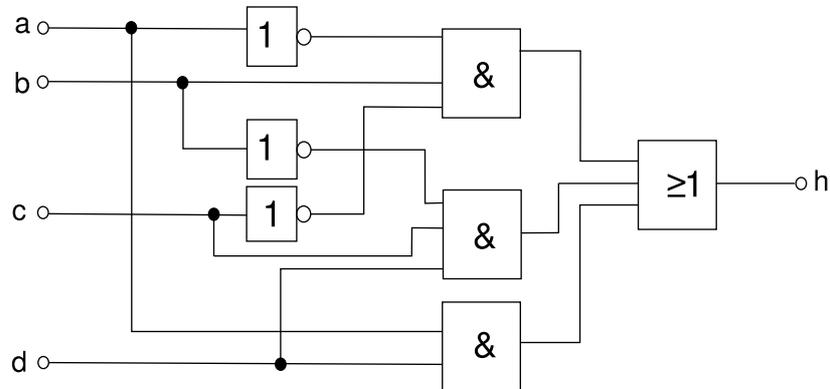


Abbildung 2: Schaltnetz von $h(d, c, b, a)$

1. Geben Sie das endgültige Totzeitmodell des Schaltnetzes an, indem Sie jedem Gatter seinen Verzögerungswert zuweisen und alle Totzeiten zum Eingang des Schaltnetzes verschieben. Tragen Sie alle Pfadvariablen in Ihrer Lösung ein und geben Sie die Werte der Pfadverzögerungen an. Alle verwendeten Gatter besitzen eine Totzeit von $10ns$. 4 P.
2. Übertragen Sie die Schaltfunktion $h(d, c, b, a)$ in das im Lösungsblatt vorbereitete KV-Diagramm und kennzeichnen Sie die Einsblöcke, die bei der Realisierung durch das Schaltnetz in Abbildung 2 verwendet wurden. 2 P.
3. Geben Sie eine Realisierung der Schaltfunktion an, die frei von allen statischen Strukturhazards ist. Begründen Sie Ihre Antwort. 2 P.
Hinweis: Es reicht aus, wenn Sie den Booleschen Ausdruck einer derartigen Realisierung angeben.

Aufgabe 4 Schaltwerke

(9 Punkte)

Gegeben sei das in Abbildung 3 dargestellte Schaltwerk mit der Eingangsvariablen x und der Ausgabevariablen y .

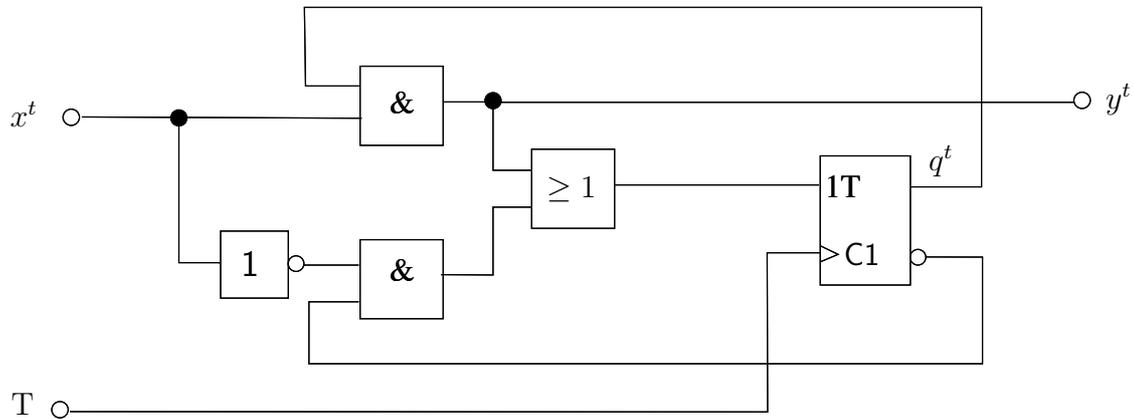


Abbildung 3: Schaltwerk

1. Um welchen Automatentyp handelt es sich? Begründen Sie Ihre Antwort. 1 P.
2. Bestimmen Sie die Ansteuerfunktion des T-Flipflops, die Zustandsübergangsgleichung und Ausgabefunktion. Vereinfachen Sie die Funktionen soweit wie möglich. 2 P.
3. Zeichnen Sie den Automatengraphen des Schaltwerks. 1 P.

Entwerfen Sie einen Moore-Zustandsautomaten mit einer **minimalen** Anzahl von Zuständen, welcher eine beliebig lange Dualzahl bitweise einliest (Variable e) und kontinuierlich das logische ODER der letzten zwei eingelesenen Werte bildet und ausgibt (Ausgabevariable a).

4. Zeichnen Sie den Automatengraphen. 3 P.
5. Die Zustände seien mit den Zustandsvariablen q_0, q_1, \dots dual kodiert. Bestimmen Sie die Zustandsübergangsgleichungen in disjunktiver Minimalform. 2 P.

Aufgabe 5 *Rechnerarithmetik*

(8 Punkte)

1. Finden Sie die Basen r und s so dass gilt:

1 P.

$$14_r = 132_s$$

2. Geben Sie den dezimalen Wert der größten Zahl an, die repräsentiert werden kann mit

3 P.

- 14 binären Stellen,
- 6 oktalen Stellen,
- 4 hexadezimalen Stellen.

Geben Sie das Endergebnis *nicht* in exponentieller Schreibweise an.

3. Warum wird zur Darstellung der Zahl 0 als normalisierte Zahl im IEEE-754 Standard eine Ausnahmeregel benötigt?

1 P.

4. Die PPS-Methode (*partial product sum*) zur seriellen Multiplikation zweier n -Bit Zahlen kann mit Hilfe eines n -Bit Addierers, eines n -Bit Registers B, zweier n -Bit Schieberegister A und P und eines Flipflops E implementiert werden.

3 P.

Aus der Vorlesung ist ein 4-Bit-Multiplizierer nach dieser Methode bekannt. Skizzieren Sie den Aufbau und den Datenfluss des Multiplizierers.

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 18. August 2021, 8:00 – 10:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 10 Punkten
Aufgabe 2	von 10 Punkten
Aufgabe 3	von 8 Punkten
Aufgabe 4	von 9 Punkten
Aufgabe 5	von 8 Punkten
Rechnerorganisation (TI-2)	
Aufgabe 6	von 7 Punkten
Aufgabe 7	von 10 Punkten
Aufgabe 8	von 13 Punkten
Aufgabe 9	von 7 Punkten
Aufgabe 10	von 8 Punkten

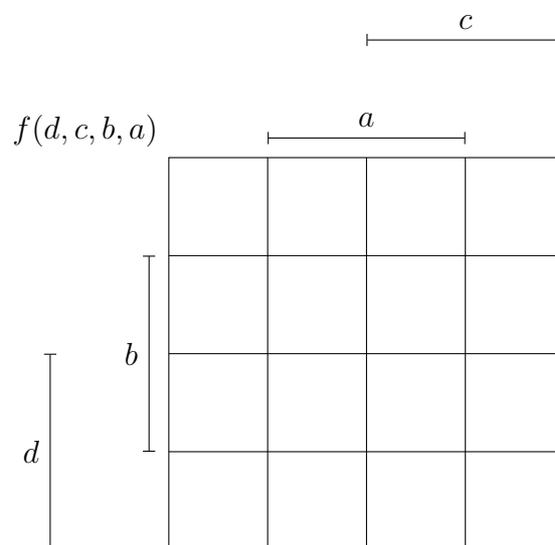
Gesamtpunktzahl:	
-------------------------	--

	Note:
--	--------------

Aufgabe 1 *Schaltfunktionen*

1. Konjunktive Normalform (KNF):

2.



Primimplikanten:

3. Disjunktive Minimalform von $f(d, c, b, a)$:

4. Zweistufige disjunktive Form von $g(c, b, a)$:

Name:

Vorname:

Matr.-Nr.:

3

Aufgabe 2 *CMOS-Technologie*

1. Umgeformte Schaltfunktion und Transistor-Schaltbild:

Name:

Vorname:

Matr.-Nr.:

4

2. Aufbau eines pMOS-Transistors:

3. Unterschied zwischen n-Kanal- und einem p-Kanal-MOSFET:

Name:

Vorname:

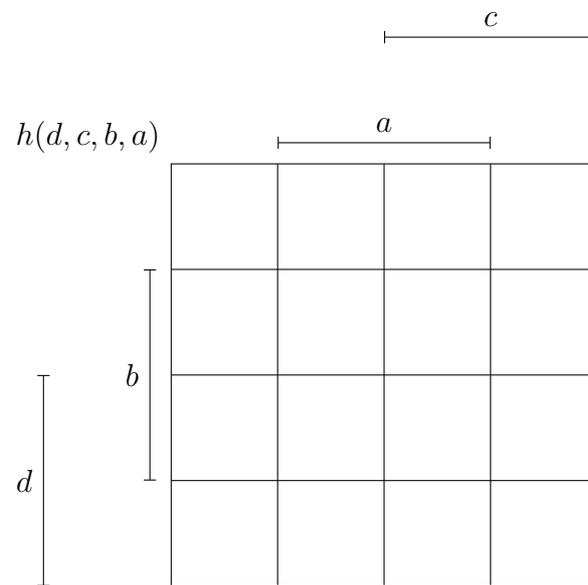
Matr.-Nr.:

5

Aufgabe 3 *Laufzeiteffekte*

1. Totzeitmodell:

2. KV-Diagramm:



3. Realisierung, die frei von allen statischen Strukturhasards ist:

Begründung:

Name:

Vorname:

Matr.-Nr.:

7

Aufgabe 4 *Schaltwerke*

1. Automatentyp:

Begründung:

2. Ansteuerfunktion:

Zustandsübergangsgleichung:

Ausgabefunktion:

3. Automatengraph des Schaltwerks:

Name:

Vorname:

Matr.-Nr.:

8

4. Automatengraph mit minimaler Anzahl Zustände:

5. Zustandsübergangsgleichungen:

Name:

Vorname:

Matr.-Nr.:

9

Aufgabe 5 *Rechnerarithmetik*

1. Die Basen s und r :

2. Der dezimale Wert der größten Zahl:

•

•

•

Name:

Vorname:

Matr.-Nr.:

10

3. Ausnahmeregel für die Null im IEEE-754-Standard:

4. Serieller Multiplizierer nach der PPS-Methode: