

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 26. Februar 2020, 13:00 – 15:00 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur Endergebnisse und Rechenweg ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen so kurz und präzise wie möglich. Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz lässt nicht auf den Umfang einer korrekten Lösung schließen.
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Schaltfunktionen*

(7 Punkte)

Gegeben sei die Funktionstabelle der Schaltfunktion f :

c	b	a	$f(c, b, a)$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

1. Geben Sie die disjunktive Normalform (DNF) der Schaltfunktion f an.

1 P.
2. Tragen Sie die Schaltfunktion f in das im Lösungsblatt vorbereitete KV-Diagramm ein. Geben Sie alle Primimplikate von f an und zeichnen Sie die zugehörigen Blöcke im KV-Diagramm ein.
Geben Sie für jedes Primimplikat an, ob es sich um ein Kernprimimplikat, ein Wahlprimimplikat oder ein entbehrlisches Primimplikat handelt.
Geben Sie eine konjunktive Minimalform (KMF) der Schaltfunktion f an.

3 P.
3. Die Schaltfunktion f soll mit Hilfe eines 1:8-Demultiplexers und *möglichst wenigen* weiteren Gattern realisiert werden. Geben Sie das zugehörige Schaltnetz an.

1 P.
4. Die Schaltfunktion f soll mit Hilfe eines 2:1-Multiplexers und *möglichst wenigen* weiteren Gattern realisiert werden. Geben Sie das zugehörige Schaltnetz an.

2 P.

Aufgabe 2 CMOS-Technologie

(8 Punkte)

1. Realisieren Sie die folgende Schaltfunktion y als CMOS-Schaltnetz

6 P.

$$y = a b \vee c d \vee e f g$$

Die Verwendung von negierten Eingangsvariablen sei nicht erlaubt.

2. Welche Schaltfunktion wird durch das CMOS-Schaltnetz realisiert, dessen n-MOS-Netz in Abbildung 1 näher beschrieben ist?

2 P.

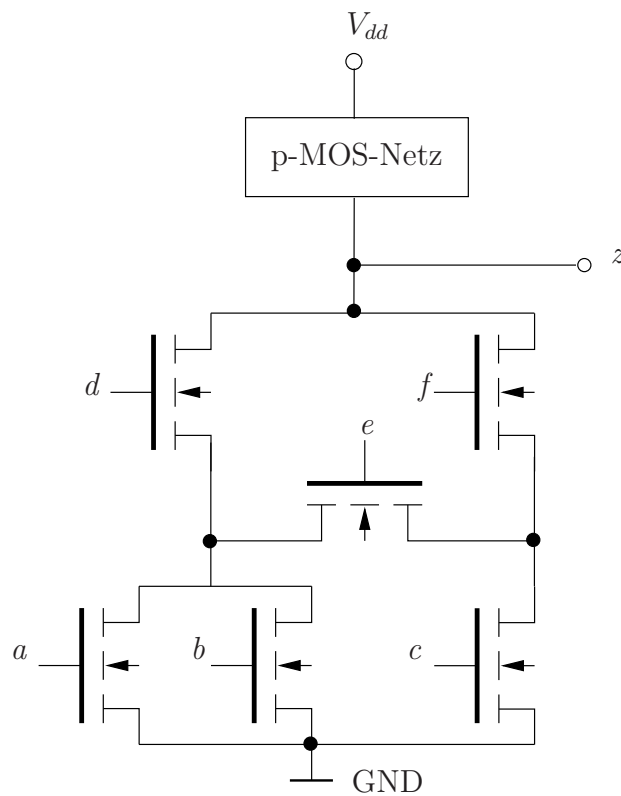


Abbildung 1: CMOS-Schaltnetz

Aufgabe 3 Laufzeiteffekte

(7 Punkte)

Gegeben ist das in Abbildung 2 dargestellte Schaltnetz. NAND-, NOR- und OR-Gatter haben eine Totzeit von 5 ns , das XOR-Gatter von 7 ns und der Inverter von 2 ns . Die Eingangsvariablen a , b und c wechseln zum Zeitpunkt $t = 0$ gleichzeitig von 0 auf 1.

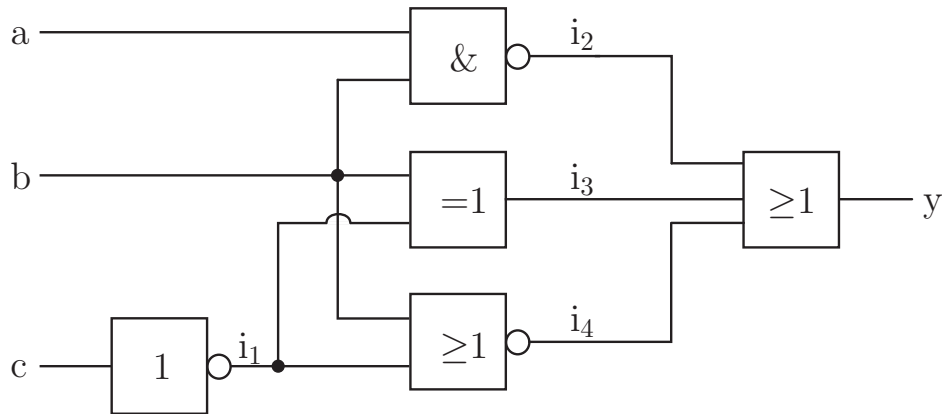


Abbildung 2: Schaltnetz

1. Geben Sie die Verläufe der Signale i_1 , i_2 , i_3 , i_4 und y an, indem Sie das im Lösungsblatt angegebene Zeitdiagramm vervollständigen. 4 P.
2. Treten im Zeitverlauf von y Hasardfehler auf? Falls ja, um welchen Typ handelt es sich bei dem zu Grunde liegenden Hasard? Begründen Sie Ihre Antwort. 3 P.

Aufgabe 4 Schaltwerke

(15 Punkte)

Gegeben sei ein synchrones Schaltwerk mit zwei flankengesteuerten JK-Flipflops, einer Eingangsvariablen x und einer Ausgangsvariablen y (siehe Abbildung 3).

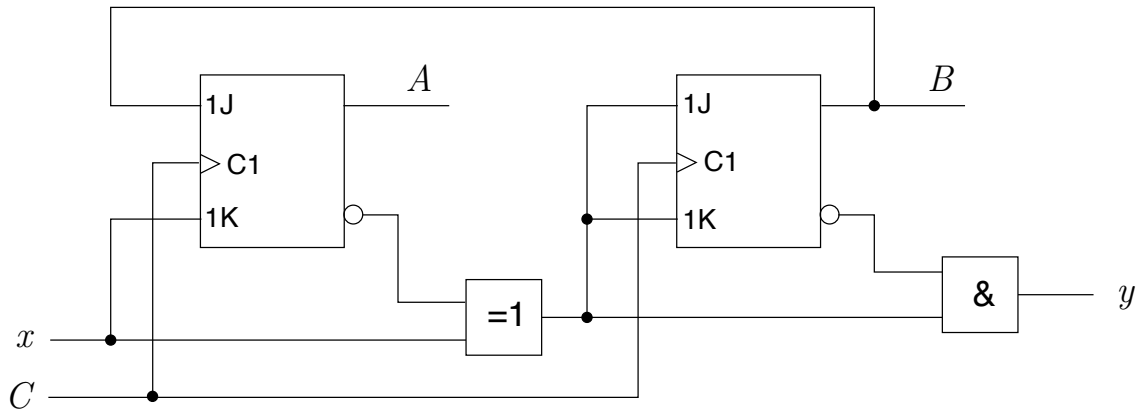


Abbildung 3: Schaltwerk I

1. Wieviele Zustände kann das Schaltwerk maximal haben? 1 P.
2. Stellen Sie die kodierte Ablauf-tabelle des Schaltwerks auf. Stellen Sie Ihre Lösung schrittweise dar. 6 P.

Hinweis: Bestimmen Sie die Ansteuerfunktionen der Flipflops, die Überföhrungs-funktionen und die Ausgabefunktion des Schaltwerks.

In Abbildung 4 ist der Automatengraph eines zweiten synchronen Schaltwerks mit der Eingangsvariablen e , der Ausgangsvariablen a und den Zuständen Z_0, Z_1, Z_2 und Z_3 dargestellt.

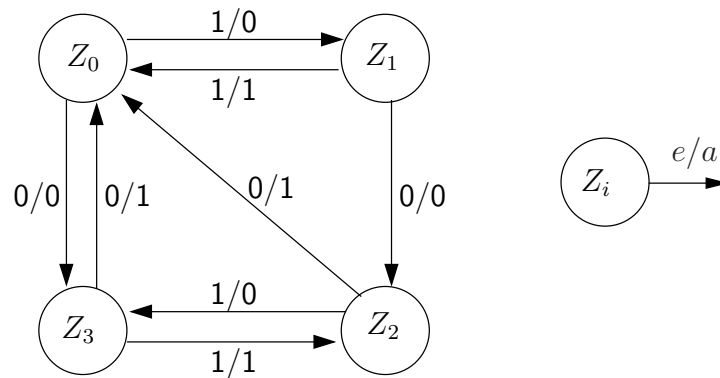


Abbildung 4: Automatengraph vom Schaltwerk II

3. Nehmen Sie an, dass sich das Schaltwerk am Anfang im Zustand Z_0 befindet. Vervollständigen Sie die im Lösungsblatt angegebene Tabelle der Zustands-, Eingabe- und Ausgabefolgen des Schaltwerks.

4 P.

In Abbildung 5 ist ein weiteres Schaltwerk dargestellt.

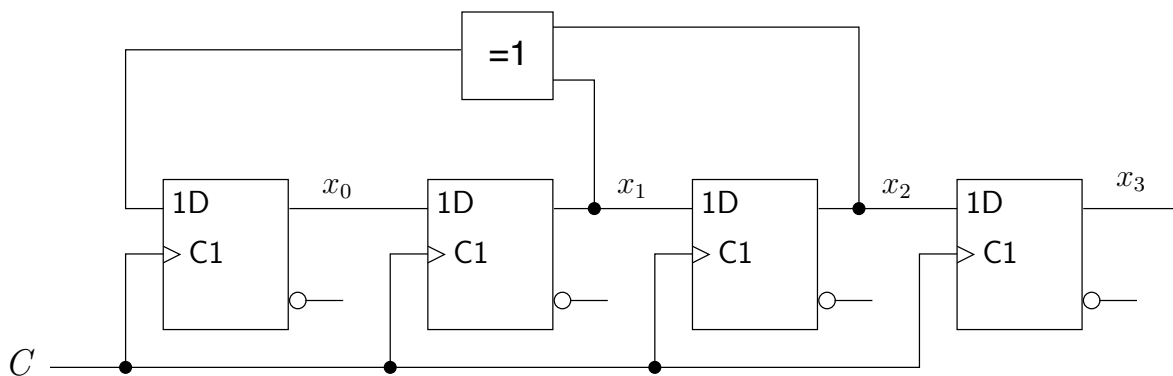


Abbildung 5: Schaltwerk III

4. Vervollständigen Sie die Verläufe der Signale x_0, x_1, x_2 und x_3 im angegebenen Zeitdiagramm im Lösungsblatt.

4 P.

Aufgabe 5 *Rechnerarithmetik* (8 Punkte)

Hinweis: Geben Sie in dieser Aufgabe *immer* den Rechenweg an.

1. Wie viele Prüfbits sind für eine Einzelbit-Fehlerkorrektur in 100 Bit Datenwörtern erforderlich? 1 P.
2. Wandeln Sie die Zahl $21, 11_3$ in eine Dezimalzahl um. 1 P.
3. Wandeln Sie die Zahl $F0, A1_{16}$ in eine Zahl zur Basis 8 um. 1 P.
4. Welche Bereiche einer Gleitkomma-Zahl nach dem IEEE-754-Standard (Vorzeichen, Exponent, Mantisse) ändern sich gegebenenfalls, falls eine beliebige Zahl mit -4 multipliziert wird. Begründen Sie Ihre Antwort. 2 P.
5. Gegeben sei die folgende 32-Bit Folge 3 P.

1001 1000 0000 0000 0000 0000 0001 0100

Was stellt diese Folge dar, wenn sie interpretiert wird als

- (a) BCD-Zahl.
- (b) Vorzeichenlose Dualzahl. Geben Sie den dezimalen Wert an.
- (c) Gleitkomma-Zahl im IEEE-754-Standard in einfacher Genauigkeit. Geben Sie den dezimalen Wert an.

Hinweis: Sie brauchen Zweier-Potenzen nicht explizit auszurechnen. Ergebnisse können z. B. in der Form $2^i - 2^j + 7$ angegeben werden.

Lösungsblätter zur Klausur
Digitaltechnik und Entwurfsverfahren (TI-1)
und
Rechnerorganisation (TI-2)
am 26. Februar 2020, 13:00 – 15:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 7 Punkten
Aufgabe 2	von 8 Punkten
Aufgabe 3	von 7 Punkten
Aufgabe 4	von 15 Punkten
Aufgabe 5	von 8 Punkten
Rechnerorganisation (TI-2)	
Aufgabe 6	von 12 Punkten
Aufgabe 7	von 10 Punkten
Aufgabe 8	von 12 Punkten
Aufgabe 9	von 11 Punkten

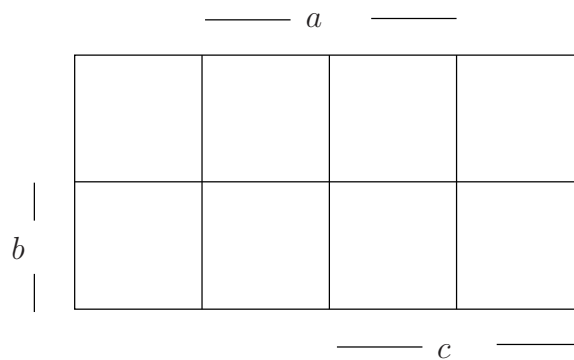
Gesamtpunktzahl:	
-------------------------	--

	Note:
--	--------------

Aufgabe 1 *Schaltfunktionen*

1. DNF von $f(c, b, a)$:

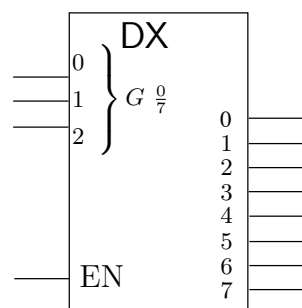
2. KV-Diagramm $f(c, b, a)$:



Primimplikate:

KMF von $f(c, b, a)$:

3. Schaltnetz:



Name:

Vorname:

Matr.-Nr.:

3

4. Schaltnetz:

Name:

Vorname:

Matr.-Nr.:

4

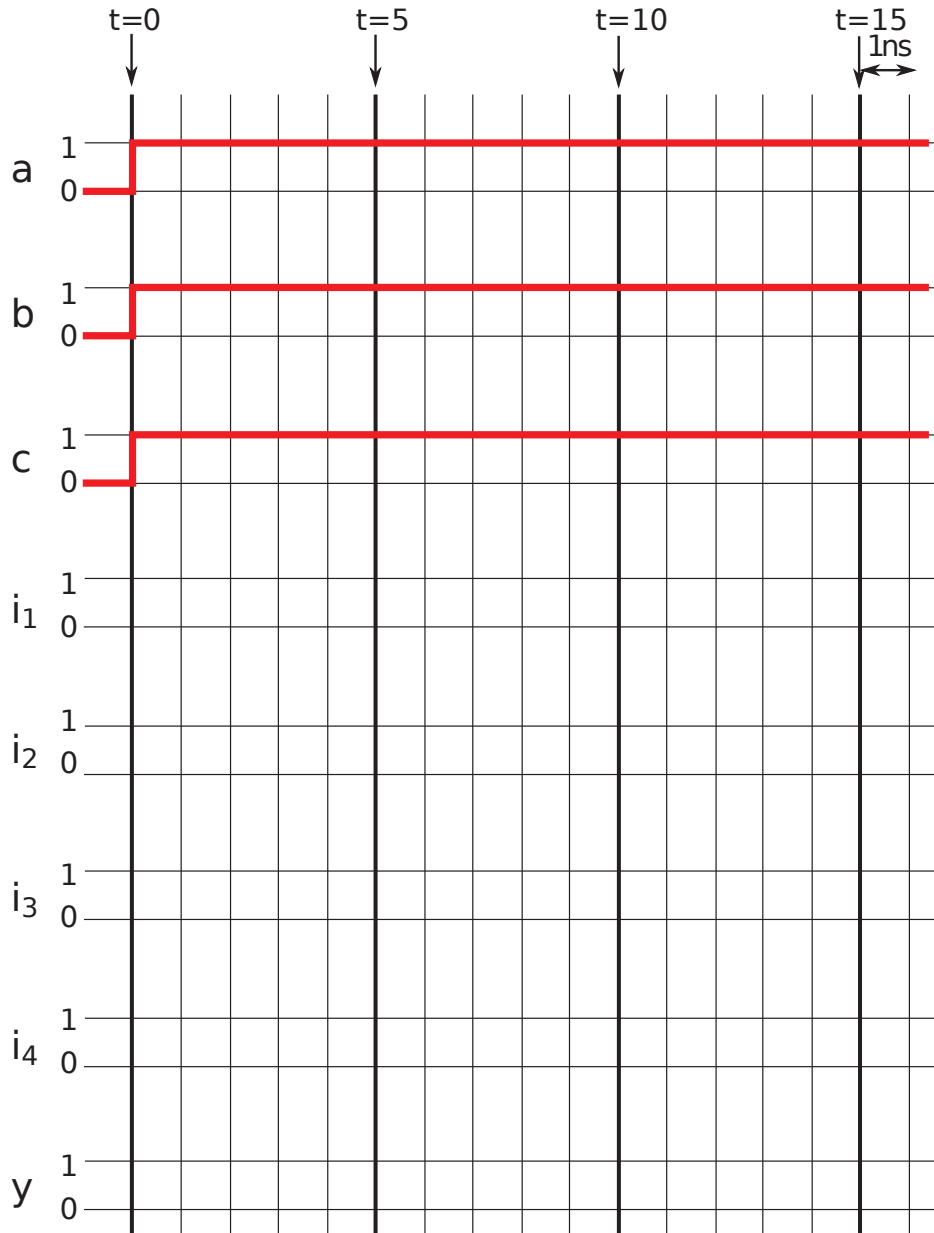
Aufgabe 2 *CMOS-Technologie*

1. CMOS-Schaltnetz:

2. Realisierte Schaltfunktion:

Aufgabe 3 Laufzeiteffekte

1. Zeitdiagramm:

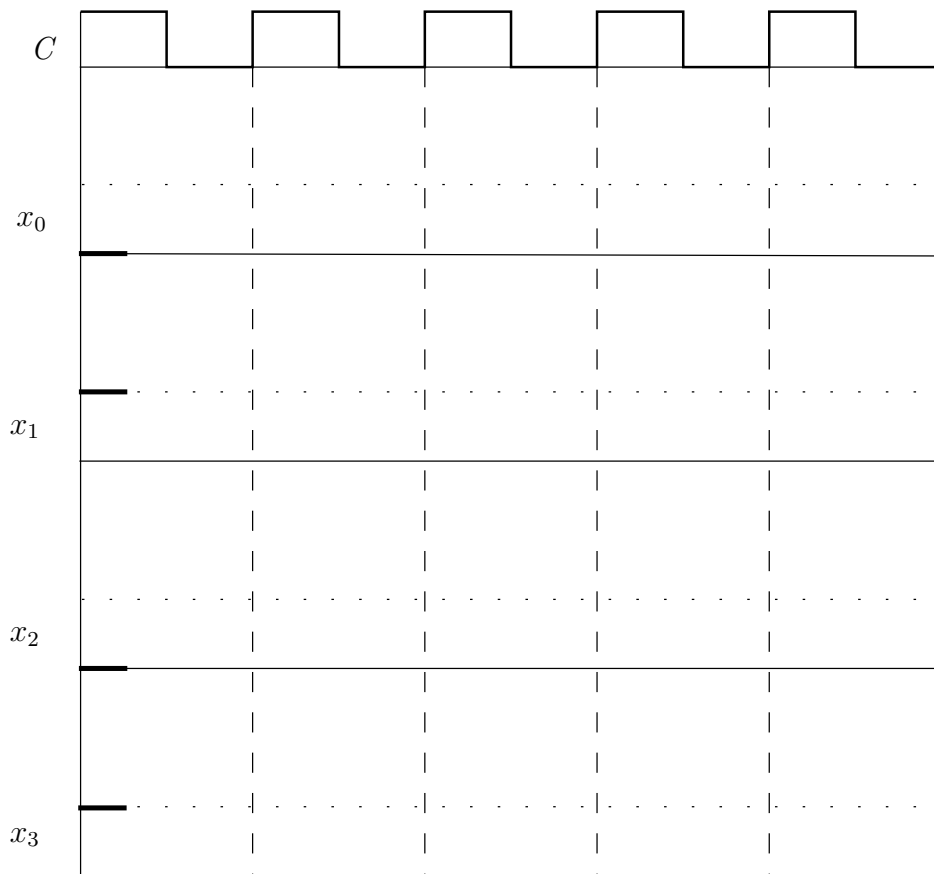
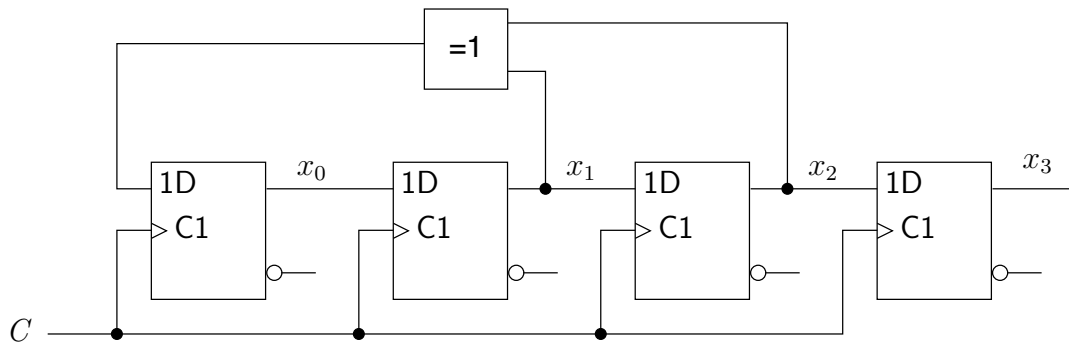


2. Hasardfehler (falls ja, Analyse):

3. Eingabe-, Ausgabe-, und Zustandsfolgen:

t	1	2	3	4	5	6	7	8	9	10
Z_i	Z_0		Z_2		Z_2	Z_0		Z_2		Z_1
$e(t)$	1	0		1		0				1
$a(t)$	0	0	0				1			1

4. Verläufe der Signale x_0, x_1, x_2 und x_3 :



Aufgabe 5 *Rechnerarithmetik & Codes*

1. Anzahl der Prüfbits:

2. $21, 11_3$ als Dezimalzahl:

3. $F0, A1_{16}$ als Zahl zur Basis 8:

4. Bereiche:

Begründung:

5. 1001 1000 0000 0000 0000 0000 0001 0100 :

(a) BCD:

(b) Vorzeichenlose Dualzahl:

(c) Gleitkomma-Zahl im IEEE-754-Standard in einfacher Genauigkeit: