

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 29. März 2023, 11:00 – 13:00 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur Endergebnisse und Rechenweg ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen so kurz und präzise wie möglich. Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz lässt nicht auf den Umfang einer korrekten Lösung schließen.
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Minimierungsverfahren* (9 Punkte)

Eine vollständig definierte Schaltfunktion $y = f(d, c, b, a)$ ist gegeben durch

$$y = \text{MAXt}(0, 1, 4, 5, 8, 10, 12, 14).$$

1. Tragen Sie die Funktion f in das KV-Diagramm im Lösungsblatt ein. Zeichnen Sie *alle* Prim-Nullblöcke klar und eindeutig ein und geben Sie die zugehörigen Primimplikante an. 3 P.
2. Geben Sie *alle* konjunktiven Minimalformen (KMF) von f an. 1 P.
3. Geben die kürzeste Gleichung für f an, die als Ausgangspunkt für die Gewinnung *aller* Primimplikanten mit Hilfe des Nelson-Verfahrens geeignet ist. 1 P.

Eine weitere, vollständig definierte Schaltfunktion $z = g(d, c, b, a)$ ist gegeben durch den Würfel ihrer Einstellen \mathcal{C}_1 . Die Variablenreihenfolge im Würfel ist d, c, b, a .

$$\mathcal{C}_1 = \{1, 1, -, 1\}, \{1, 0, -, 1\}, \{1, 0, -, 0\}, \{0, 1, 1, -\}, \{0, 0, 1, 1\}$$

4. Bestimmen Sie mit Hilfe des Consensus-Verfahrens die Menge aller Primimplikanten. Die prinzipielle Vorgehensweise bei der Anwendung des Consensus-Verfahrens soll aus der Lösung ersichtlich sein. Verwenden Sie hierzu die im Lösungsblatt vorbereitete Tabelle. 4 P.

Aufgabe 2 Schaltnetze und CMOS-Technologie (10 Punkte)

Gegeben sei das in Abbildung 1 dargestellte Schaltnetz der Schaltfunktion $y = f(d, c, b, a)$:

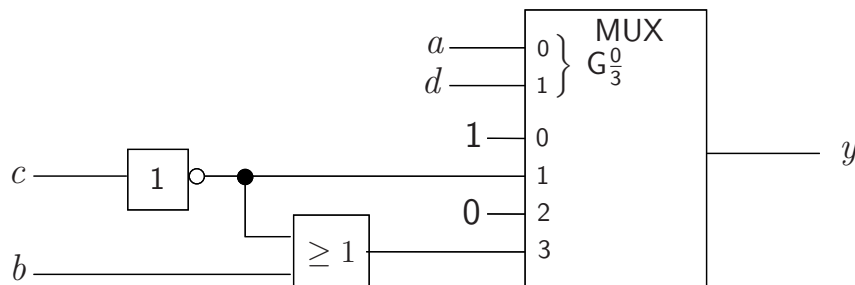


Abbildung 1: Schaltnetz der Funktion $y = f(d, c, b, a)$

1. Geben Sie die Schaltfunktion $y = f(d, c, b, a)$ an. 1 P.
2. Formen Sie die Schaltfunktion y mit Hilfe der Regeln der Schaltalgebra in eine Minimalform um. 1 P.
3. Die Schaltfunktion y soll unter ausschließlicher Verwendung von NAND-Gattern realisiert werden. Formen Sie die im letzten Aufgabenteil gefundene Minimalform entsprechend um und zeichnen Sie das zugehörige Schaltnetz. Die Eingangsvariablen stehen nur nicht negiert zur Verfügung. 3 P.
4. Die Schaltfunktion 2 P.

$$g = \text{NAND}_3(x_1, x_2, x_3) = \overline{x_1 \wedge x_2 \wedge x_3}$$

soll unter ausschließlicher Verwendung von NAND-Gattern mit zwei Eingängen realisiert werden. Wandeln Sie die Schaltfunktion entsprechend um. Zeichnen Sie das Schaltbild.

5. Geben Sie eine CMOS-Realisierung des in Abbildung 2 dargestellten 2:1-Multiplexers an. Es stehen Ihnen dabei zwei Transmission-Gates und ein Inverter zur Verfügung. Geben Sie ein vollständiges CMOS-Schaltbild inklusive der CMOS-Darstellungen für Inverter und Transmission-Gates an. 3 P.

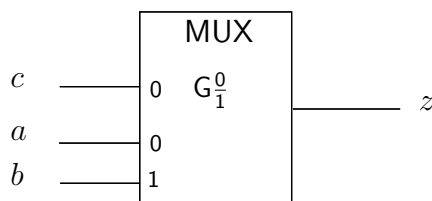


Abbildung 2: 2:1-Multiplexer

Aufgabe 3 Laufzeiteffekte (5 Punkte)

Eine Schaltfunktion $y = f(c, b, a)$ sei durch das Schaltnetz in Abbildung 3 mit den angegebenen Verzögerungszeiten realisiert. Betrachten Sie den **im Lösungsblatt** angegebenen zeitlichen Verlauf der Eingangsvariablen. Zu Beginn liegen alle Eingabevariablen stabil an.

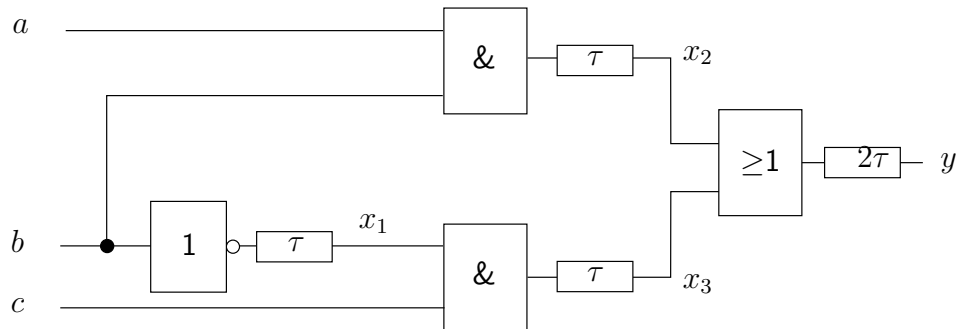


Abbildung 3: Schaltnetz der Schaltfunktion $y = f(c, b, a)$

1. Zeigen Sie anhand eines Zeitdiagramms, ob die folgenden Eingabewechsel einen Hasardfehler auslösen. Die Variablenreihenfolge sei (c, b, a) . Es reicht aus, das Zeitdiagramm vollständig auszufüllen. 3 P.
 - (a) b wechselt auf 1, d. h. Übergang $B_5 \rightarrow B_7$ zum Zeitpunkt t_0
 - (b) b wechselt auf 0 zurück, d. h. Übergang $B_7 \rightarrow B_5$ zum Zeitpunkt t_1

2. Falls Sie Hasardfehler im letzten Aufgabenteil gefunden haben, dann geben Sie an, um welchen Typ von Hasardfehlern es sich handelt und wie sie behoben werden könnten. Geben Sie hierfür einen konkreten Lösungsvorschlag an. 2 P.

Aufgabe 4 *Schaltwerke*

(12 Punkte)

1. Gegeben ist das in Abbildung 4 dargestellte Schaltwerk.

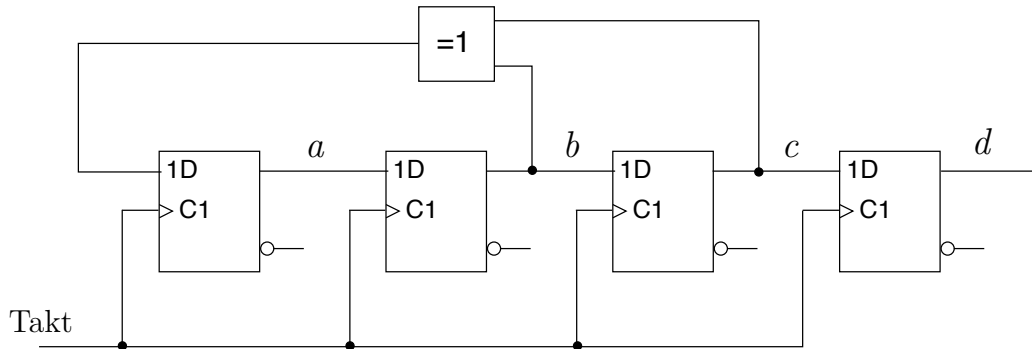


Abbildung 4: Schaltwerk

- (a) Ist das Schaltwerk synchron oder asynchron? 1 P.
- (b) Wie viele Zustände kann das Schaltwerk maximal annehmen? 1 P.
- (c) Vervollständigen Sie die Verläufe der Signale a , b , c und d im Lösungsblatt. 4 P.
2. Es soll ein synchroner modulo-8-Rückwärtszähler mit flankengesteuerten T-Flipflops entworfen werden.
- (a) Geben Sie den Automatengraphen des Zählers an. 2 P.
- (b) Stellen Sie die kodierte Ablaufabelle des Zählers auf. Verwenden Sie hierzu die im Lösungsblatt vorbereitete Tabelle. Die Zustände des Zählers seien mit Hilfe der Zustandsvariablen q_2 , q_1 und q_0 dual kodiert. 1 P.
- (c) Geben Sie die Ansteuerfunktionen der verwendeten Flipflops in minimaler Form an. 1 P.
- (d) Zeichnen Sie das Schaltbild des Zählers. 2 P.

Aufgabe 5 *Rechnerarithmetik*

(9 Punkte)

Hinweis: Geben Sie in dieser Aufgabe *immer* den Rechenweg an.

1. Wie viele Prüfbits sind für eine Einzelbit-Fehlerkorrektur in 200 Bit Datenwörtern erforderlich? 1 P.
2. Was ist der Unterschied zwischen einem *Carry-Ripple*-Addierer und einem *Carry-Lookahead*-Addierer? Wovon hängt die Additionszeit beim *Carry-Ripple*-Addierer ab? 2 P.
3. Wie viele Bits sind *mindestens* notwendig zur Darstellung der Zahl -70 als Zweierkomplementzahl? 2 P.
 - Geben Sie -70 als Zweierkomplementzahl mit minimaler Bitanzahl an.
 - Geben Sie -70 als 16-Bit-Zweierkomplementzahl an.
4. Gegeben sei die folgende 32 Bit Folge 4 P.

1000 0011 0101 1000 0000 0000 0000 0101

Was stellt diese Folge dar, wenn sie interpretiert wird als

- (a) BCD-Zahl.
- (b) Vorzeichenlose Dualzahl. Geben Sie den dezimalen Wert an.
- (c) Gleitkommazahl im IEEE-754-Standard in einfacher Genauigkeit. Geben Sie den dezimalen Wert an.

Hinweis: Sie brauchen die Zweier-Potenzen nicht explizit auszurechnen.

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 29. März 2023, 11:00 – 13:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

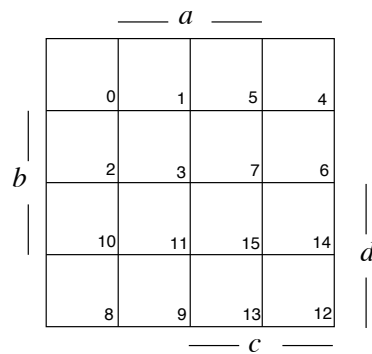
Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 9 Punkten
Aufgabe 2	von 10 Punkten
Aufgabe 3	von 5 Punkten
Aufgabe 4	von 12 Punkten
Aufgabe 5	von 9 Punkten
Rechnerorganisation (TI-2)	
Aufgabe 6	von 7 Punkten
Aufgabe 7	von 5 Punkten
Aufgabe 8	von 15 Punkten
Aufgabe 9	von 6 Punkten
Aufgabe 10	von 7 Punkten
Aufgabe 11	von 5 Punkten

Gesamtpunktzahl:	
-------------------------	--

	Note:
--	--------------

Aufgabe 1 *Schaltfunktionen*

1.



2. Konjunktive Minimalformen:

3. Ausgangsgleichung für das Nelson-Verfahren:

4.

Nr.	gebildet aus	Würfel	gestrichen wegen
1		1 1 – 1	
2		1 0 – 1	
3		1 0 – 0	
4		0 1 1 –	
5		0 0 1 1	

Die Menge der Primimplikanten:

Name:

Vorname:

Matr.-Nr.:

3

Aufgabe 2 *Schaltnetze und CMOS-Technologie*

1. y :

2. Minimalform von y :

Name:

Vorname:

Matr.-Nr.:

4

3. Minimalform von y in NAND-Form:

Schaltnetz:

4. Realisierung von $g(x_1, x_2, x_3)$ mit NAND-Gattern:

Schaltbild:

Name:

Vorname:

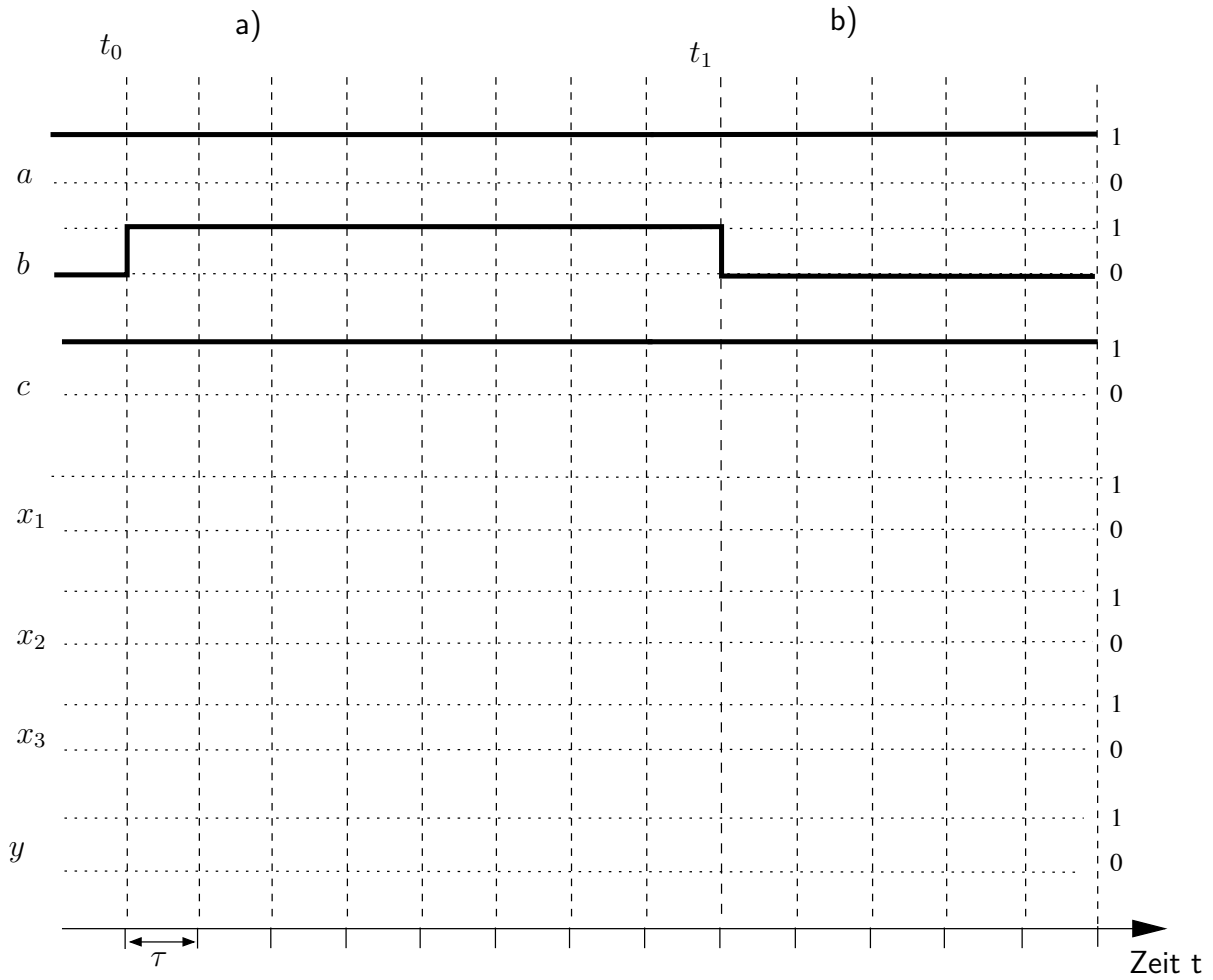
Matr.-Nr.:

5

5. CMOS-Realisierung eines 2:1-Multiplexers:

Aufgabe 3 *Laufzeiteffekte*

1.



Name:

Vorname:

Matr.-Nr.:

7

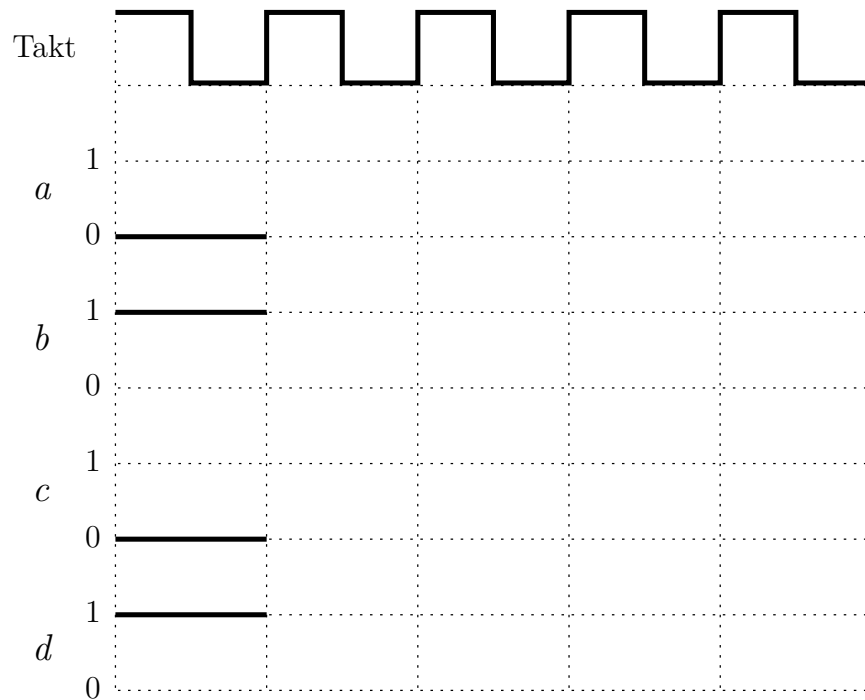
2. Typ des Fehlers und Behebungsmöglichkeit:

Aufgabe 4 *Schaltwerke*

- (a) Das Schaltwerk ist:

(b) Maximale Anzahl der Zustände ist:

(c) Verläufe der Signale a , b , c und d :



- (a) Automatengraph:

(b) Kodierte Ablaftabelle:

q_2^t	q_1^t	q_0^t	q_2^{t+1}	q_1^{t+1}	q_0^{t+1}
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

(c) Minimalformen der Ansteuerfunktionen der Flipflops:

(d) Schaltbild des Zählers:

Aufgabe 5 *Rechnerarithmetik*

1. Anzahl der Prüfbits:

2. *Carry-Ripple*-Addierer und *Carry-Lookahead*-Addierer:

3. Mindest-Bitanzahl für die Darstellung von -70 als Zweierkomplementzahl:

- -70 mit minimaler Bitanzahl als Zweierkomplementzahl:

- -70 als 16-Bit-Zweierkomplementzahl:

Name:

Vorname:

Matr.-Nr.:

11

4. 1000 0011 0101 1000 0000 0000 0000 0101

(a) BCD:

(b) Vorzeichenlose Dualzahl:

(c) Gleitkommazahl im IEEE-754-Standard in einfacher Genauigkeit: