

Aufgabenblätter zur Prüfung

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 27. März 2024, 12:00 – 14:00 Uhr

- Beschriften Sie bitte gleich zu Beginn jedes Lösungsblatt deutlich lesbar mit Ihrem Namen und Ihrer Matrikelnummer.
- Diese Aufgabenblätter werden nicht abgegeben. Tragen Sie Ihre Lösung deshalb ausschließlich in die für jede Aufgabe vorgesehenen Bereiche der Lösungsblätter ein. Lösungen auf separat abgegebenen Blättern werden nicht gewertet.
- Außer Schreibmaterial sind während der Klausur keine Hilfsmittel zugelassen. Täuschungsversuche durch Verwendung unzulässiger Hilfsmittel führen unmittelbar zum Ausschluss von der Klausur und zur Note „nicht bestanden“.
- Soweit in der Aufgabenstellung nichts anderes angegeben ist, tragen Sie in die Lösungsblätter bitte nur Endergebnisse und Rechenweg ein. Die Rückseiten der Aufgabenblätter können Sie als Konzeptpapier verwenden. Weiteres Konzeptpapier können Sie auf Anfrage während der Klausur erhalten.
- Halten Sie Begründungen oder Erklärungen so kurz und präzise wie möglich. Der auf den Lösungsblättern für eine Aufgabe vorgesehene Platz lässt nicht auf den Umfang einer korrekten Lösung schließen.
- Die Gesamtpunktzahl beträgt 90 Punkte. Zum Bestehen der Klausur sind mindestens 40 Punkte zu erreichen.

Viel Erfolg und viel Glück!

Aufgabe 1 *Rechnerarithmetik*

(9 Punkte)

Gegeben sei die Zahl 640_{10} als Gleitkomma-Zahl im IEEE-Format mit einfacher Genauigkeit (siehe Abbildung 1).

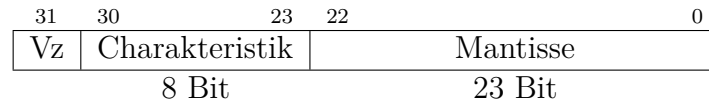


Abbildung 1: Maschinenformat des IEEE-Standards

1. Stellen Sie die Zahl 640_{10} im obigen Maschinenformat dar.
2 P.
2. Welche Bereiche (Vorzeichen, Exponent, Mantisse) ändern sich, falls die gegebene Zahl mit -4 multipliziert wird. Begründen Sie Ihre Antwort.
2 P.
3. Welche Bereiche (Vorzeichen, Exponent, Mantisse) ändern sich, falls eine beliebige Zahl mit -4 multipliziert wird. Begründen Sie Ihre Antwort.
1 P.
4. Geben Sie die kleinste, normalisierte, positive Zahl für das Maschinenformat in Abbildung 1 an. Welchen Zahlenwert hat sie im Dezimalsystem?
1 P.
5. Geben Sie die kleinste, denormalisierte, positive Zahl für das Maschinenformat in Abbildung 1 an. Welchen Zahlenwert hat sie im Dezimalsystem?
1 P.
6. Was ist der Unterschied zwischen einem *Carry Ripple*-Addierer und einem *Carry lookahead*-Addierer? Wovon hängt die Additionszeit beim *Carry Ripple*-Addierer ab?
2 P.

Hinweis: Ergebnisse können in der Form $2^i - 2^j + 7$ angegeben werden.

Aufgabe 2 *Schaltfunktion*

(10 Punkte)

Eine vollständig definierte Schaltfunktion $y = f(e, d, c, b, a)$ ist gegeben durch

$$y = \text{MINT}(0, 3, 4, 7, 8, 11, 12, 15, 16, 19, 20, 23, 24, 28).$$

1. Tragen Sie die Funktion y in das KV-Diagramm auf dem Lösungsblatt ein. Zeichnen Sie *alle* Prim-Einsblöcke klar und eindeutig ein und geben Sie die zugehörigen Primimplikante an.

4 P.

2. Geben Sie *alle* disjunktiven Minimalformen (DMF) von y an.

1 P.

3. Vereinfachen Sie die folgenden Schaltfunktionen schaltagebraisch so weit wie möglich:

4 P.

(a) $z_0 = (a \wedge (a \vee b)) \wedge (a \vee (a \wedge b))$

(b) $z_1 = ((a \vee b) \wedge (a \vee \bar{b})) \vee ((b \wedge a) \vee (b \wedge \bar{a}))$

(c) $z_2 = (a \rightarrow b) \vee (b \leftarrow a)$

(d) $z_3 = (a \nabla b) \overline{\wedge} (a \leftrightarrow b)$

4. Was versteht man unter dem Dualitätsprinzip der Booleschen Algebra?

1 P.

Aufgabe 3 *CMOS-Technologie*

(9 Punkte)

1. Realisieren Sie die folgende Schaltfunktion y als CMOS-Schaltnetz

6 P.

$$y = a c \vee e d \vee b f g$$

Die Verwendung von negierten Eingangsvariablen sei nicht erlaubt.

2. Welche Schaltfunktion wird durch das CMOS-Schaltnetz realisiert, dessen n-MOS-Netz in Abbildung 2 näher beschrieben ist?

3 P.

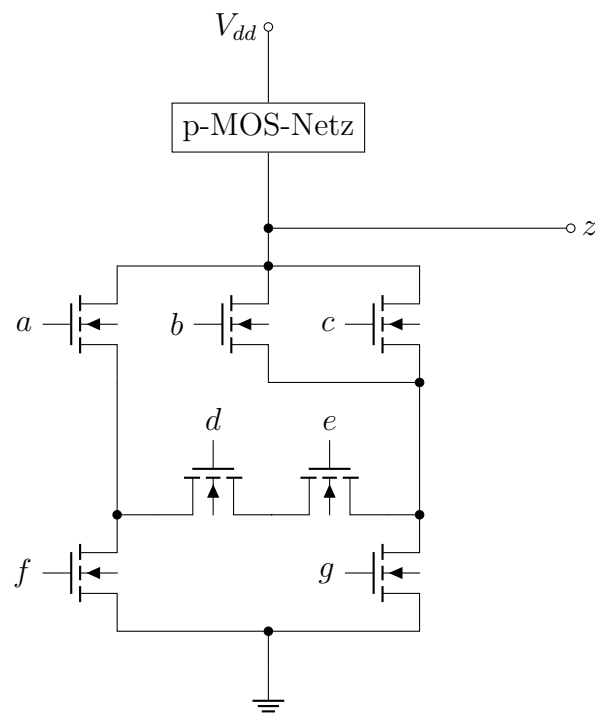


Abbildung 2: CMOS-Schaltnetz

Aufgabe 4 *Laufzeiteffekte*

(6 Punkte)

Gegeben sei die Schaltfunktion

$$y = h(d, c, b, a) = d c \vee d b \vee \bar{d} b a \vee c \bar{b} a$$

1. Untersuchen Sie die folgenden Übergänge auf Funktionshazards.

2 P.

$$(0, 0, 0, 0) \rightarrow (1, 0, 1, 1) \quad \text{und} \quad (1, 1, 0, 0) \rightarrow (0, 1, 1, 1)$$

Um welchen Hazardtyp handelt es sich, falls der entsprechende Übergang hazardbehaftet ist. Begründen Sie Ihre Antwort.

2. Geben Sie eine Realisierung der Funktion y an, die frei von allen statischen Strukturhazards ist. Begründen Sie Ihre Antwort. Zeichnen Sie das zugehörige Schaltnetz.

4 P.

Aufgabe 5 *Schaltwerke*

(11 Punkte)

Gegeben sei der in Abbildung 3 dargestellte Automatengraph.

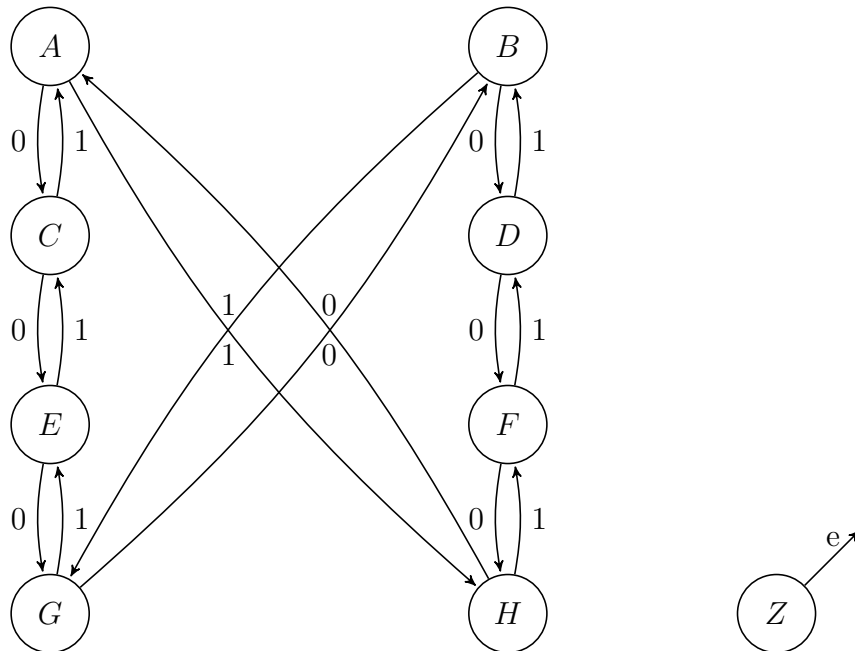


Abbildung 3: Automatengraph mit 8 Zuständen

1. Geben Sie die zum Automatengraph in Abbildung 3 zugehörige codierte Ablauf-
tabelle an. Gehen Sie davon aus, dass die Zustände aufsteigend binär codiert sind
(A → 000, B → 001, usw.). 2 P.
2. Der Automat soll als synchrones Schaltwerk implementiert werden. Es stehen Ih-
nen 3 RS-Flipflops zur Verfügung. Erweitern Sie die codierte Ablauf-tabelle mit den
Ansteuervariablen der Flipflops und tragen Sie die jeweiligen Ansteuerwerte ein. 3 P.
3. Geben Sie die Ansteuerfunktionen der Flipflops an. 3 P.

Gegeben seien die drei Ansteuerfunktionen t_0 , t_1 und t_2 von drei T-Flipflops eines synchro-
nen Schaltwerkes. Die Ausgabe sei definiert über die Ausgabefunktion a . Das Schaltwerk
besitzt zudem die zwei Eingangsvariablen m und n .

$$t_0 = q_0 m \vee \bar{q}_1 n$$

$$t_1 = q_1 m \vee q_0 n$$

$$t_2 = \bar{q}_2 n$$

$$a = m n \vee q_0 q_1 q_2$$

4. Zeichnen Sie eine Realisierung des synchronen Schaltwerkes mit den gegebenen Bau-
elementen. 3 P.

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 27. März 2024, 12:00 – 14:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)

Aufgabe 1	von 9 Punkten
Aufgabe 2	von 10 Punkten
Aufgabe 3	von 9 Punkten
Aufgabe 4	von 6 Punkten
Aufgabe 5	von 11 Punkten

Rechnerorganisation (TI-2)

Aufgabe 6	von 12 Punkten
Aufgabe 7	von 6 Punkten
Aufgabe 8	von 12 Punkten
Aufgabe 9	von 10 Punkten
Aufgabe 10	von 5 Punkten

Übungsscheine:

Digitaltechnik und Entwurfsverfahren (TI-1)	von 2 Punkten
Rechnerorganisation (TI-2)	von 2 Punkten

Gesamtpunktzahl:

--

Note:

--

Aufgabe 1 *Rechnerarithmetik*

1. Die Zahl 640_{10} im IEEE-Format:

2. Bereiche:

Begründung:

3. Bereiche:

Begründung:

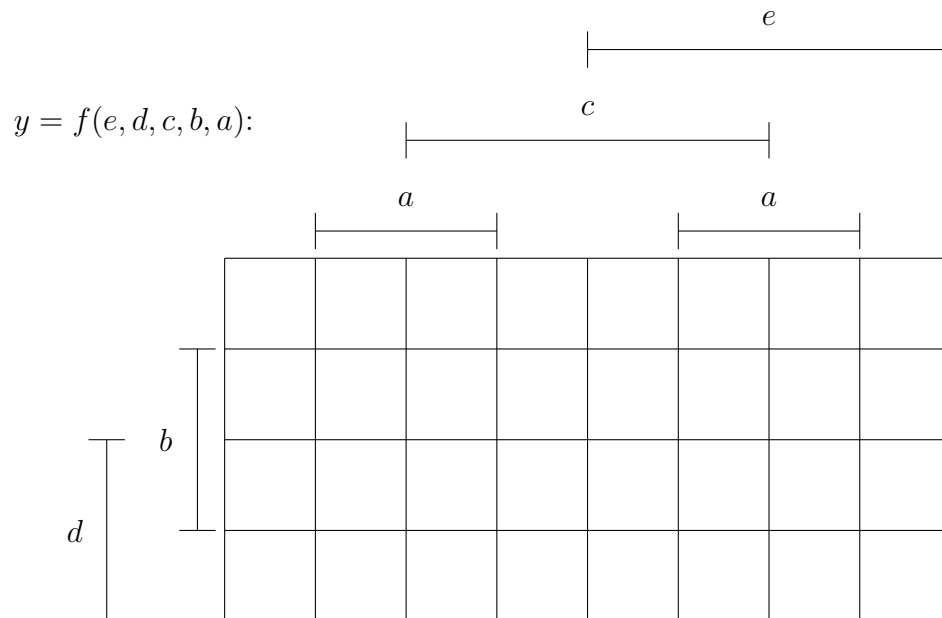
4. Kleinste normalisierte positive Zahl:

5. Kleinste denormalisierte positive Zahl:

6. *Carry Ripple*-Addierer und *Carry lookahead*-Addierer:

Aufgabe 2 *Schaltfunktion*

1. KV-Diagramm:



Primimplikante:

2. Disjunktive Minimalformen (DMF):

3. Minimierte Schaltfunktionen:

(a) $z_0 = (a \wedge (a \vee b)) \wedge (a \vee (a \wedge b))$

Name:

Vorname:

Matr.-Nr.:

4

(b) $z_1 = ((a \vee b) \wedge (a \vee \bar{b})) \vee ((b \wedge a) \vee (b \wedge \bar{a}))$

(c) $z_2 = (a \rightarrow b) \vee (b \leftarrow a)$

Name:

Vorname:

Matr.-Nr.:

5

(d) $z_3 = (a \vee b) \wedge (a \leftrightarrow b)$

4. Dualitätsprinzip:

Name:

Vorname:

Matr.-Nr.:

6

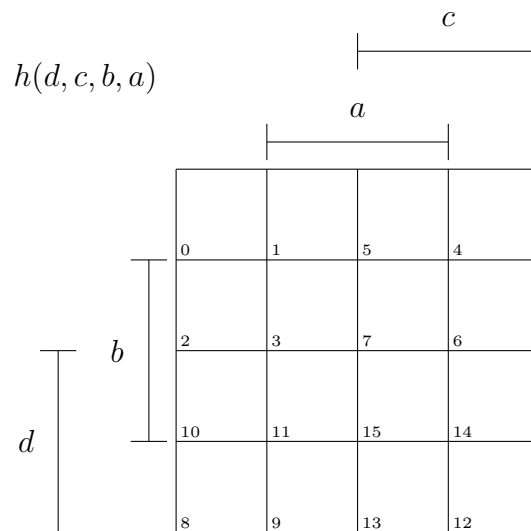
Aufgabe 3 *CMOS-Technologie*

1. CMOS-Schaltnetz:

2. Schaltfunktion z :

Aufgabe 4 *Laufzeiteffekte*

1.



Übergang $(0, 0, 0, 0) \rightarrow (1, 0, 1, 1)$:

Übergang $(1, 1, 0, 0) \rightarrow (0, 1, 1, 1)$:

2. Strukturhazardfreie Realisierung:

Name:

Vorname:

Matr.-Nr.:

9

3. Ansteuerfunktionen der Flipflops:

Name:

Vorname:

Matr.-Nr.:

10

4. Realisierung synchrones Schaltwerk: