

Lösung 1

(4 Punkte)

- Es handelt sich um taktflankengesteuerte RS-Flipflops, die durch die positive Taktflanke getaktet sind. Liegt der Eingang S auf logisch 1, so wird das Flipflop gesetzt, d.h. der Ausgang des Flipflops geht mit der nächsten ansteigenden Taktflanke auf logisch 1. Mit $R = 1$ wird das Flipflop rückgesetzt, d.h. der Ausgang geht mit der nächsten ansteigenden Taktflanke auf logisch 0. Sind beide Eingänge 0, so behält das Flipflop den alten Ausgangswert bei.

1 P.

Dies lässt sich mit folgender Gleichung modellieren:

$$q^{t+1} = s^t \vee \bar{r}^t q^t$$

Hier wird das Flipflop wie folgt angesteuert: (Index 0: linkes Flipflop, Index 1: rechtes Flipflop)

$$r_0^t = \bar{e}^t \quad s_0^t = e^t \quad r_1^t = e^t \leftrightarrow q_0^t \quad s_1^t = \bar{e}^t q_0^t$$

- Ausgabe- und Überföhrungsfunktionen:

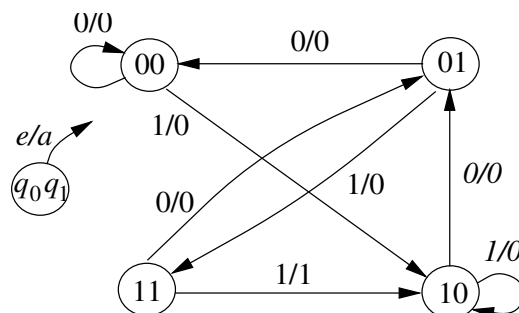
2 P.

$$a^t = e^t q_0^t q_1^t \quad q_0^{t+1} = e^t \quad q_1^{t+1} = (\bar{e} q_0 \vee e \bar{q}_0 q_1)^t$$

Kodierte Ablauffabelle

q_0^t	q_1^t	e^t	a^t	q_0^{t+1}	q_1^{t+1}
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	0	1	1
1	0	0	0	0	1
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	1	1	0

Automatengraph:



3. Die Ausgangsvariable a ist lediglich im Zustand 11 bei der Eingabe 1 gleich 1, sonst ist sie gleich 0. Es ist also zu untersuchen, welche Eingangsvariablen diesen speziellen Ausgabewert verursachen. Verfolgt man nun das Übergangsdiagramm, erkennt man, dass das Schaltwerk die Eingabe 1011 erkennt und im Erkennungsfall eine 1 ausgibt. Überlappungen sind hierbei zulässig. 1 P.

Lösung 2

(10 Punkte)

1. Schaltwerk 1: Zählt rückwärts und kann bei jedem Zählerstand mit x angehalten werden. 2 P.

Schaltwerk 2: Zählt vorwärts und kann bei jedem Zählerstand mit x angehalten werden.

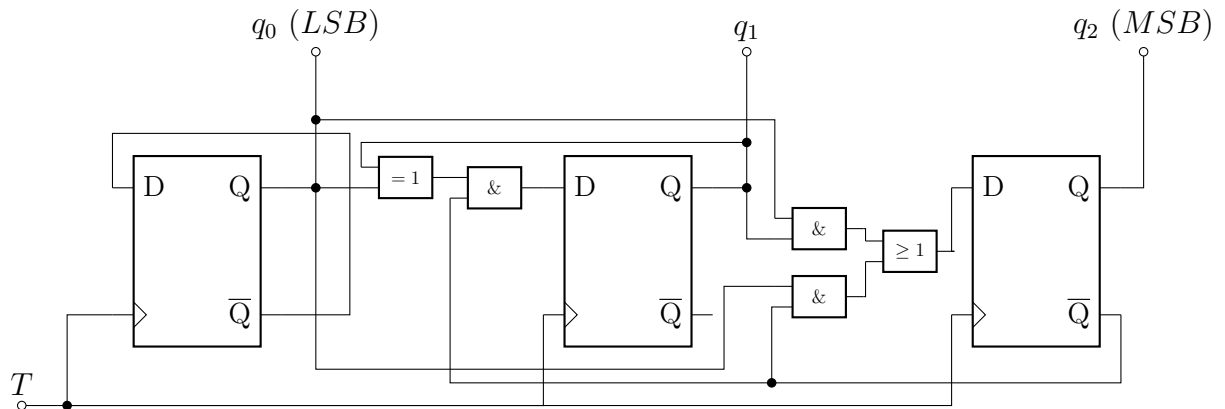
2. Schaltwerk 1 ist synchron und Schaltwerk 2 ist asynchron, da das 2. Flipflop nicht vom Systemtakt geschaltet wird. 1 P.

3. 3 Flipflops werden benötigt, da wir 6 Zustände haben muss gelten $2^{\#FlipFlops} \geq 6$. Somit muss $\#FlipFlops = 3$ sein. 1 P.

4. Ansteuerfunktionen : 6 P.

- $d_0^t = \overline{q_0}^t$
- $d_1^t = (q_0^t \overline{q_1}^t \vee \overline{q_0}^t q_1^t) \wedge \overline{q_2}^t$
- $d_2^t = \overline{q_2}^t q_0^t \vee q_1^t q_0^t$

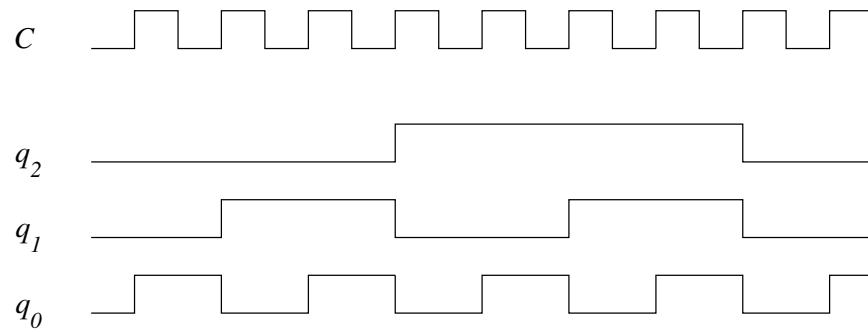
Schaltbild:

Lösung 3

(10 Punkte)

1. Die Schaltung ist als asynchrones Schaltwerk zu klassifizieren, weil die Takteingänge des zweiten und dritten Flipflops nicht mit den Systemtakt C beschaltet sind. 1 P.

2. Zeitdiagramm: 3 P.

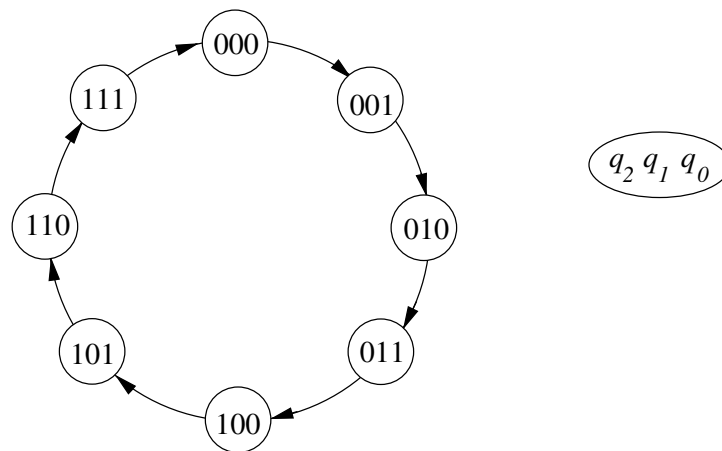


3. Die Schaltung kann als mod-8-Dualzähler oder als Frequenzteiler verwendet werden.

1 P.

4. Übergangsdiagramm:

3 P.



Ansteuertabelle:

Nr.	q_2^t	q_1^t	q_0^t	$q_2^{t+1} = d_2^t$	$q_1^{t+1} = d_1^t$	$q_0^{t+1} = d_0^t$
0	0	0	0	0	0	1
1	0	0	1	0	1	0
2	0	1	0	0	1	1
3	0	1	1	1	0	0
4	1	0	0	1	0	1
5	1	0	1	1	1	0
6	1	1	0	1	1	1
7	1	1	1	0	0	0

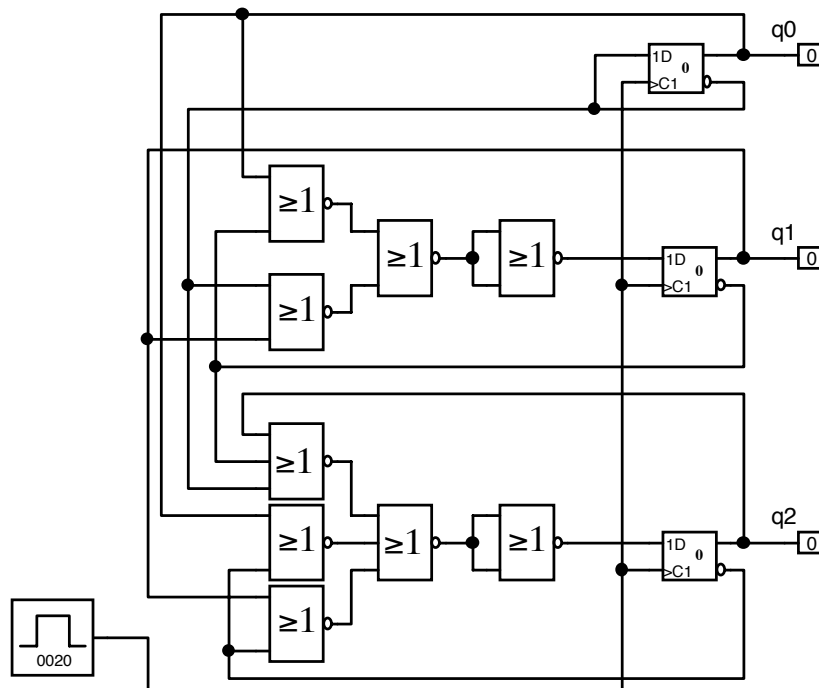
Minimierung der Ansteuerfunktionen (z.B. mit Hilfe von KV-Diagrammen):

$$q_2^{t+1} = q_2^t \bar{q}_0^t \vee q_2^t \bar{q}_1^t \vee \bar{q}_2^t q_1^t q_0^t$$

$$q_1^{t+1} = q_1^t \bar{q}_0^t \vee \bar{q}_1^t q_0^t$$

$$q_0^{t+1} = \bar{q}_0^t$$

Schaltbild nach einer NOR/NOR-Wandlung:



In der synchronen Schaltung werden 9 NOR-Gatter zusätzlich gebraucht.

5. Die asynchrone Schaltung ist langsamer, da das zweite (dritte) Flipflop mit dem Ausgang q_1 (q_2) erst dann reagiert, wenn der Ausgang des ersten (zweiten) Flipflops von 1 auf 0 umgeschaltet hat. Dies macht sich besonders dann störend bemerkbar, wenn mehrere Zählstufen kaskadiert werden sollen. Auf der anderen Seite wird der Gatteraufwand für den Synchronzähler bei zusätzlichen Stufen noch größer. Daher verwendet man in der Praxis meist eine Kombination von asynchron kaskadierten und intern synchron aufgebauten Zählern.

2 P.