

Digitaltechnik und Entwurfsverfahren im Sommersemester 2024

Aufgaben zu den Tutorien in der Woche
vom 27. bis 31. Mai 2024

Prof. Dr.-Ing. Uwe D. Hanebeck
Geb. 50.20, Rm. 140

Roman Lehmann, M. Sc.
Geb. 07.21, Rm. B2-314.1

Email: roman.lehmann@kit.edu

Lernziele:

- Wiederholung: NAND_k -/ NOR_k -Funktionen (Unterschied zu $\bar{\wedge}$ und $\bar{\vee}$!) und Umwandlung von Funktionen in NAND_k -/ NOR_k -Form
- p- und n- dotierter Halbleiter
- Funktionsweise eines Feldeffekttransistors (MOSFET)
- Man unterscheidet nMOS- (negative Ladungsträger: Elektronen) und pMOS-Transistoren (positive Ladungsträger: Löcher bzw. Defektelektronen):
nMOS-Transistoren leiten bei einem Hi-Pegel am Gate; pMOS-Transistoren leiten bei einem Lo-Pegel am Gate.

Aufgabe 1

1. Skizzieren Sie den prinzipiellen Aufbau eines selbstsperrenden n-Kanal-MOS-Feldeffekttransistors (MOSFET). Aus der Zeichnung sollen die Bereiche unterschiedlicher Leitfähigkeit und die Transistoranschlüsse klar erkennbar sein.
2. Die Drain-Source-Spannung U_{DS} sei positiv. Erläutern Sie die Wirkungsweise eines solchen Transistors, wenn die Gate-Source-Spannung positiv ist ($U_{GS} > 0$). Warum wird der MOSFET als „selbstsperrend“ bezeichnet?
3. Warum werden Schaltkreise in der Regel aus selbstsperrenden MOSFETs aufgebaut?
4. MOSFETs werden auch *Unipolartransistoren* genannt. Begründen Sie diese Namensgebung.
5. Nehmen Sie jeweils Stellung zu den beiden folgenden Aussagen. Falls eine der Aussagen falsch sein sollte, begründen Sie warum.
 - Der Gate-Eingang eines MOSFETs ist sehr hochohmig, weswegen dort (quasi) kein Strom fließen kann.
 - Bei der p-Dotierung werden Elemente mit mehr als vier Valenzelektronen in den Halbleiter eingebracht, zum Beispiel Phosphor.

Aufgabe 2

Gegeben sei das in Abbildung 1 dargestellte Schaltnetz aus nMOS- und pMOS Transistoren. Eine zweistellige Schaltfunktion $y = f(b, a)$ wird durch dieses Schaltnetz in *positiver Logik* realisiert, d.h. der Spannungspegel V_{dd} wird als der Wert 1 und der Spannungspegel GND als der Wert 0 definiert.

1. Stellen Sie die Funktionstabelle auf. Welche Schaltfunktion wird durch $y = f(b, a)$ realisiert? Wie lautet die disjunktive Minimalform (DMF) der Funktion y ?
2. Die Schaltfunktion $z = g(b, a) = b \rightarrow a$ soll durch ein CMOS-Schaltnetz realisiert werden. Nehmen Sie an, dass nur CMOS-Inverter und CMOS-Gatter mit zwei Eingängen für die Schaltfunktion NOR zur Verfügung stehen. Die Eingangsvariablen stehen lediglich bejaht zur Verfügung. Zeichnen Sie das Transistorschaltbild des resultierenden Schaltnetzes in der CMOS-Technologie.
3. Warum sind NAND-Schaltungen NOR-Schaltungen als Basiselemente in der CMOS-Technologie vorzuziehen?

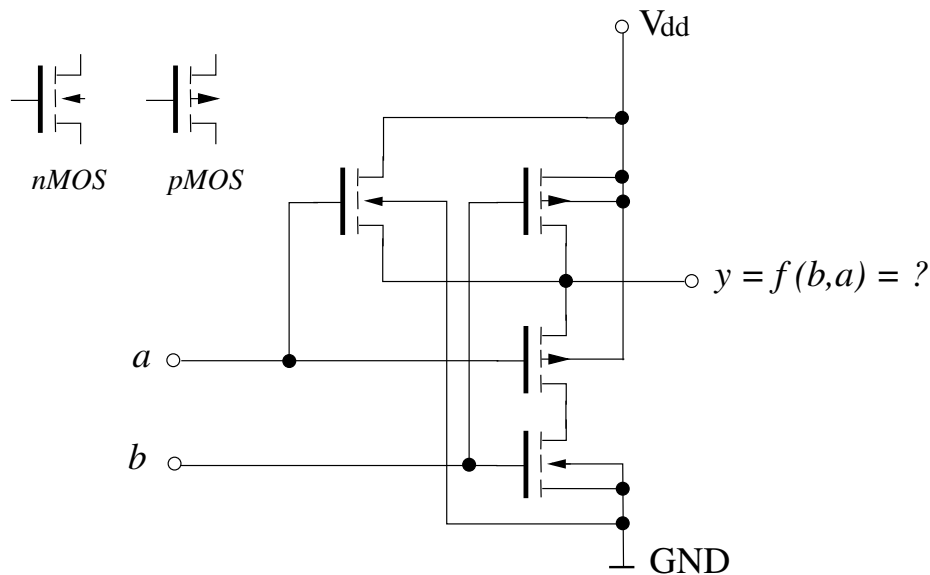


Abbildung 1: Schaltnetz