

Digitaltechnik und Entwurfsverfahren im Sommersemester 2024

Aufgaben zu den Tutorien in der Woche
vom 15. bis 19. Juli 2024

Prof. Dr.-Ing. Uwe D. Hanebeck
Geb. 50.20, Rm. 140

Roman Lehmann, M. Sc.
Geb. 07.21, Rm. B2-314.1

Email: roman.lehmann@kit.edu

Lernziele:

- Wiederholung der Themen der letzten Woche: Flipflops, Entwurf synchroner Schaltwerke
- Flipflops mit asynchronem Rücksetzeingang
- Spezielle Bausteine: Register, Schieberegister, synchrone/asynchrone Zähler
- Zusätzlich zu den unten stehenden Aufgaben sollten die verbleibenden Aufgaben aus Tutoriums-Woche 10 behandelt werden.

Aufgabe 1

Es soll ein 3-Bit Zähler als synchrones Schaltwerk mit flankengesteuerten T-Flipflops entworfen werden. Eine Eingangsvariable x legt den Zählmodus fest.

- Für $x = 0$ arbeitet das Schaltwerk als Dualzähler und zählt in der Reihenfolge

000, 001, 010, 011, 100, 101, 110, 111

- Für $x = 1$ zählt das Schaltwerk im Gray-Code in der Reihenfolge

000, 001, 011, 010, 110, 111, 101, 100

1. Geben Sie den Automatengraphen des Schaltwerks an.
2. Stellen Sie die kodierte Ablaufabelle auf. Verwenden Sie die Zustandsvariablen mit $q_i, i = 0, 1, 2, \dots, n$.

Aufgabe 2

1. Eine Schaltfunktion $y = f(d, c, b, a)$ sei durch das Multiplexer-Schaltnetz in Abbildung 1 realisiert. Geben Sie den booleschen Ausdruck für die Schaltfunktion des Multiplexer-Schaltnetzes an, der sich an der disjunktiven Darstellung von Multiplexern orientiert und keine weiteren Umformungen enthält.
2. Entwerfen Sie ein 3-Bit Schieberegister mit taktflankengesteuerten D-Flipflops. Das Schieberegister soll asynchron rücksetzbar sein. Geben Sie die Schaltung des Schieberegisters an und kennzeichnen Sie die Daten- und Steuerleitungen.

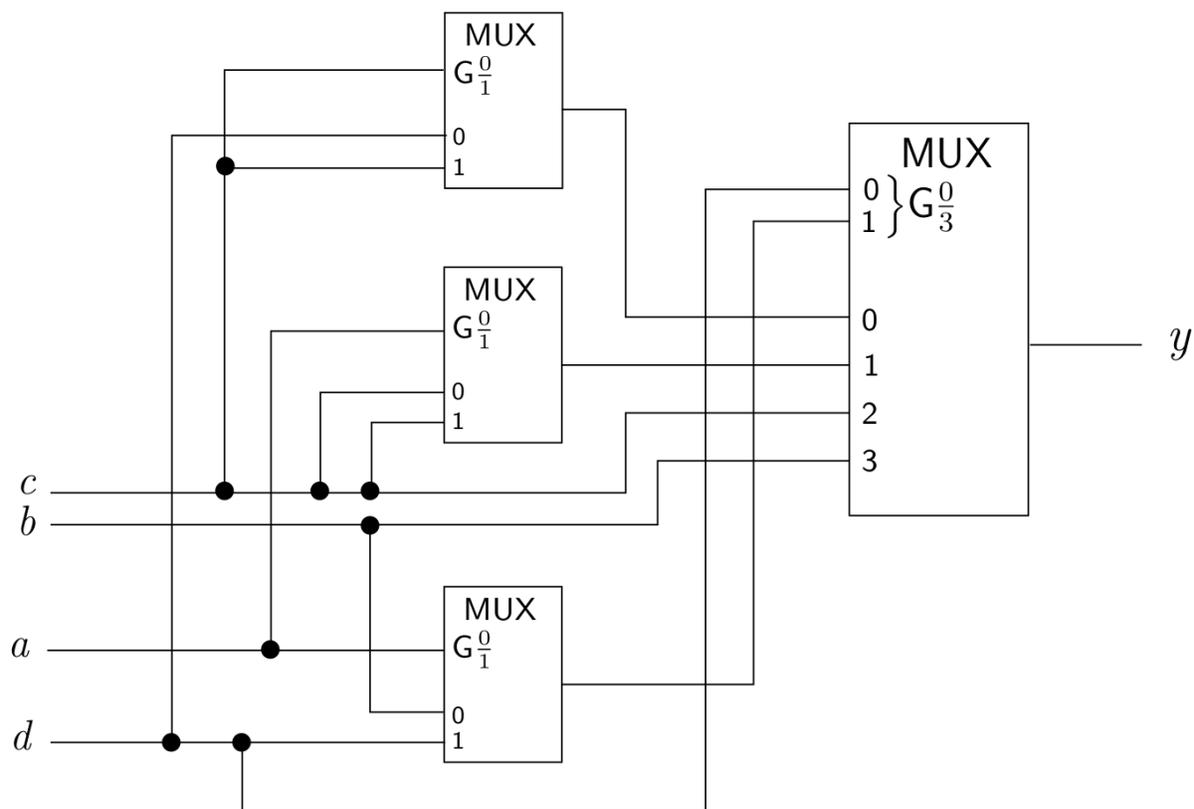


Abbildung 1: Multiplexer-Schaltnetz