Karlsruher Institut für Technologie

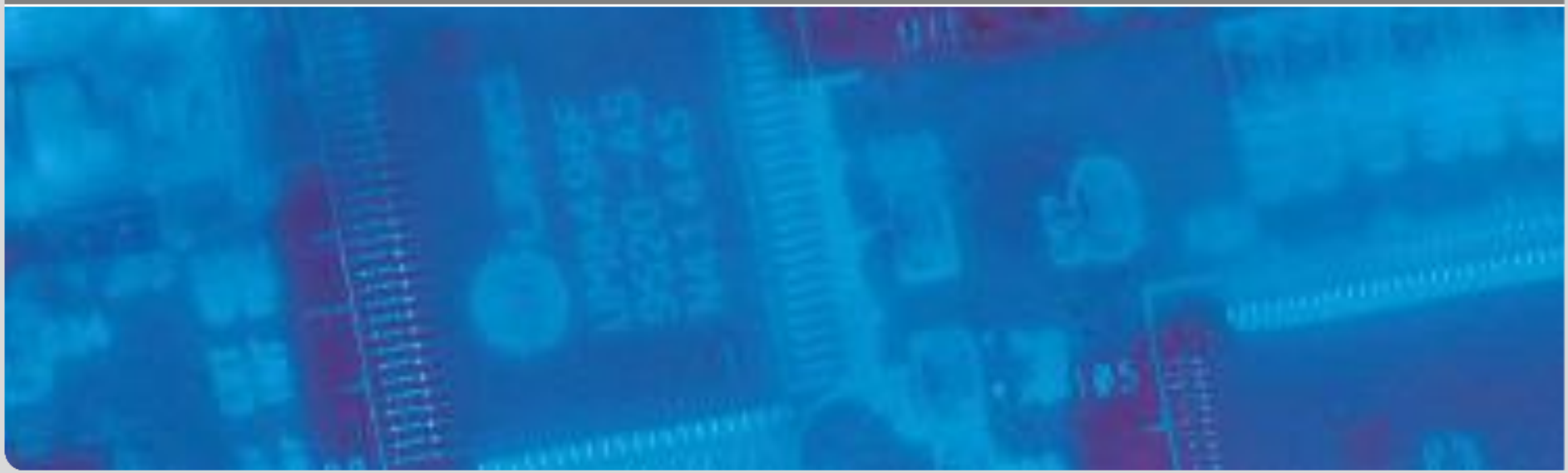
Institut für Technik der Informationsverarbeitung

Institutsleitung
Prof. Dr.-Ing. K. D. Müller-Glaser
Prof. Dr.-Ing. Dr. h. c. J. Becker
Prof. Dr. rer. nat. W. Stork

7. Übung

Digitaltechnik

Dipl. Inform. Thomas Bruckschlögl



Entwicklungssatz der Schaltalgebra

- Bezeichnet eine formale Methode, die es erlaubt, eine Funktion $f(x_n,...,x_3, x_2, x_1)$ in eine DNF (oder KNF) umzuwandeln

- Die Entwicklung der Funktion f nach der Variablen x_i

  → Aufteilung in zwei Fälle: $x_i = 1$ und $x_i = 0$

$$f(x_n,...,x_i,...,x_1) = [x_i \,\&\, f(x_n,...,1,...,x_1)] \vee [\overline{x_i} \,\&\, f(x_n,...,0,...,x_1)]$$

$$= [x_i \,\&\, f\big|_{x_i=1}] \qquad \vee [\overline{x_i} \,\&\, f\big|_{x_i=0}]$$

- Die nach x_i entwickelten Funktionen $f\big|_{x_i=1}$ und $f\big|_{x_i=0}$ werden als Restfunktionen oder Kofaktoren bezeichnet

Entwicklungssatz der Schaltalgebra

- Bei der Auswertung des Entwicklungssatzes für n Variablen: n Klammerebenen im Funktionsterm:

$$F(d,c,b,a) = b[c(1) \vee \bar{c}(\bar{a})] \vee \bar{b}[c(d(1) \vee \bar{d}(\bar{a})) \vee \bar{c}(d(a) \vee \bar{d}(0))] \ldots$$

- Methode zur erleichterten Übersicht: Rechnen mit Restfunktionen (für Multiplexer-Realisierung hilfreich):
- Beispiel: $y = f(x_1, x_2, x_3, \ldots.)$
- Entwicklung nach x_1:

  $f(1,x_2, x_3, \ldots) = ?,$ $\quad f(0,x_2,x_3,\ldots) = ?$
- Entwicklung nach x_2:

  $f(1,1, x_3, \ldots) = ?,$ $\quad f(0,1, x_3, \ldots) = ?,$

  $f(1,0, x_3, \ldots) = ?,$ $\quad f(0,0, x_3, \ldots) = ?$
- Entwicklung nach x_3: $(\ldots)$, usw.
- Weitere Auffächerung der Restfunktionen wird abgebrochen, sobald konstantwertig

1. Aufgabe

Die gegebene Schaltfunktion y = f(d, c, b, a) soll mit 2:1 Multiplexern realisiert werden. Dazu muss die Funktion nach jeder Variablen mit Hilfe des Entwicklungssatzes entwickelt werden.

$$y = \overline{a}\,\overline{c} + b + \overline{d}\,\overline{c} + adc$$

1. Aufgabe – 1.1

Entwickeln Sie die Schaltfunktion nach der Variable *b*. Geben Sie alle Zwischenschritte an.

$$y = f(d,c,b,a) = \overline{\overline{a}c} + b + \overline{\overline{d}c} + adc$$

$$f_b(d,c,1,a) = \overline{\overline{a}c} + 1 + \overline{\overline{d}c} + adc = 1$$

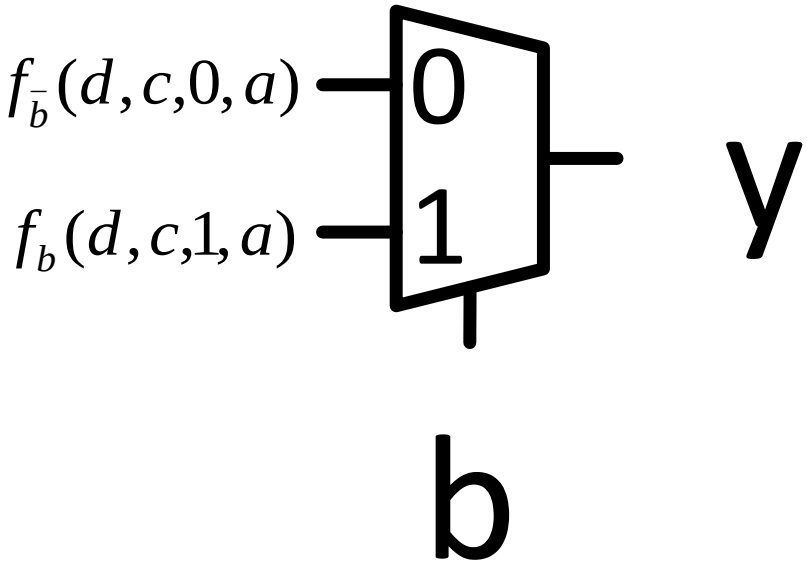
$$f_{\bar{b}}(d,c,0,a) = \overline{\overline{a}c} + 0 + \overline{\overline{d}c} + adc = \overline{\overline{a}c} + \overline{\overline{d}c} + adc$$

1. Aufgabe – 1.1

Teilrealisierung mit 2:1 Multiplexern:

$$f_{\bar{b}}(d,c,0,a) = \bar{a}\bar{c} + \bar{d}\bar{c} + adc$$

$$f_b(d,c,1,a) = 1$$



1. Aufgabe – 1.2

Entwickeln Sie die Restfunktionen zuerst nach der Variablen *c* und dann, falls erforderlich, nach den verbleibenden Variablen, so dass als Restfunktionen nur noch Konstanten übrig bleiben.

$f_b(d,c,1,a) = 1 \quad \rightarrow$ konstante Funktion, Betrachtung nicht erforderlich!!!

$f_{\bar{b}}(d,c,0,a) = \bar{a}\bar{c} + \bar{d}\bar{c} + adc \quad \rightarrow$ Entwicklung nach c !!!

1. Aufgabe – 1.2

$$f_{\bar{b}}(d,c,0,a) = \bar{a}\bar{c} + \bar{d}\bar{c} + adc$$

Entwicklung nach c:

$$\begin{aligned} f_{\bar{b}\bar{c}}(d,0,0,a) &= \bar{a}\cdot\bar{0} + \bar{d}\cdot\bar{0} + ad\cdot 0 \\ &= \bar{a}\cdot 1 + \bar{d}\cdot 1 \\ &= \bar{a} + \bar{d} \end{aligned}$$

$$\begin{aligned} f_{\bar{b}c}(d,1,0,a) &= \bar{a}\cdot\bar{1} + \bar{d}\cdot\bar{1} + ad\cdot 1 \\ &= \bar{a}\cdot 0 + \bar{d}\cdot 0 + ad \\ &= ad \end{aligned}$$

Weitere Entwicklung beider Funktionen nach *d* erforderlich !!!

1. Aufgabe – 1.2

Zunächst die Restfunktion $f_{\bar{b}\bar{c}}(d,0,0,a) = \bar{a} + \bar{d}$

Entwicklung nach d:

$$f_{\bar{b}\bar{c}\bar{d}}(0,0,0,a) = \bar{a} + \bar{0} = \bar{a} + 1 = 1$$

$$f_{\bar{b}\bar{c}d}(1,0,0,a) = \bar{a} + \bar{1} = \bar{a} + 0 = \bar{a}$$

Nun die Restfunktion $f_{\bar{b}c}(d,1,0,a) = ad$

Entwicklung nach d:

$$f_{\bar{b}c\bar{d}}(0,1,0,a) = a \cdot 0 = 0$$

$$f_{\bar{b}cd}(1,1,0,a) = a \cdot 1 = a$$

Weitere Entwicklung nach a erforderlich !!!

1. Aufgabe 1.2

Entwicklung nach a:

$$f_{\bar{b}cd}(1,1,0,a) = a \qquad f_{\bar{b}cd\bar{a}}(1,1,0,0) = 0$$

$$f_{\bar{b}cda}(1,1,0,1) = 1$$

$$f_{\bar{b}\bar{c}d}(1,0,0,a) = \bar{a} \qquad f_{\bar{b}\bar{c}d\bar{a}}(1,0,0,0) = 1$$

$$f_{\bar{b}cda}(1,1,0,1) = 0$$

Die Funktion y lautet nun:

$$y = f(d,c,b,a) = \bar{b}\cdot(\bar{c}\cdot(\bar{d}\cdot f_{\bar{b}\bar{c}\bar{d}} + d\cdot(\bar{a}\cdot f_{\bar{b}\bar{c}d\bar{a}} + a\cdot f_{\bar{b}\bar{c}da})) +$$

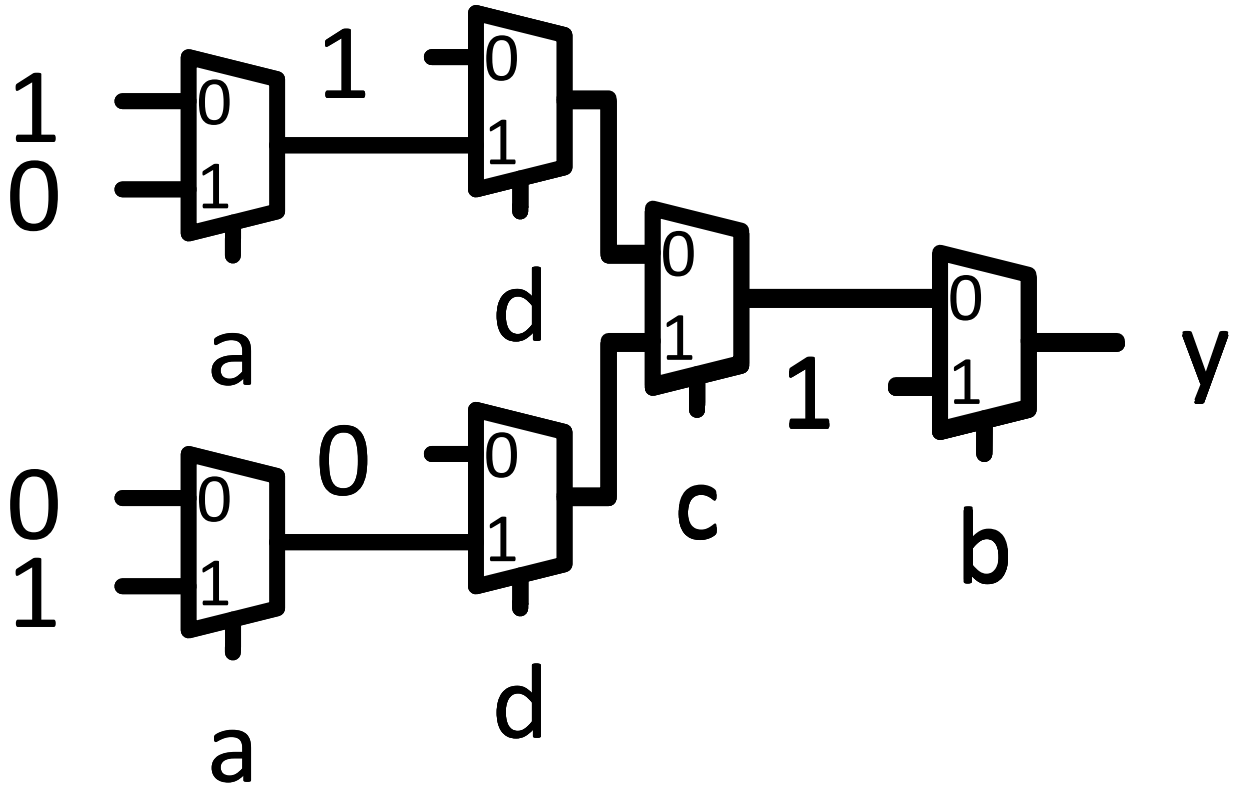
$$c\cdot(\bar{d}\cdot f_{\bar{b}c\bar{d}} + d\cdot(\bar{a}\cdot f_{\bar{b}cd\bar{a}} + a\cdot f_{\bar{b}cda}))) + b\cdot f_b$$

$$= \bar{b}\cdot(\bar{c}\cdot(\bar{d}\cdot 1 + d\cdot(\bar{a}\cdot 1 + a\cdot 0)) + c\cdot(\bar{d}\cdot 0 + d\cdot(\bar{a}\cdot 0 + a\cdot 1))) + b\cdot 1$$

1. Aufgabe – 1.2

Multiplexerrealisierung durch Heranziehen aller entwickelten Teilfunktionen

$$y = \bar{b} \cdot (\bar{c} \cdot (\bar{d} \cdot 1 + d \cdot (\bar{a} \cdot 1 + a \cdot 0)) + c \cdot (\bar{d} \cdot 0 + d \cdot (\bar{a} \cdot 0 + a \cdot 1))) + b \cdot 1$$



1. Aufgabe – 1.2 Alternative

Alternative Realisierung mittels 8:1Multiplexer

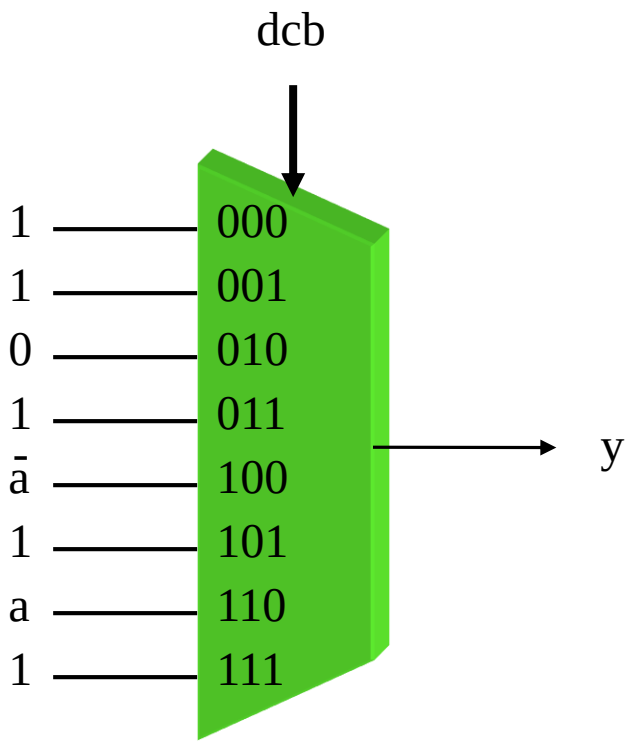
$$f_b(d,c,1,a) = 1$$

$$f_{\bar{b}c\bar{d}}(0,1,0,a) = 0$$

$$f_{\bar{b}cd}(1,1,0,a) = a$$

$$f_{\bar{b}\bar{c}\bar{d}}(0,0,0,a) = 1$$

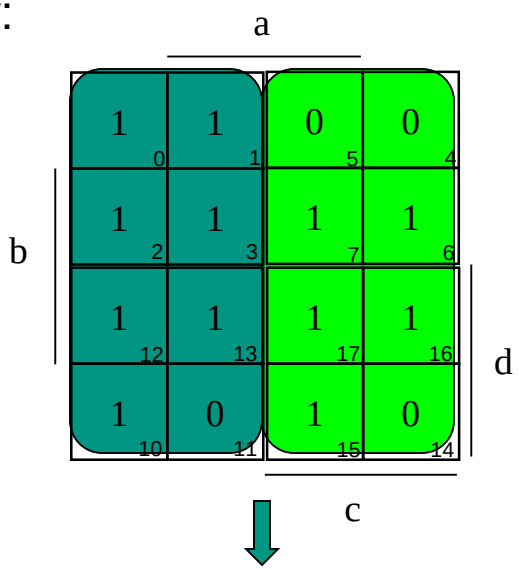
$$f_{\bar{b}\bar{c}d}(1,0,0,a) = \bar{a}$$



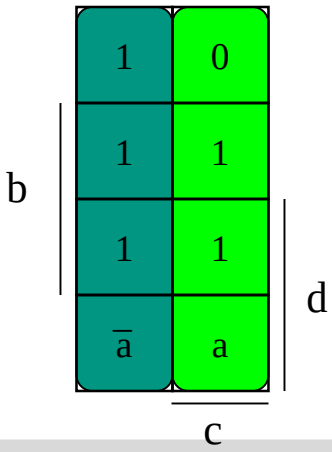
1. Aufgabe

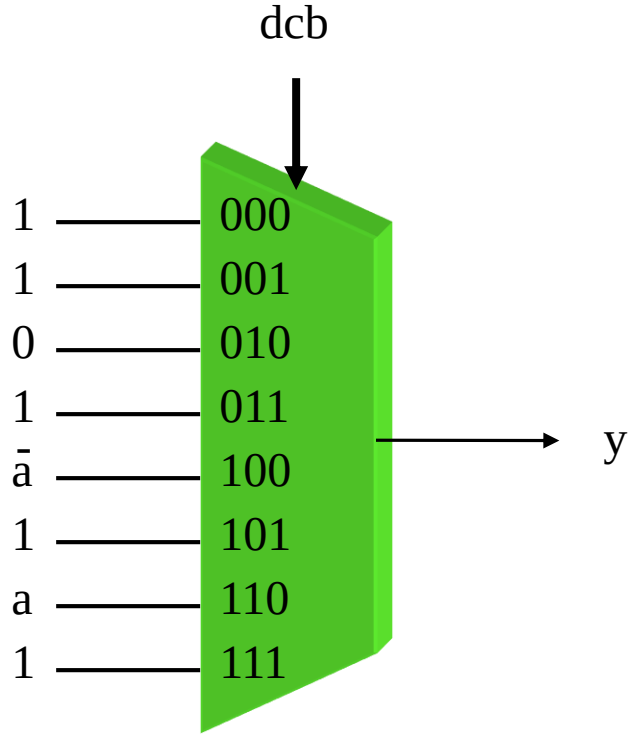
1.2 Alternative Realisierung mittels 8:1Multiplexer

y:



$$y = \overline{\overline{a}c} + b + \overline{\overline{d}c} + adc$$





2. Aufgabe - 2.1

Gegeben ist die codierte Ablauftafel eines Automaten. Bestimmen Sie die Ansteuerfunktionen für eine Realisierung des Automaten mit JK-Flipflops.

Q^n		X		Q^{n+1}		FF2		FF1	
q_2^n	q_1^n	b	a	q_2^{n+1}	q_1^{n+1}	J_2	K_2	J_1	K_1
0	0	0	0	0	1	0	-	1	-
0	0	0	1	0	1	0	-	1	-
0	0	1	-	1	1	1	-	1	-
0	1	-	0	1	0	1	-	-	1
0	1	-	1	0	1	0	-	-	0
1	0	-	0	0	0	-	1	0	-
1	0	0	1	1	1	-	0	1	-
1	0	1	1	1	0	-	0	0	-
1	1	-	-	0	0	-	1	-	1

Ansteuerfunktion eines JK-Flipflops:

q^n	q^{n+1}	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Können Sie anhand der Tabelle den Automatentyp angeben (mit Begründung)?

- Nein, da die Unterscheidung der Automaten anhand der Ausgabefunktionen erfolgt !!!

2. Aufgabe 2.2

- Tragen Sie die Ansteuerfunktionen J1, K1, J2, K2 in Symmetriediagramme ein und bestimmen Sie die disjunktiven Minimalformen.

Q^n		X		Q^{n+1}		FF2		FF1	
q_2^n	q_1^n	b	a	q_2^{n+1}	q_1^{n+1}	J_2	K_2	J_1	K_1
0	0	0	0	0	1	0	-	1	-
0	0	0	1	0	1	0	-	1	-
0	0	1	-	1	1	1	-	1	-
0	1	-	0	1	0	1	-	-	1
0	1	-	1	0	1	0	-	-	0
1	0	-	0	0	0	-	1	0	-
1	0	0	1	1	1	-	0	1	-
1	0	1	1	1	0	-	0	0	-
1	1	-	-	0	0	-	1	-	1

J_1

b \ a			$\overline{q_1}$	
	1 (0)	1 (1)	- (5)	- (4)
	1 (2)	1 (3)	- (7)	- (6)
q_2	0 (12)	0 (13)	- (17)	- (16)
	0 (10)	1 (11)	- (15)	- (14)

$$J_1 = \overline{q_2} + a\overline{b}$$

K_1

b \ a			$\overline{q_1}$	
	- (0)	- (1)	0 (5)	1 (4)
	- (2)	- (3)	0 (7)	1 (6)
q_2	- (12)	- (13)	1 (17)	1 (16)
	- (10)	- (11)	1 (15)	1 (14)

$$K_1 = q_2 + \overline{a}$$

2. Aufgabe 2.2

- Tragen Sie die Ansteuerfunktionen J1, K1, J2, K2 in Symmetriediagramme ein und bestimmen Sie die disjunktiven Minimalformen.

Q^n		X		Q^{n+1}		FF2		FF1	
q_2^n	q_1^n	b	a	q_2^{n+1}	q_1^{n+1}	J_2	K_2	J_1	K_1
0	0	0	0	0	1	0	-	1	-
0	0	0	1	0	1	0	-	1	-
0	0	1	-	1	1	1	-	1	-
0	1	-	0	1	0	1	-	-	1
0	1	-	1	0	1	0	-	-	0
1	0	-	0	0	0	-	1	0	-
1	0	0	1	1	1	-	0	1	-
1	0	1	1	1	0	-	0	0	-
1	1	-	-	0	0	-	1	-	1

J_2

b \ a	0	1	5	4
0	0	0	0	1
1	1	1	0	1
-	-	-	-	-
-	-	-	-	-

q_2 / q_1

$$J_2 = \overline{q_1} b + q_1 \overline{a}$$

K_2

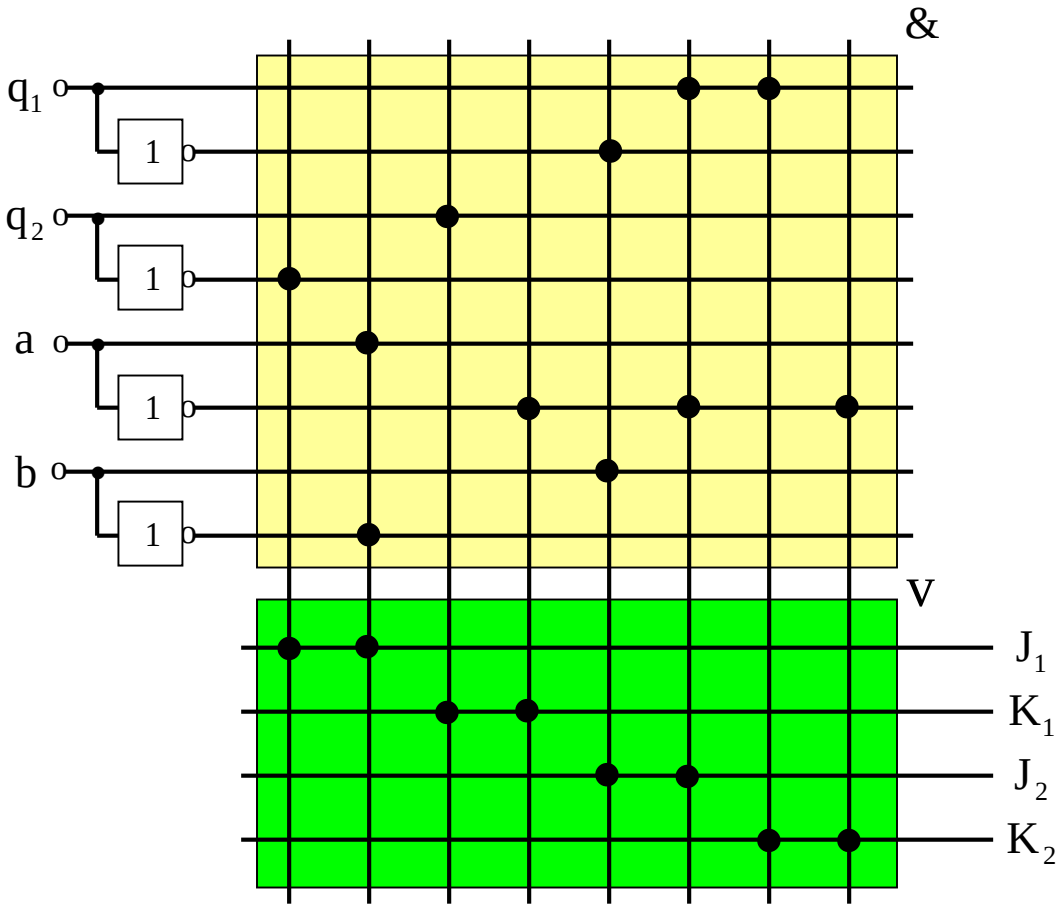
b \ a	0	1	5	4
0	-	-	-	-
1	-	-	-	-
-	1	0	1	1
-	1	0	1	1

q_2 / q_1

$$K_2 = q_1 + \overline{a}$$

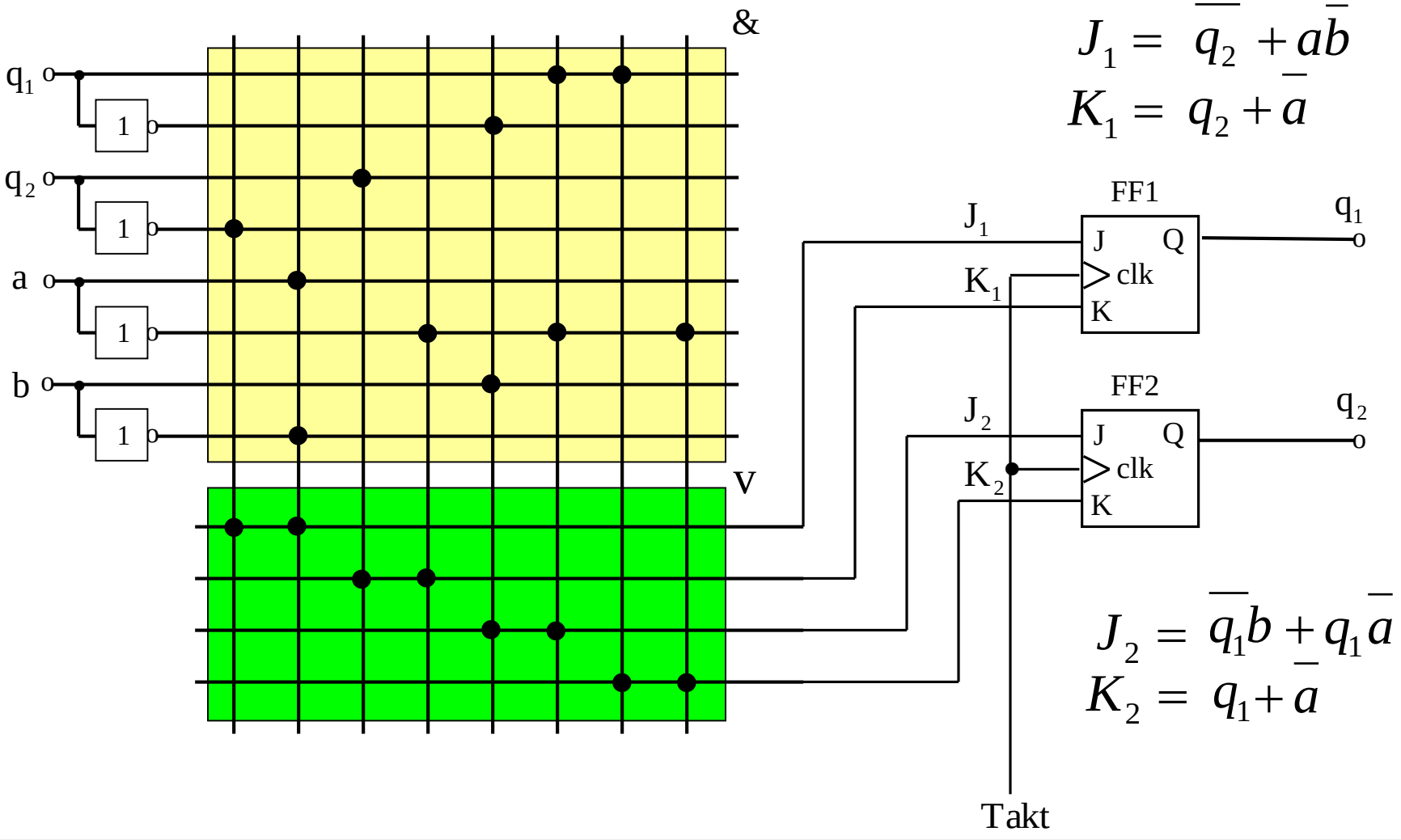
2. Aufgabe – 2.3

Realisieren Sie die Ansteuerfunktionen unter Verwendung eines PLA-Bausteins und zeichnen Sie den vollständigen Automaten.



$$J_1 = \overline{q_2} + a\bar{b}$$
$$K_1 = q_2 + \bar{a}$$
$$J_2 = \overline{q_1}b + q_1\bar{a}$$
$$K_2 = q_1 + \bar{a}$$

2. Aufgabe

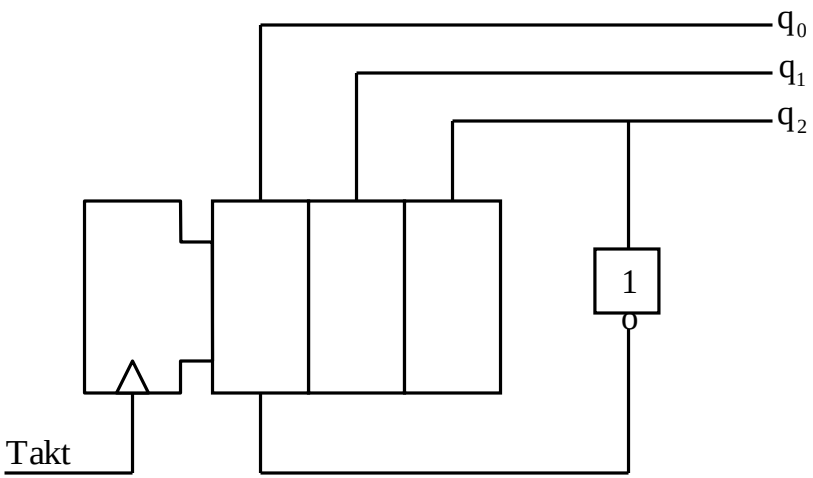


$$J_1 = \overline{q_2} + a\overline{b}$$
$$K_1 = q_2 + \overline{a}$$

$$J_2 = \overline{q_1}b + q_1\overline{a}$$
$$K_2 = q_1 + \overline{a}$$

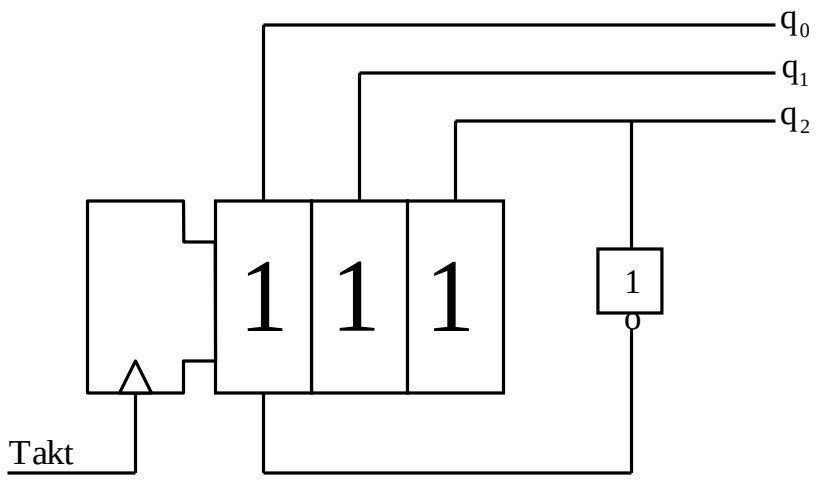
3. Aufgabe

Im unteren Bild ist ein rückgekoppeltes Schieberegister dargestellt.



3. Aufgabe – 3.1

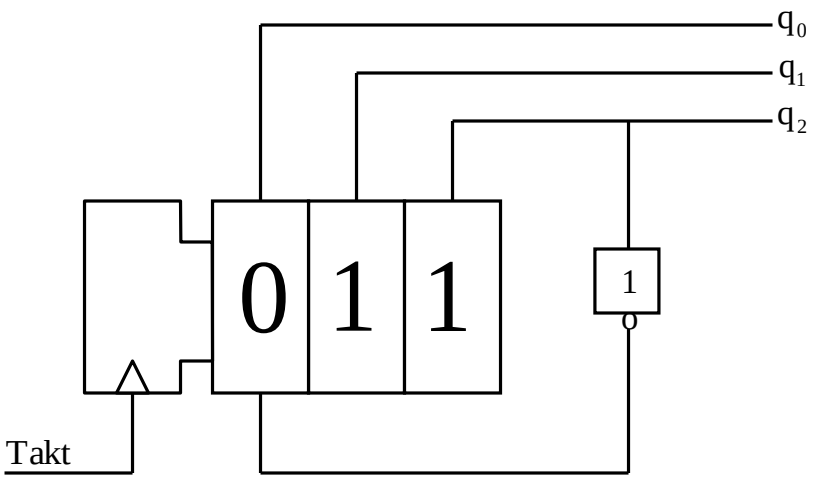
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	
2	
3	
4	
5	
6	

3. Aufgabe – 3.1

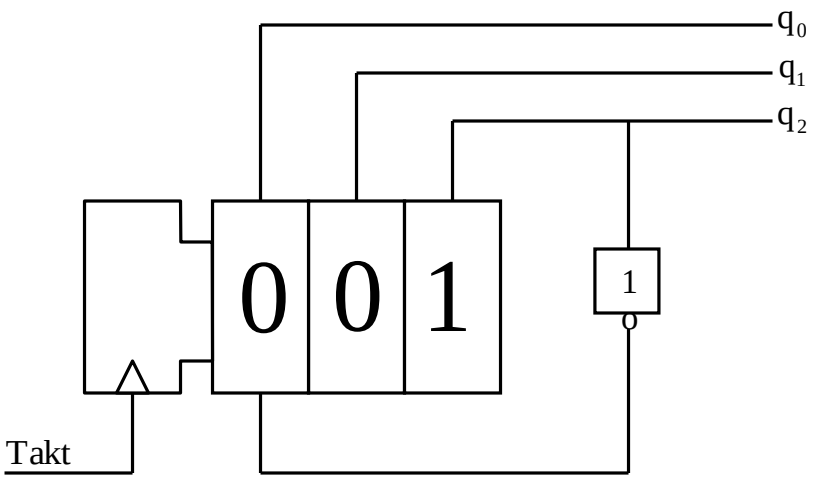
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	
3	
4	
5	
6	

3. Aufgabe – 3.1

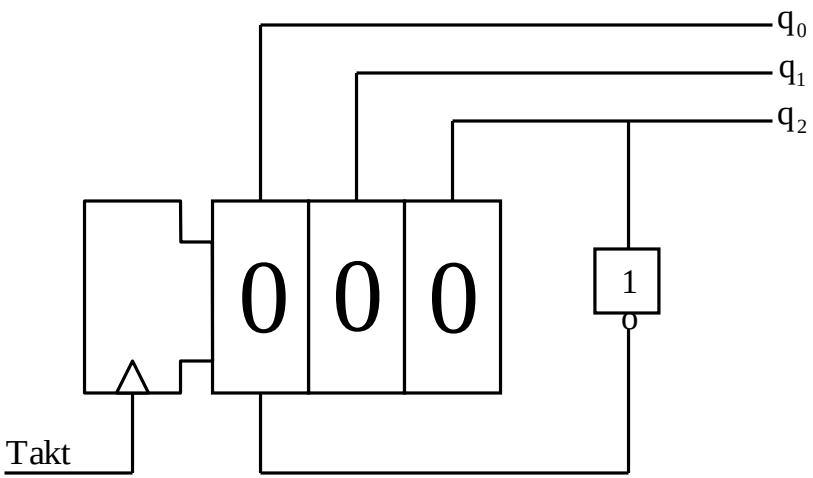
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	
4	
5	
6	

3. Aufgabe – 3.1

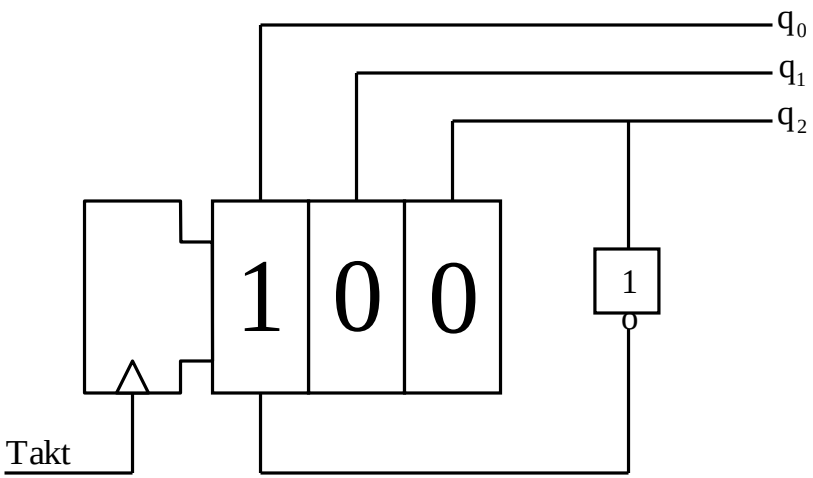
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	000
4	
5	
6	

3. Aufgabe – 3.1

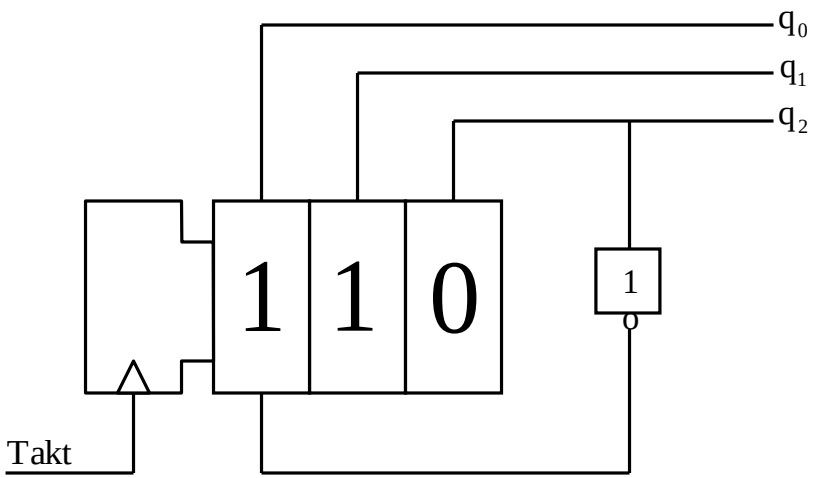
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	000
4	001
5	
6	

3. Aufgabe – 3.1

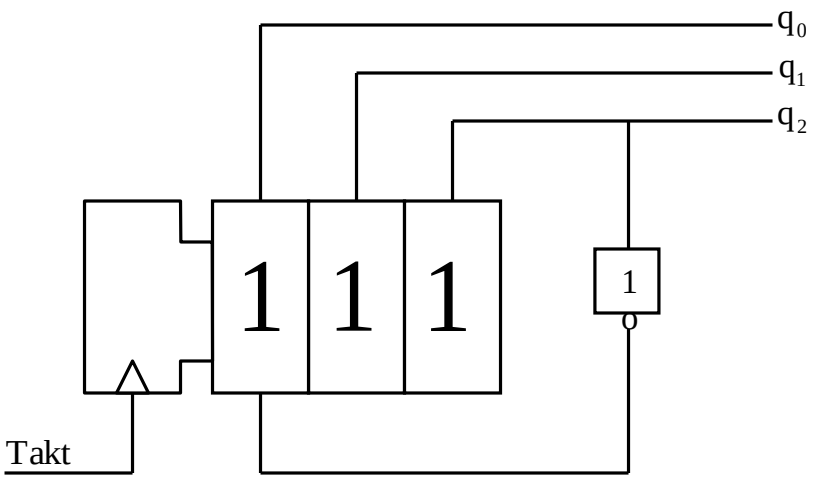
Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	000
4	001
5	011
6	

3. Aufgabe – 3.1

Bestimmen Sie den Zählzyklus, wenn das Schieberegister am Anfang mit 111 (q_2, q_1, q_0) belegt ist.



Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	000
4	001
5	011
6	111

→ ist ein zyklischer Vorgang !!!

3. Aufgabe – 3.2

Welche Belegungen werden bei diesem Zähler nicht erreicht?

Takt	Belegung (q_2,q_1,q_0)
0	111
1	110
2	100
3	000
4	001
5	011

- Von 8 möglichen Belegungen, werden lediglich 6 Belegungen erreicht.
- es fehlen also 2 Belegungen $\rightarrow$

(q_2,q_1,q_0)
010
101

6. Aufgabe

Für einen Vergnügungspark sollen Sie einen sprechenden Papageien entwerfen. Der Papagei versucht, dem Kunden Wundereier zum Preis von je 1€ aufzuschwatzen. Dies erfolgt mittels eines Endlos-Tonbandes, das jeweils nur im Grundzustand laufen soll. Der Kunde signalisiert seine Kaufbereitschaft durch Betätigen einer „Ja“-Taste. Dadurch öffnet sich erst der Geldeinwurf. Es können Münzen zu 0,50 € und 1 € eingeworfen werden. Andere Münzen oder Überzahlungen werden einbehalten. Ist mindestens 1 € bezahlt, öffnet sich der Warenschacht, das Ei wird ausgeworfen und der Geldeinwurf geschlossen.

Anschließend erfolgt automatisch die Rückkehr in den Grundzustand. Ein Betätigen der „Ja“-Taste führt stets, gegebenenfalls unter Verlust bereits gezahlter Beträge, in den Zustand „Geldeinwurf“.

Entwerfen Sie den Automatengraphen für eine Realisierung als Moore-Automat.

6. Aufgabe

Eingangsvariablen:

JA	1: “JA”-Taste gedrückt
	0: “JA”-Taste nicht gedrückt
M1	1: es wurde ein 50Ct-Stück eingeworfen
	0: es wurde kein 50Ct-Stück eingeworfen
M2	1: es wurde ein 1 €-Stück eingeworfen
	0: es wurde kein 1 €-Stück eingeworfen

Ausgangsvariablen:

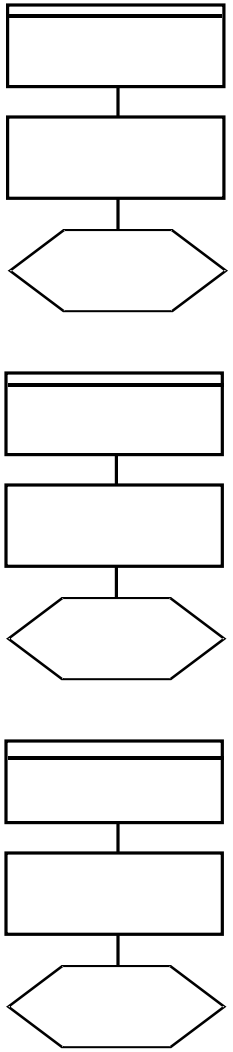
E	1: es wird ein Ei ausgegeben
	0: es wird kein Ei ausgegeben
B	1: das Tonband läuft
	0: das Tonband läuft nicht
G	1: der Geldeinwurf ist geöffnet
	0: der Geldeinwurf ist geschlossen

Zustandsnamen:

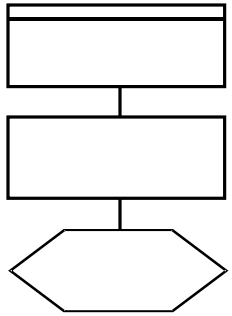
“Grundzustand”, “Geldeinwurf”, “0.50 Ct”, “1 €”

Verwenden Sie für weitere Zustände erklärende Namen

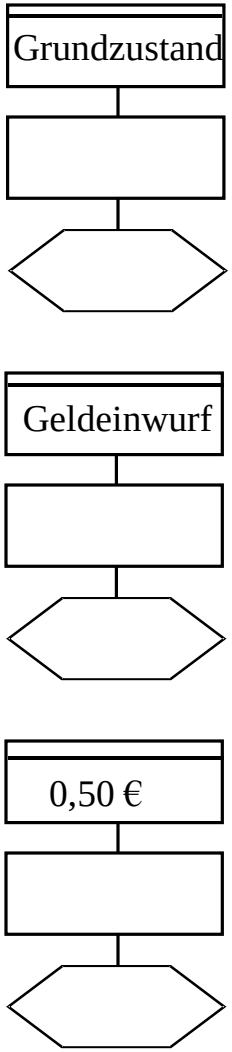
6. Aufgabe



- Moore-Automat
- 4 Zustände

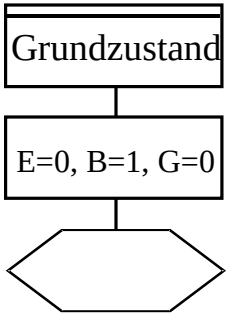


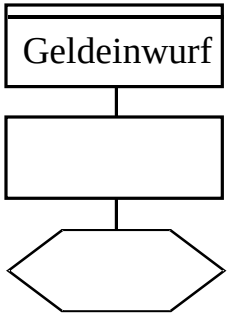
6. Aufgabe

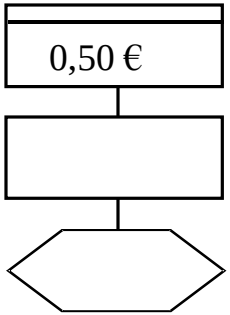


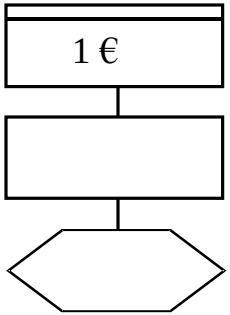
- Moore-Automat
- 4 Zustände

6. Aufgabe



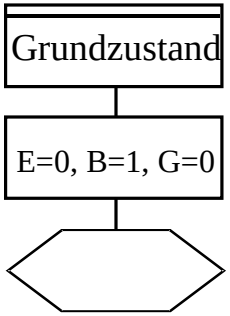


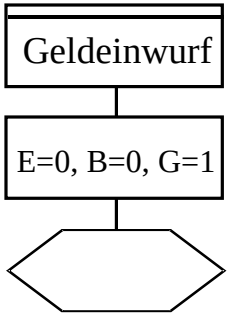


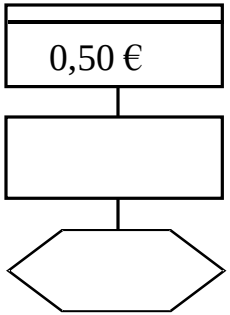


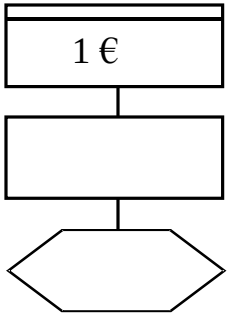
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen

6. Aufgabe



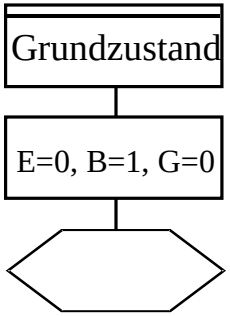


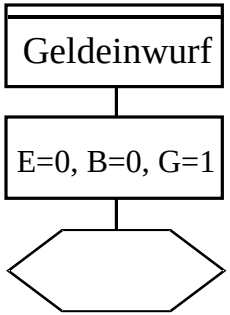


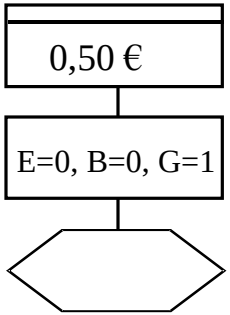


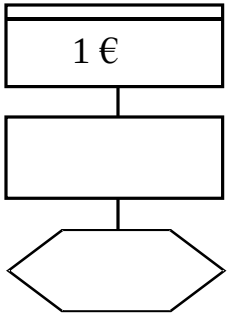
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen

6. Aufgabe



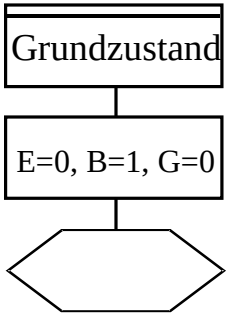


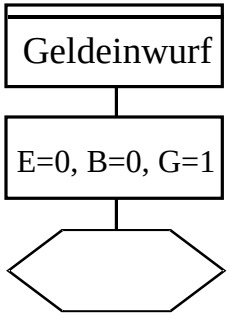


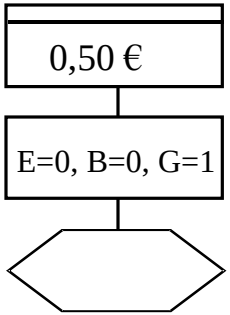


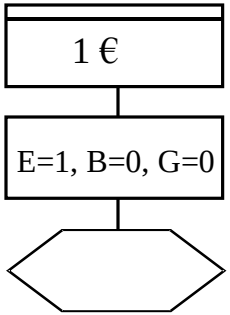
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen

6. Aufgabe



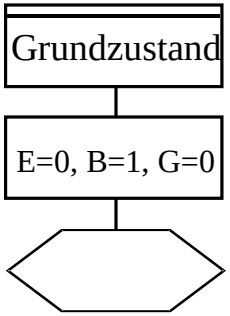


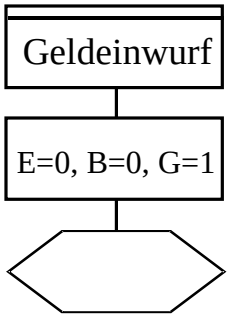


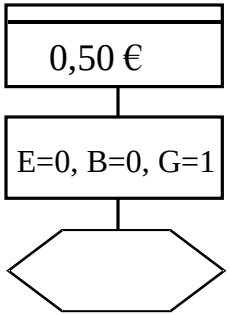


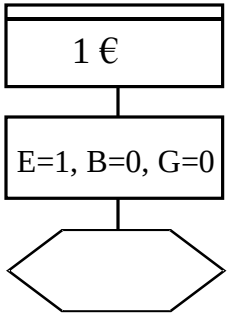
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen

6. Aufgabe



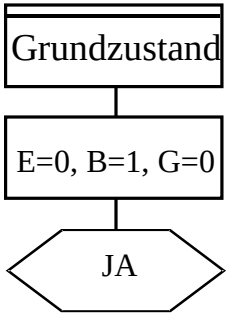


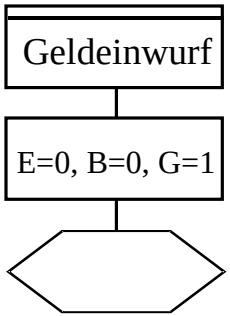


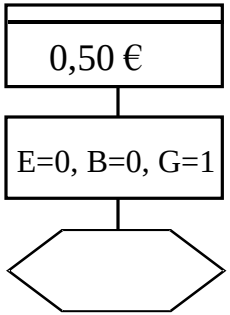


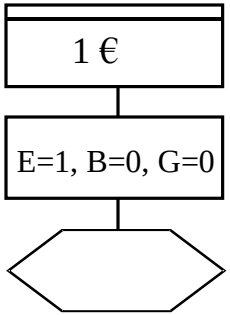
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen
- Festlegen der relevanten Abfragen

6. Aufgabe



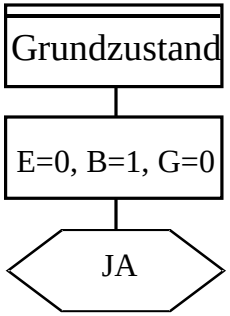


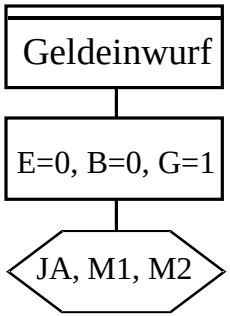


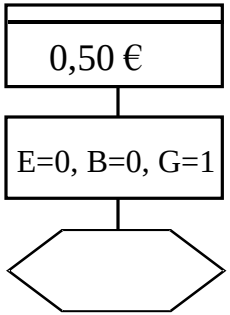


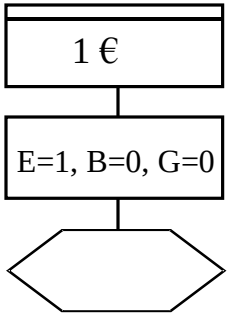
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen
- Festlegen der relevanten Abfragen

6. Aufgabe



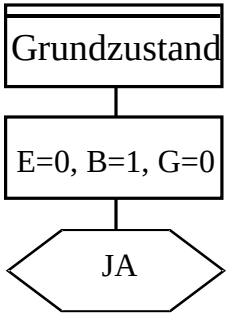


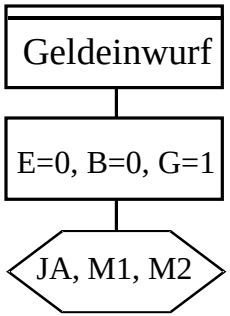


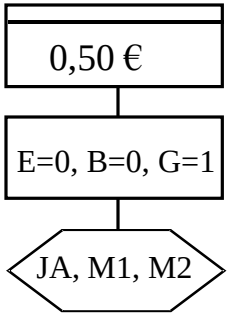


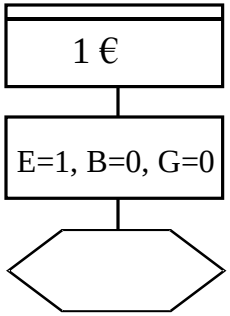
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen
- Festlegen der relevanten Abfragen

6. Aufgabe



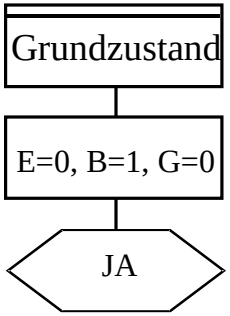


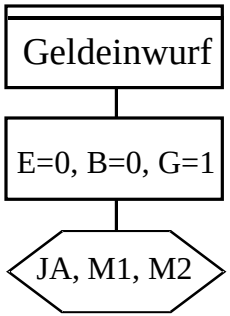


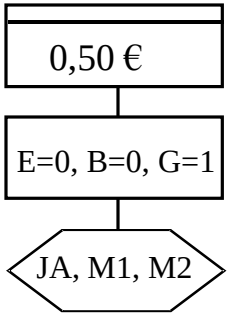


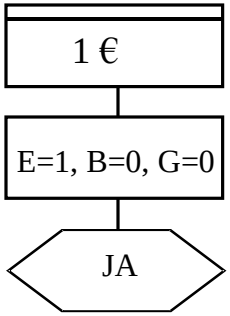
- Moore-Automat
- 4 Zustände
- Ausgaben festlegen
- Festlegen der relevanten Abfragen

6. Aufgabe





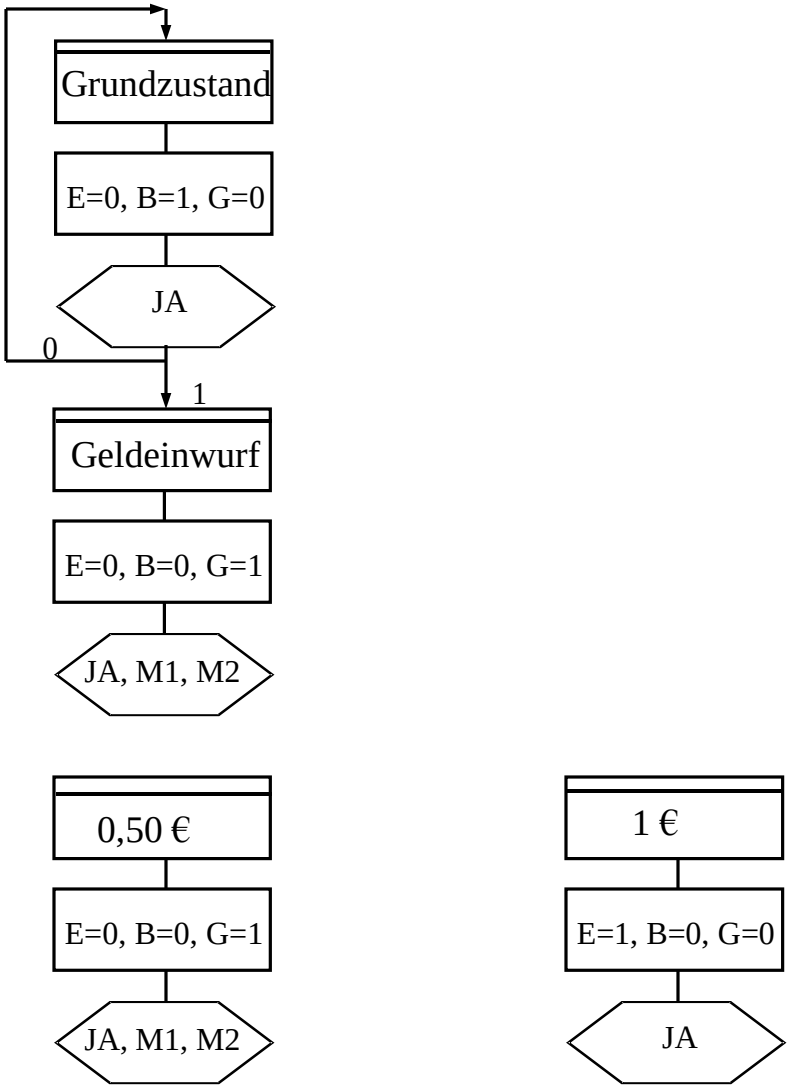




- Moore-Automat
- 4 Zustände
- Ausgaben festlegen
- Festlegen der relevanten Abfragen

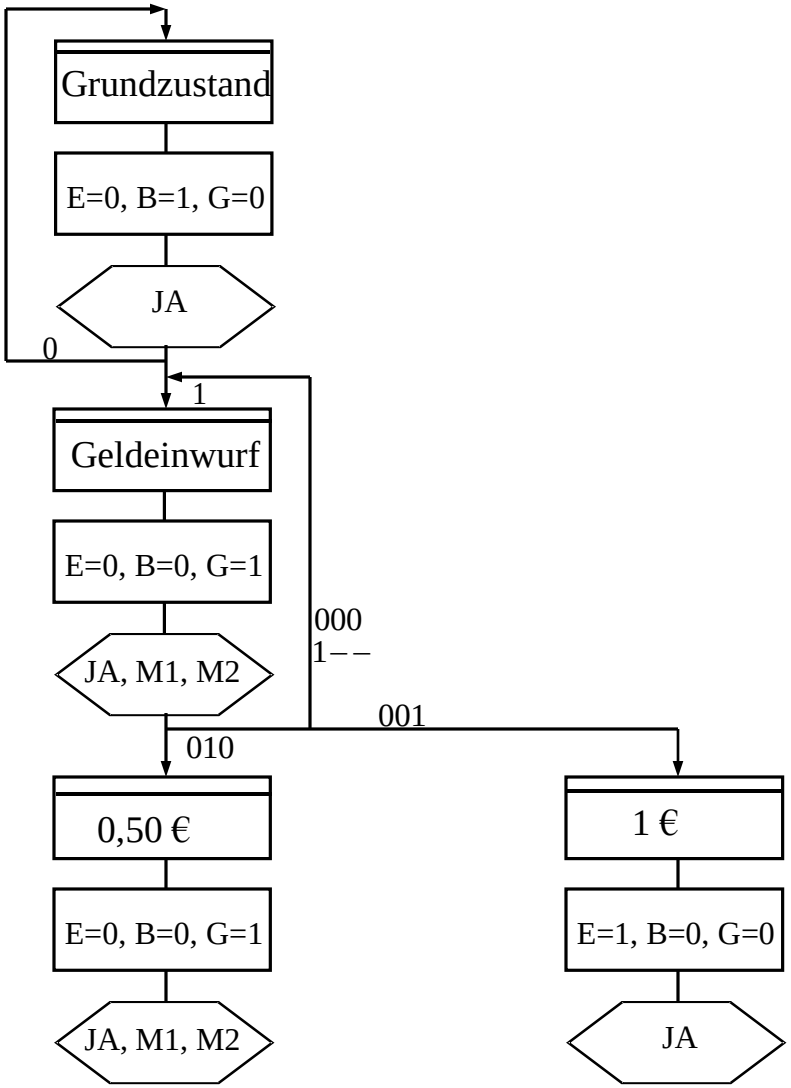
6. Aufgabe

- Übergänge + Bedingungen einzeichnen



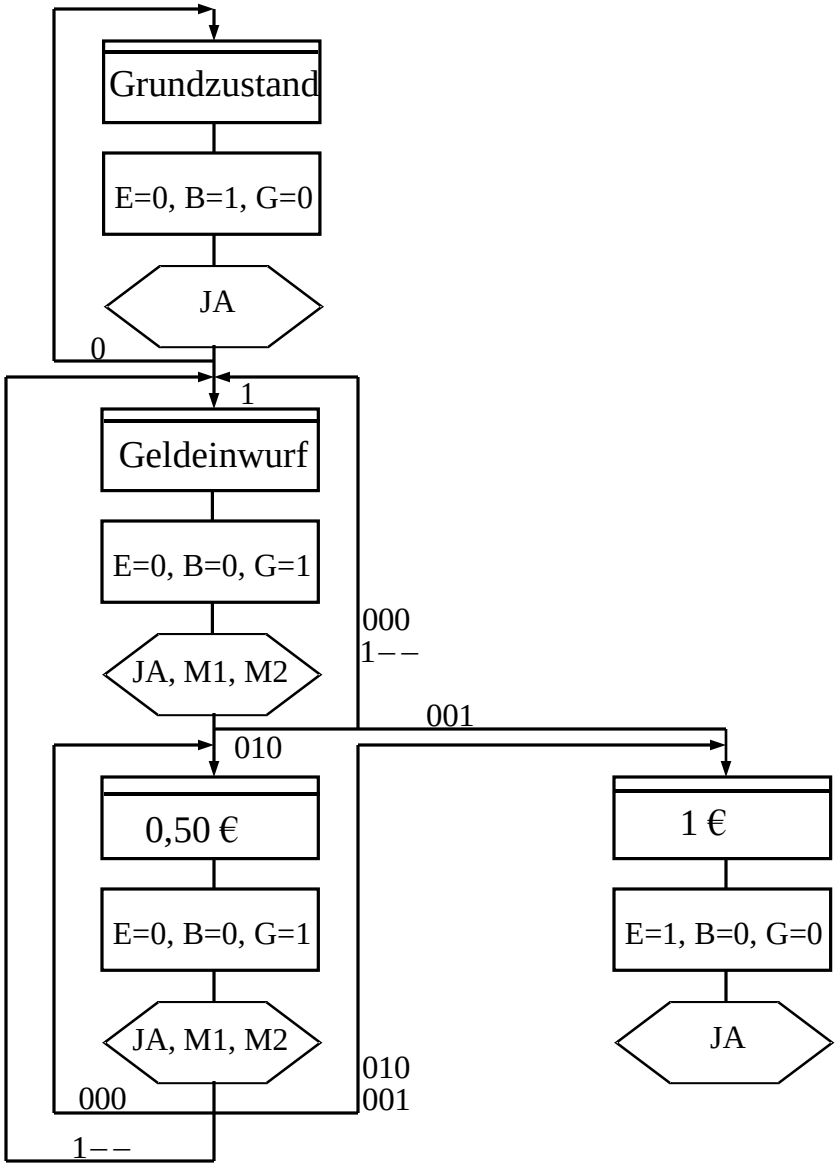
6. Aufgabe

- Übergänge + Bedingungen einzeichnen



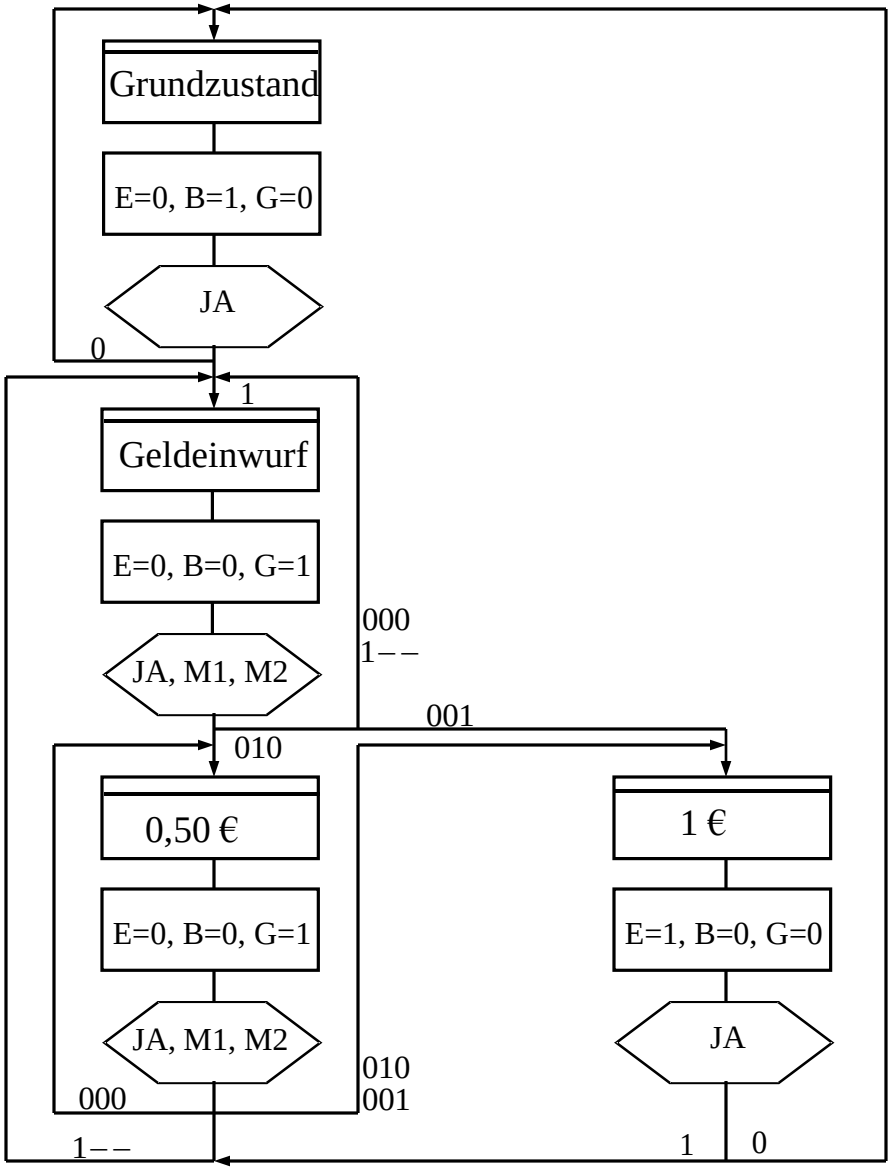
6. Aufgabe

- Übergänge + Bedingungen einzeichnen



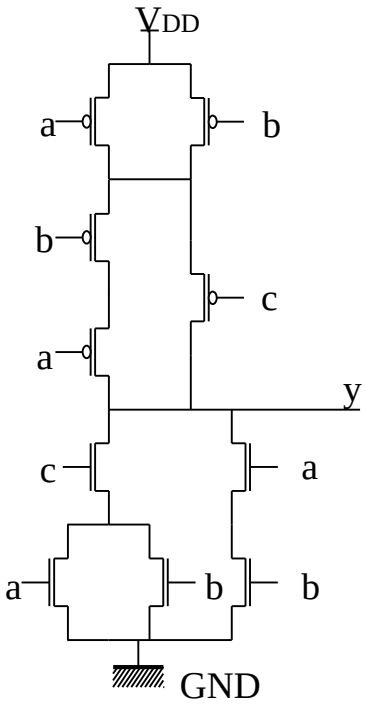
6. Aufgabe

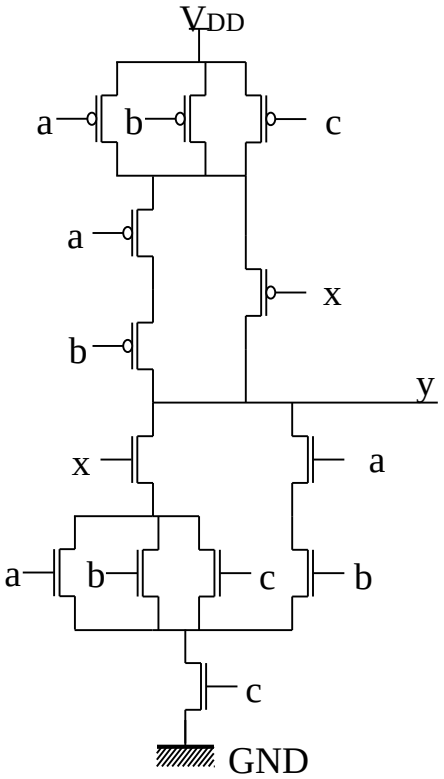
- Übergänge + Bedingungen einzeichnen



7. Aufgabe

Gegeben seien die folgenden CMOS-Gatternetze:





Bestimmen Sie die logischen Funktionen der p- und n-Netze. Überprüfen Sie, ob die logischen Funktionen wohldefiniert sind. Geben Sie alle Eingangs-kombinationen für eventuelles Fehlverhalten an.

7. Aufgabe

- P-Netz (v_1) stellt Verbindung zu V_{DD} her
- N-Netz (v_0) stellt Verbindung zu GND her
- Forderungen an fehlerfreies und wohldefiniertes Verhalten:

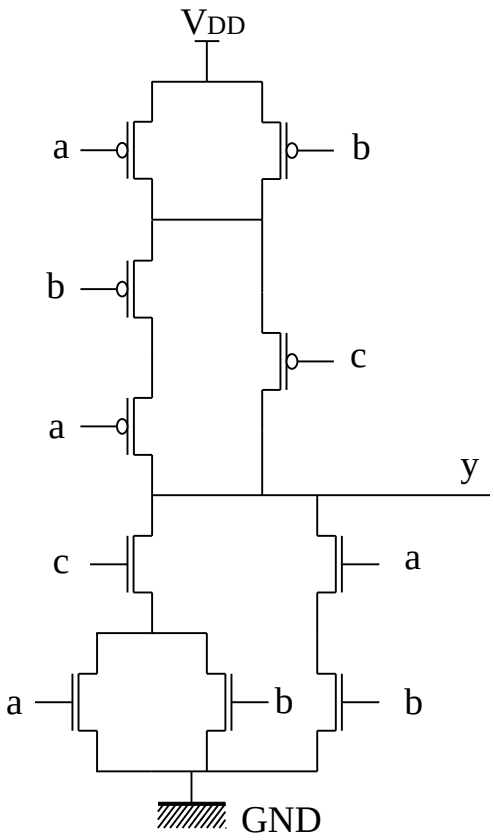
  1. $v_0 \cdot v_1 = 0$
  2. $v_0 + v_1 = 1$

  oder auch wenn Dualität gilt:

  $v_0 = \overline{v_1}$

- Bedeutung im Symmetriediagramm:
  - Keine Überlappung von Einsen und Nullen (1)
  - Alle Felder im S-Diagramm sind belegt (2)
    (kein undefiniertes Verhalten)

7. Aufgabe – y



P-Netz:

$$v_1 = (\overline{a} + \overline{b}) \cdot (\overline{a}\,\overline{b} + \overline{c})$$

N-Netz:

$$v_0 = (ab) + (c \cdot (a + b))$$

Forderung:

$$v_0 = \overline{v_1}$$

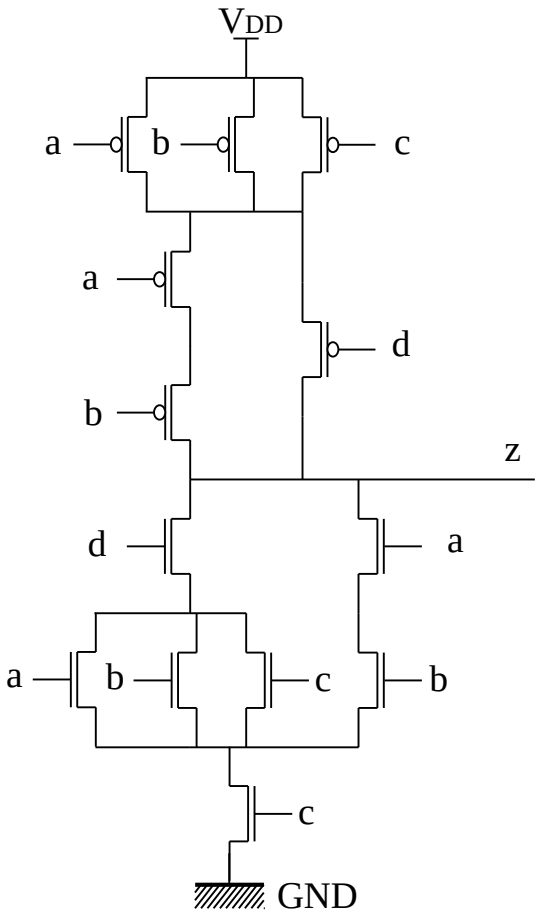
$$\overline{v_1} = \overline{(\overline{a} + \overline{b}) \cdot (\overline{c} + \overline{a}\,\overline{b})}$$

$$= (ab) + \overline{(\overline{c} + \overline{a}\,\overline{b})}$$

$$= (ab) + (c \cdot (a + b)) = v_0$$

erfüllt, daher ist die Funktion ist wohldefiniert!!!

7. Aufgabe – z



P-Netz:

N-Netz: $v_1 = (\bar{a} + \bar{b} + \bar{c}) \cdot (\bar{d} + \bar{a}\bar{b})$

$$v_0 = c \cdot (d \cdot (a + b + c) + ab)$$

Forderung:

$$v_0 \cdot v_1 = 0$$

$$((\bar{a} + \bar{b} + \bar{c}) \cdot (\bar{d} + \bar{a}\bar{b})) \cdot c \cdot (d \cdot (a + b + c) + ab)$$

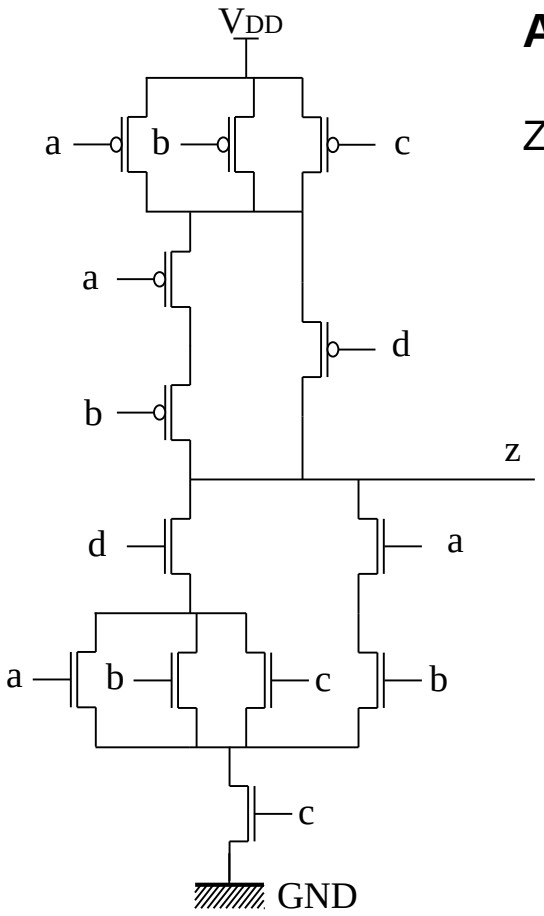
$$= (\bar{a}\bar{d} + \bar{b}\bar{d} + \bar{c}\bar{d} + \bar{a}\bar{b} + \bar{a}\bar{b}\bar{c}) \cdot c \cdot (ad + bd + cd + ab)$$

$$= (\bar{a}\bar{d}c + \bar{b}\bar{d}c + \bar{a}\bar{b}c) \cdot (ad + bd + cd + ab)$$

$$= \bar{a}\bar{b}cd$$

bereits die erste Bedingung ist verletzt, ein Konflikt liegt vor !!!

7. Aufgabe



Alle Eingangskombinationen mit Fehlverhalten finden:

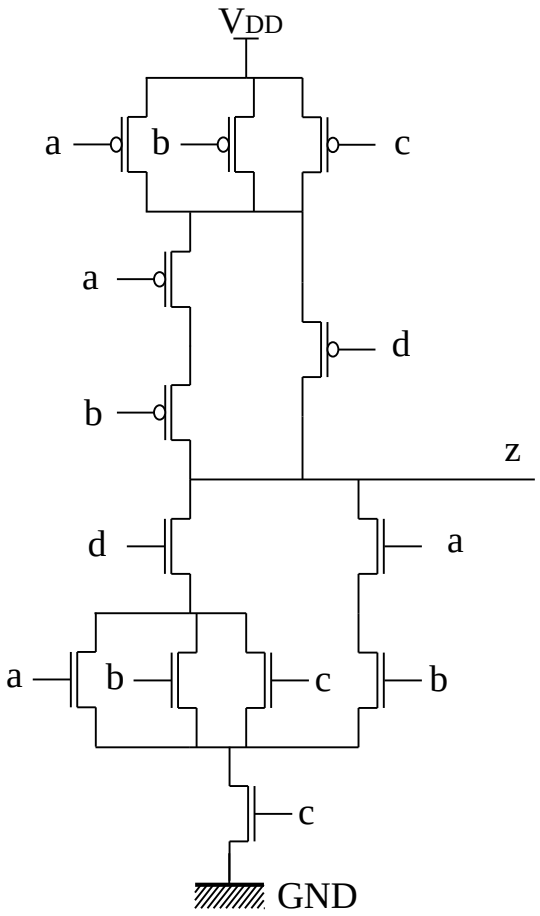
Zwei Lösungsmöglichkeiten:

1. **Algebraisch:**
   - Schaltung ist nicht wohldefiniert wenn: $v_0 \neq \overline{v_1}$
   - Kurzschlüsse bei: $v_0 \cdot v_1 \neq 0$
   - Undefiniertheit bei: $v_0 + v_1 \neq 1 \rightarrow \overline{v_0 + v_1} \neq 0$

2. **Wahrheitstabelle:**
   - Wahrheitstabelle für die Funktionen v_0 und v_1 aufstellen
   - Kurzschluss bei: $v_0(a, b\ldots) = v_1(a, b\ldots) = 1$
   - Undefiniertheit bei: $v_0(a, b\ldots) = v_1(a, b\ldots) = 0$

7. Aufgabe

Lösung mit Wahrheitstabelle:



P-Netz: $v_1 = (\overline{a} + \overline{b} + \overline{c}) \cdot (\overline{d} + \overline{a}\,\overline{b})$

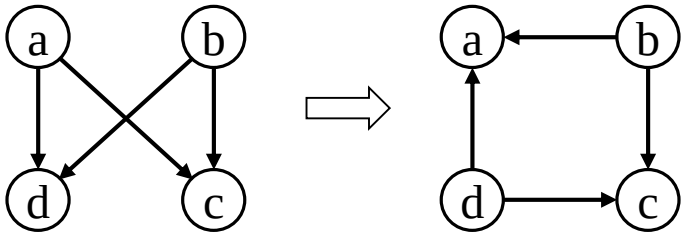
N-Netz: $v_0 = c \cdot (d \cdot (a + b + c) + ab)$

d	c	b	a	v_1	v_0	z
0	0	0	0	1	0	1
0	0	0	1	1	0	1
0	0	1	0	1	0	1
0	0	1	1	1	0	1
0	1	0	0	1	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	1	0
1	0	0	0	1	0	1
1	0	0	1	0	0	Undefiniert
1	0	1	0	0	0	Undefiniert
1	0	1	1	0	0	Undefiniert
1	1	0	0	1	1	Kurzschluss
1	1	0	1	0	1	0
1	1	1	0	0	1	0
1	1	1	1	0	1	0

- Kurzschluss für: (d,c,b,a) = (1,1,0,0)
- Undefiniert für: (d,c,b,a) = (1,0,0,1) ∨ (1,0,1,0) ∨ (1,0,1,1)

Graphentheorie - Eigenschaften

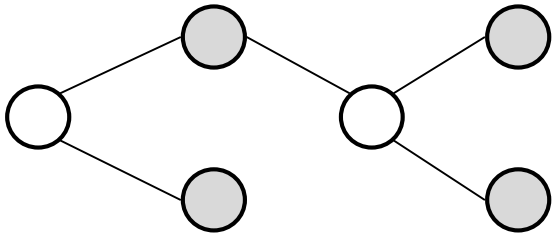
- endlicher Graph — Kanten und Knotenmenge sind endlich
- entarteter Graph — Kantenmenge ist leer
- isomorphe Graphen — „Graphen lassen sich ineinander überführen“



- vollständiger Graph — Je zwei verschiedene Knoten sind über eine Kante miteinander verbunden
- einfacher Graph — Zwischen zwei Knoten gibt es höchstens eine Kante
- gerichteter Graph — enthält mindestens eine gerichtete Kante
- zusammenhängender Graph — es existiert zwischen je zwei verschiedenen Knoten eine Kantenprogression

Graphentheorie - Eigenschaften

- streng zusammenh. Graph — Bei gerichteten Graphen: Jeder Knoten ist von jedem Knoten aus erreichbar. (Kantenrichtung beachten)
- zyklischer Graph — gerichteter Graph mit mindestens einem Zyklus
- bipartiter Graph — zwei Knotenmengen. Keine Kante verbindet Knoten aus derselben Menge

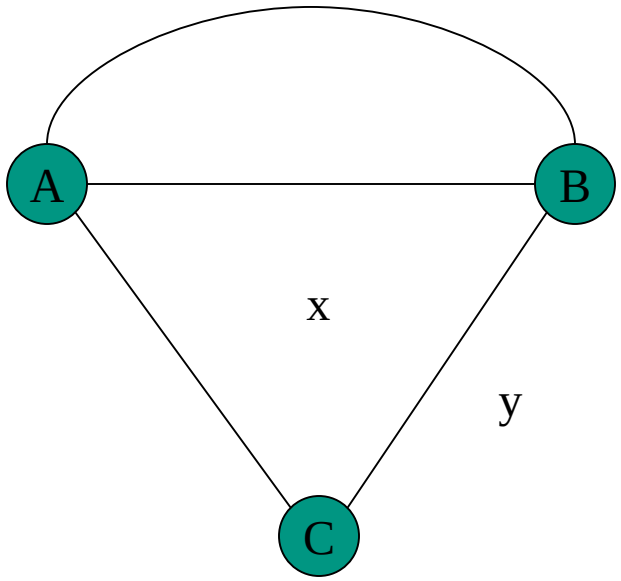


- planarer Graph — es existiert zugehöriger isomorpher Graph, der in der Ebene überschneidungsfrei ist
- geometrischer Graph — überschneidungsfreier Graph in
- gewichteter Graph — enthält gewichteter Knoten oder Kanten (z.B.: Entfernungen, Kosten, ...)

5. Aufgabe – 5.1

Zeichnen Sie ein Beispiel für einen ungerichteten Graphen F mit 3 Knoten, der folgende Eigenschaften hat: Der Graph F ist isomorph zu seinem dualen Graphen FD

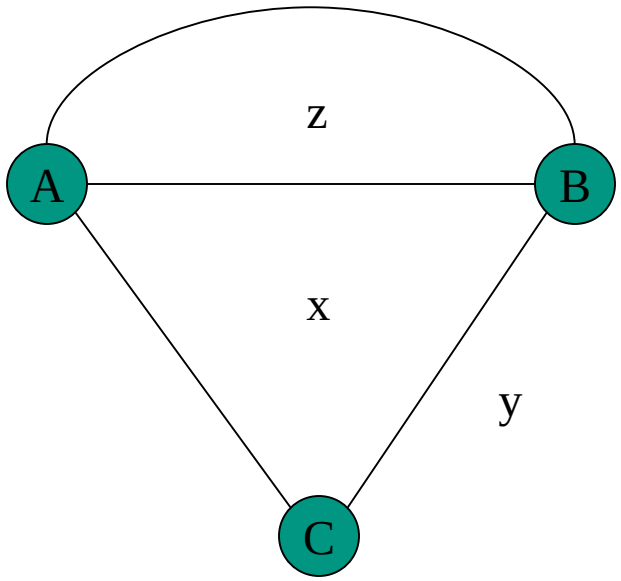
F



5. Aufgabe – 5.1

Zeichnen Sie ein Beispiel für einen ungerichteten Graphen F mit 3 Knoten, der folgende Eigenschaften hat: Der Graph F ist isomorph zu seinem dualen Graphen F_D

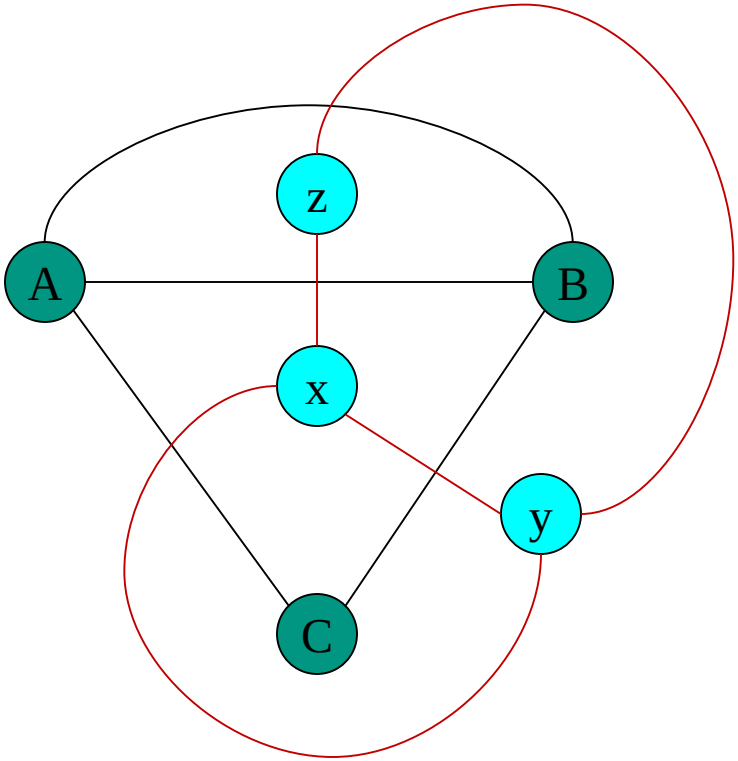
F



5. Aufgabe – 5.1

Zeichnen Sie ein Beispiel für einen ungerichteten Graphen F mit 3 Knoten, der folgende Eigenschaften hat: Der Graph F ist isomorph zu seinem dualen Graphen F_D

F



F_D

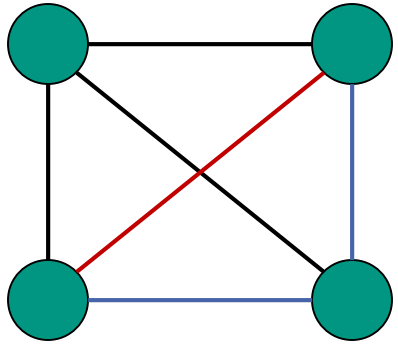
✓

5. Aufgabe – 5.2

Vorgegeben seien die folgenden Eigenschaften eines Graphen: er ist ungerichtet, vollständig , einfach, hat 7 Knoten und keine Schleifen. Berechnen Sie die Anzahl der Kanten

bei 4 Knoten:

$3 + 2 + 1 = 6$

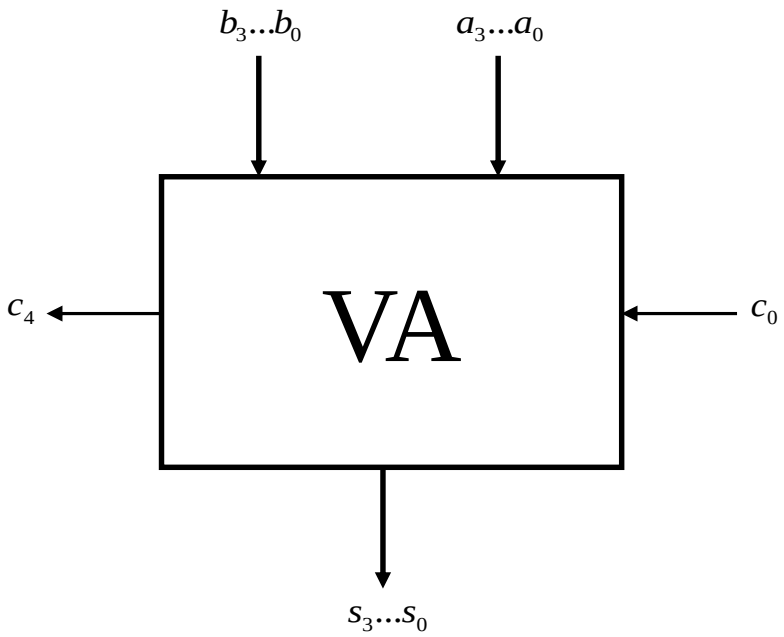


bei 7 Knoten:

$6 + 5 + 4 + 3 + 2 + 1 = 21$!!!

4. Aufgabe

Ein 4-Bit-Volladdierer habe folgendes Blockschaltbild:



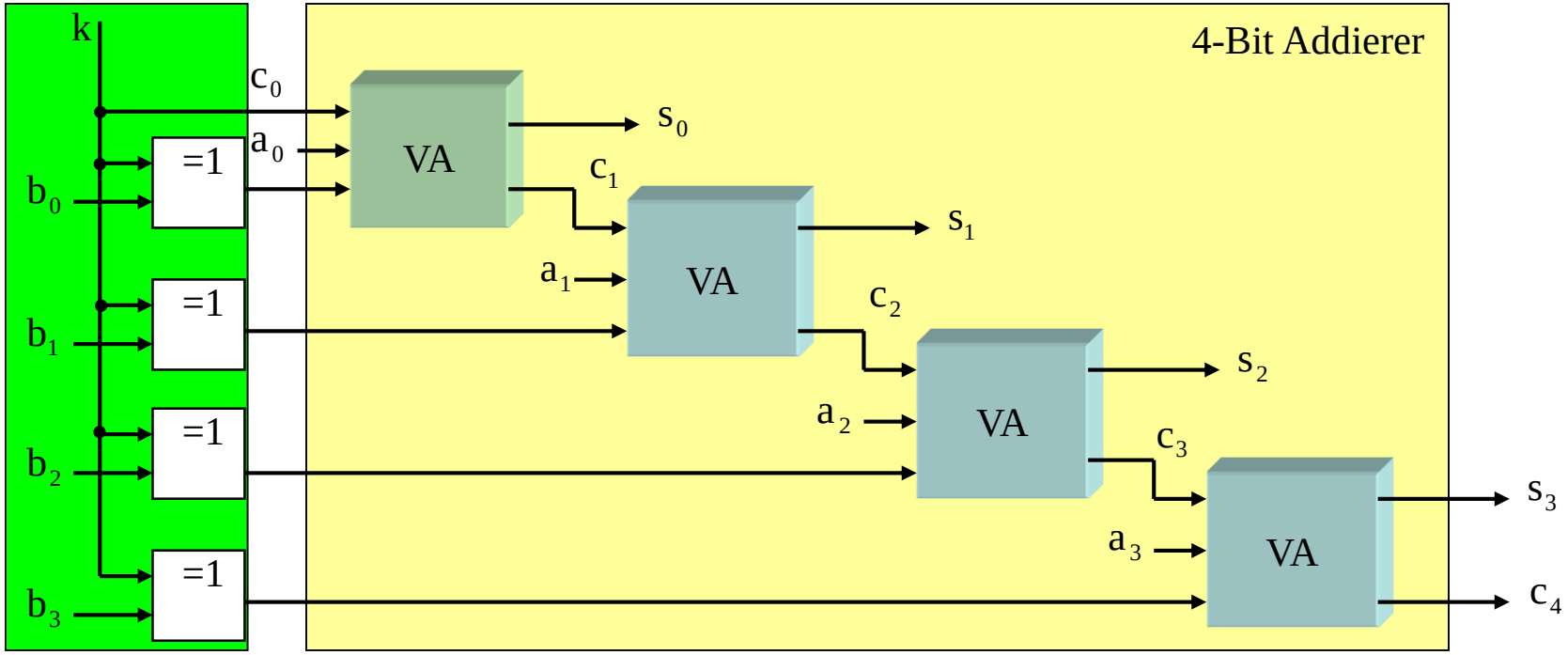
4. Aufgabe – 4.1

Konstruieren Sie aus dem angegebenen Blockschaltbild des 4-bit-VA und weiteren Gattern eine Schaltung, die für einen zusätzlichen Eingang sub=1 a-b berechnet. Für sub=0 soll weiterhin a+b berechnet werden.

4. Aufgabe

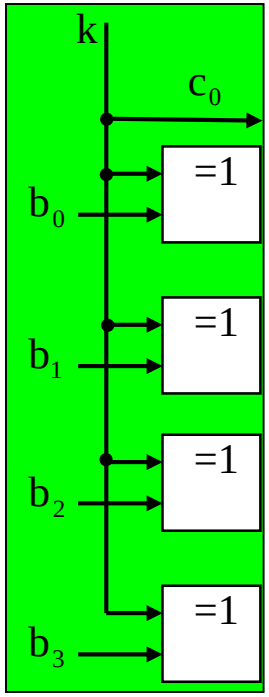
Erinnerung:

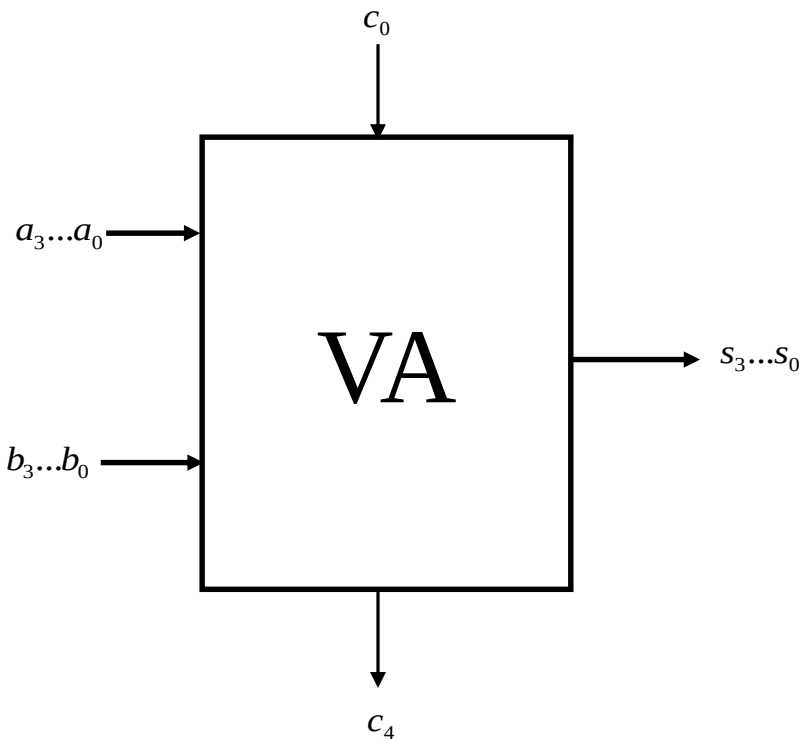
- Beispiel: 4-Bit Addierer/Subtrahierer
- Addierer mit k=0, Subtrahierer mit k=1



4. Aufgabe – 4.1

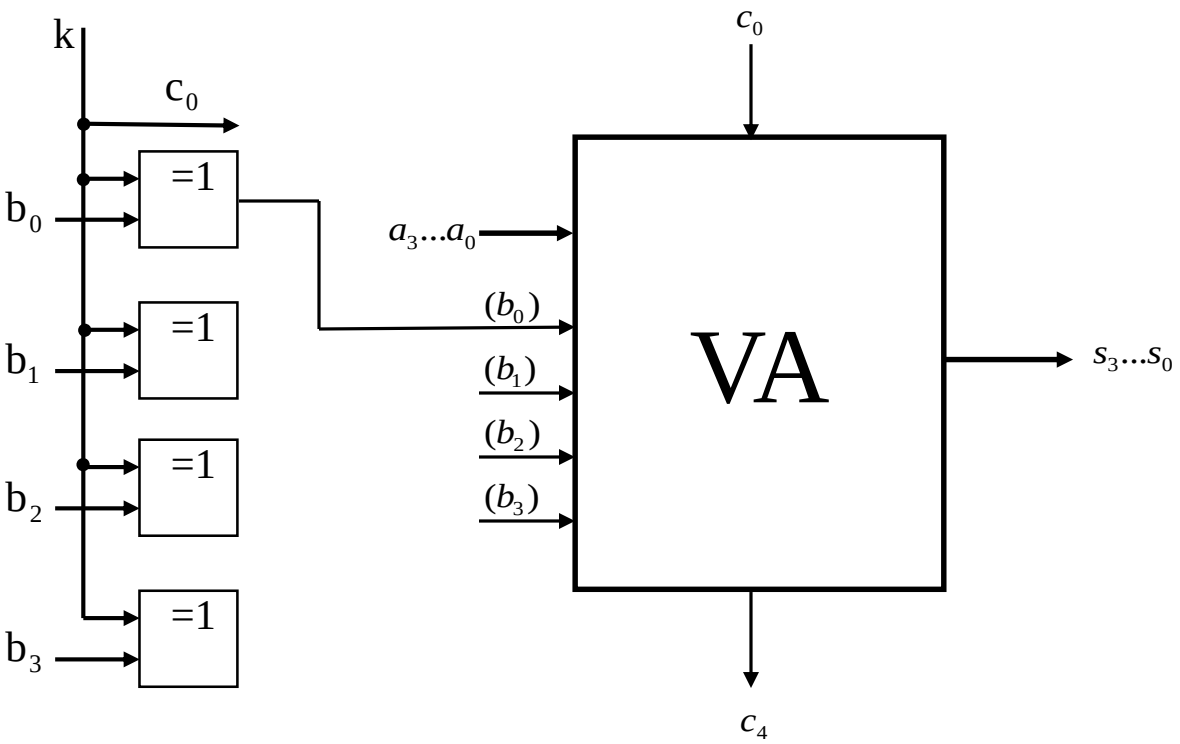
Übertragen des Verfahrens:





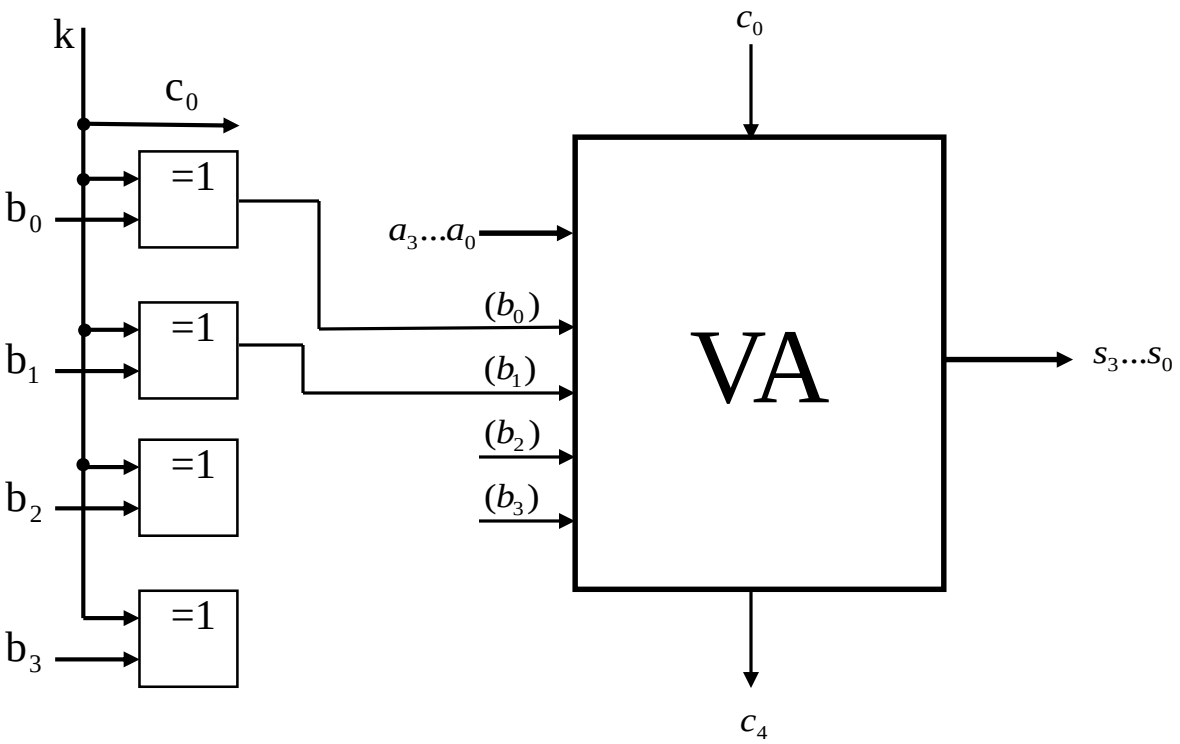
4. Aufgabe – 4.1

Übertragen des Verfahrens:



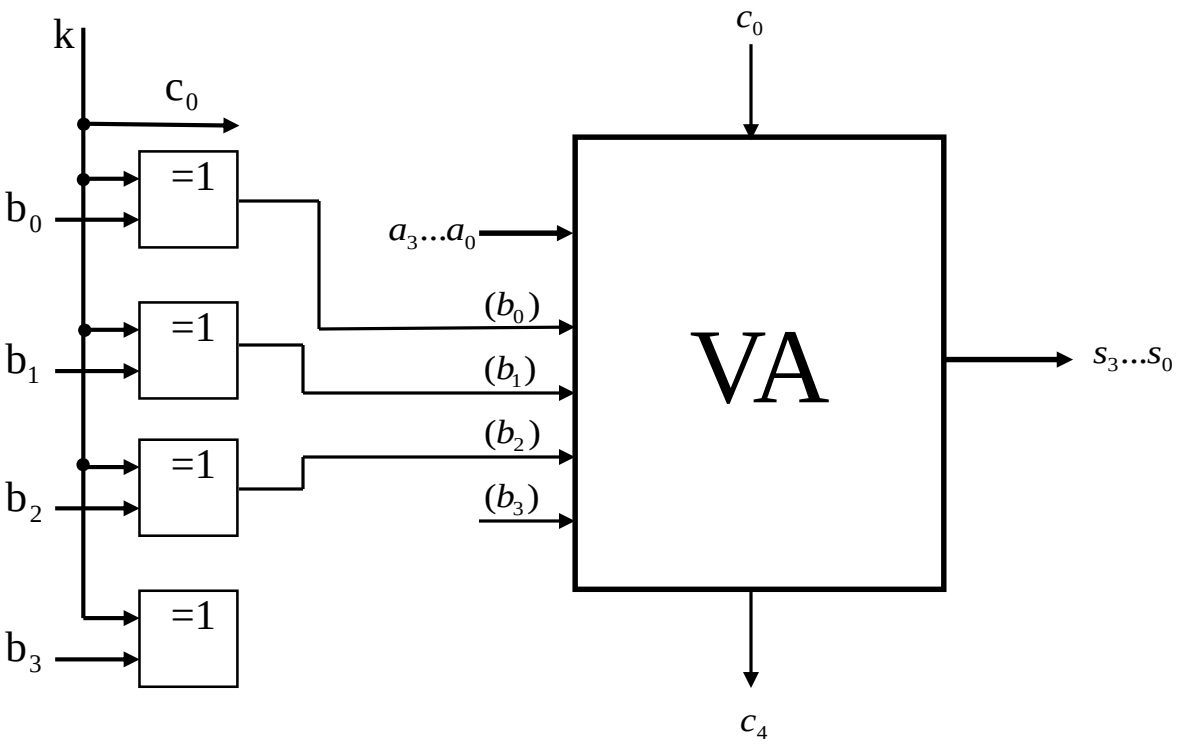
4. Aufgabe – 4.1

Übertragen des Verfahrens:



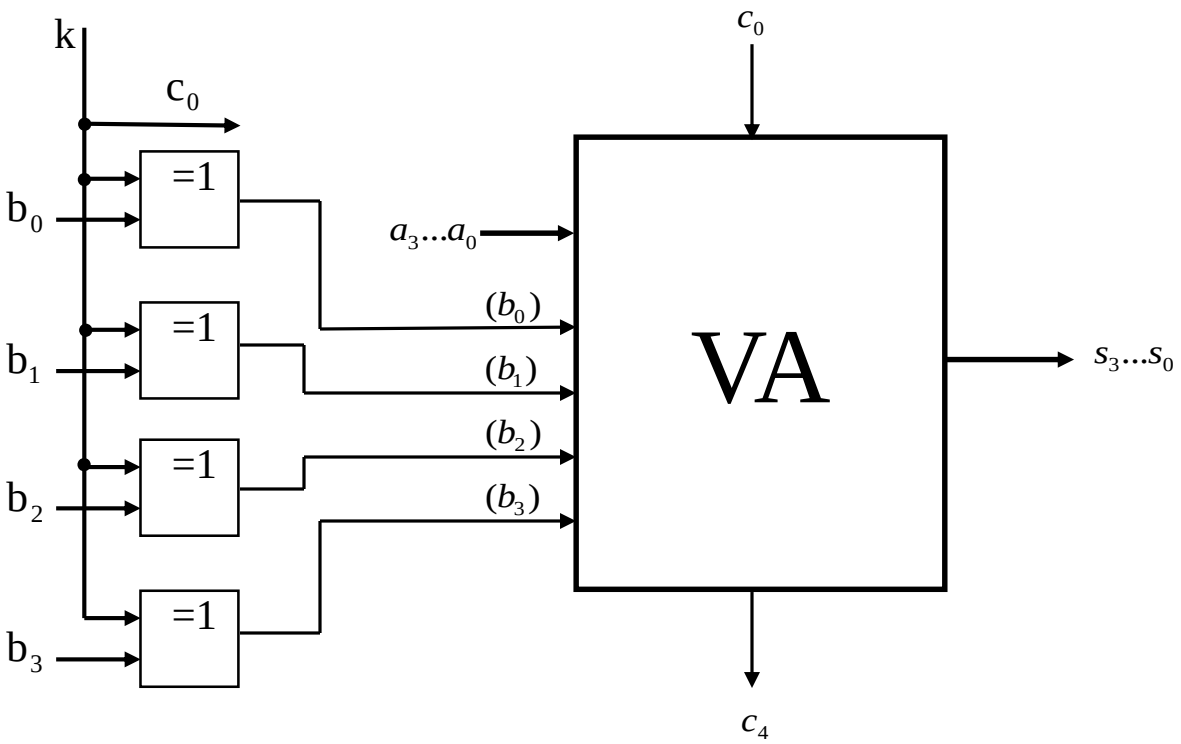
4. Aufgabe – 4.1

Übertragen des Verfahrens:



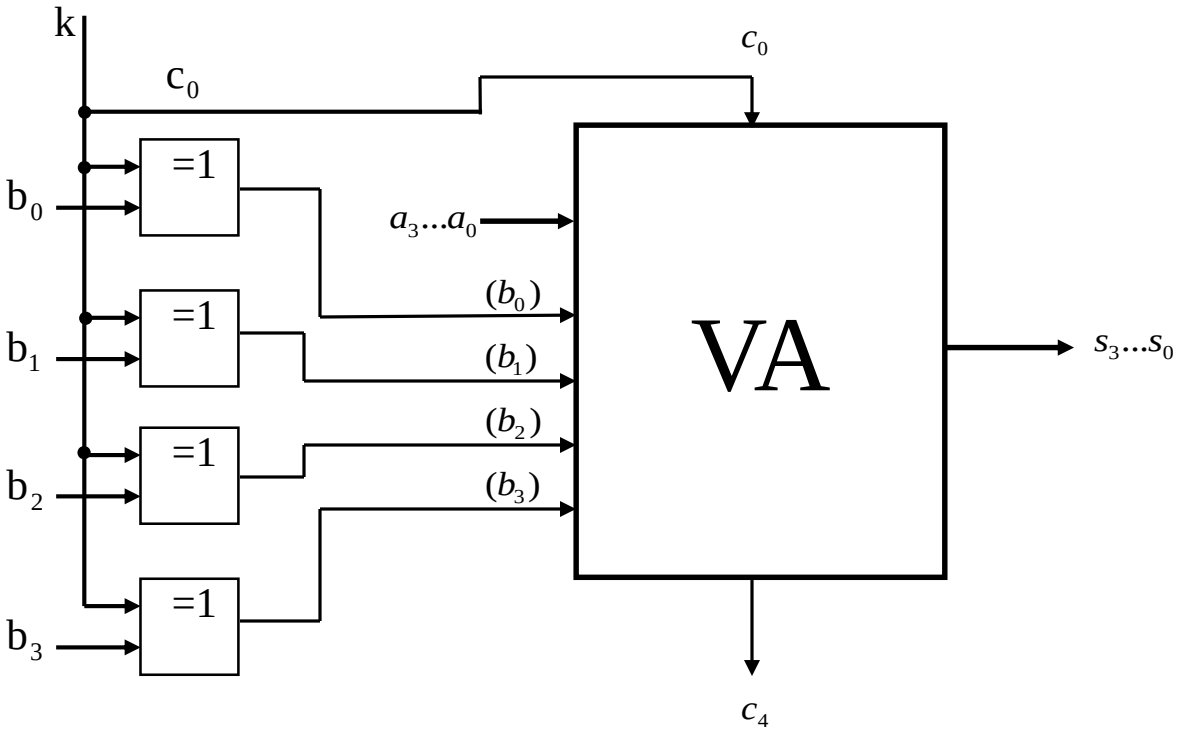
4. Aufgabe – 4.1

Übertragen des Verfahrens:



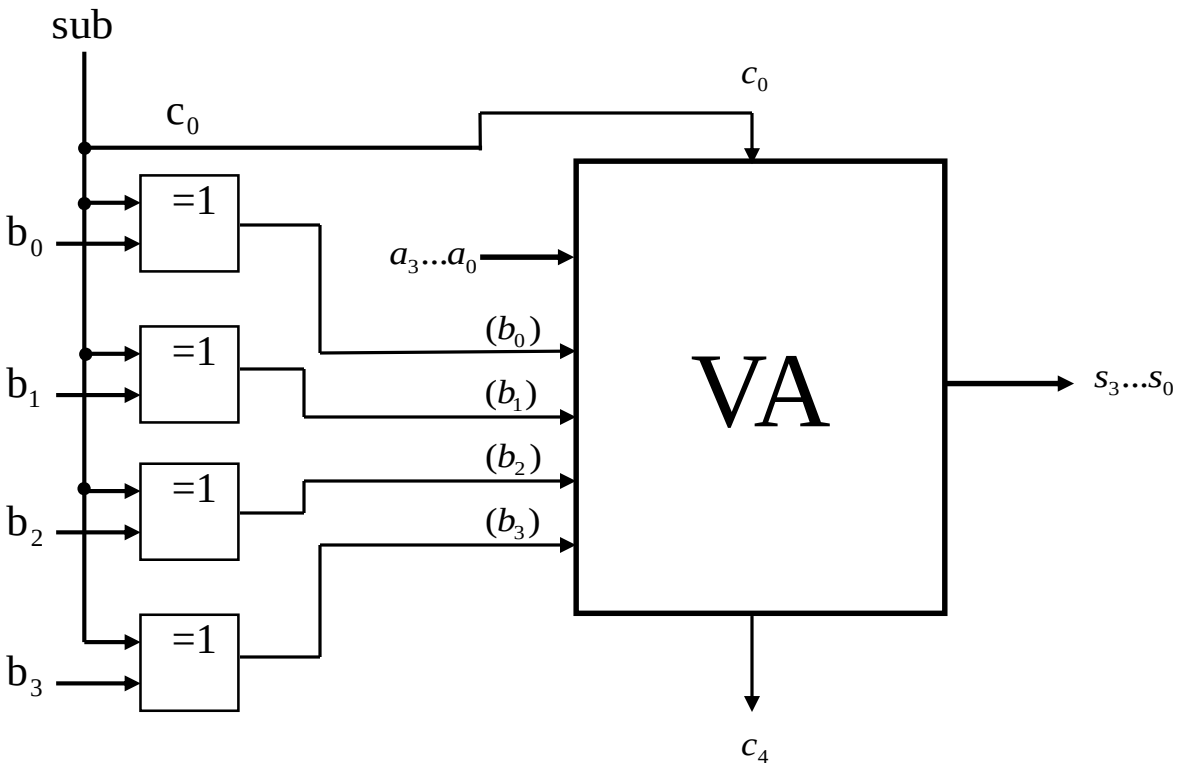
4. Aufgabe – 4.1

Übertragen des Verfahrens:



4. Aufgabe – 4.1

Übertragen des Verfahrens:



4. Aufgabe – 4.2

Konstruieren Sie eine Schaltung, die für den Fall, dass a und b jeweils in einer K2-Darstellung gegeben sind, einen Überlauf der Ergebnisse erkennt.

- die Summe aus einer negativen und einer positiven Zahl in der K2-Darstellung kann nie zu einem Überlauf führen.
- Überlauf ist gegeben, wenn:
    1. beide Zahlen positiv sind, das Ergebnis jedoch negativ
    2. beide Zahlen negativ sind, das Ergebnis jedoch positiv
- Eine negative Zahl kann leicht an einer 1 an der höchstwertigen Stelle (n-1) erkannt werden.

4. Aufgabe – 4.2

- Funktionstabelle:

beide Zahlen positiv, Ergebnis negativ

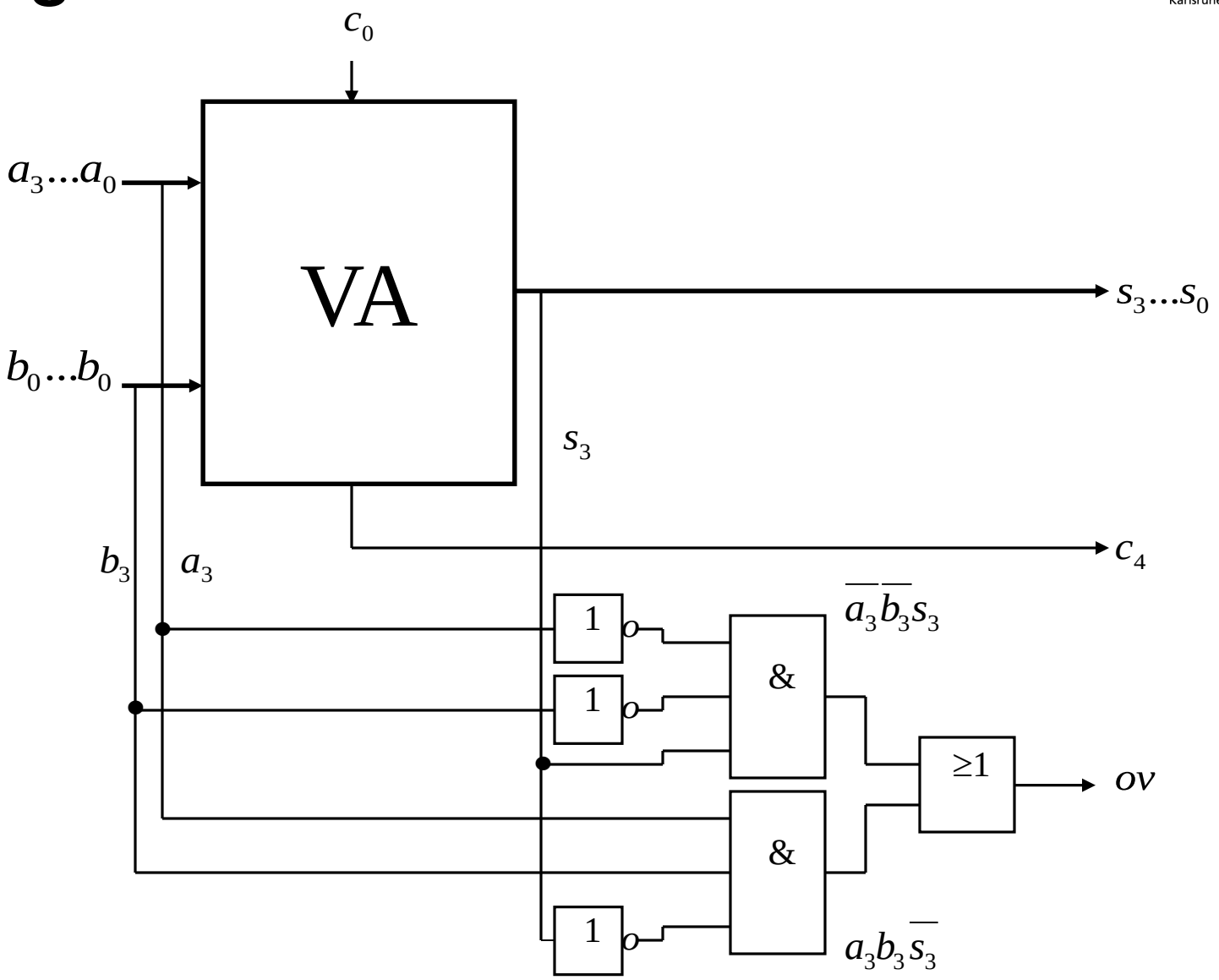
beide Zahlen negativ, Ergebnis positiv

a_{n-1}	b_{n-1}	s_{n-1}	ov
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

$$ov = \overline{a_{n-1}}\,\overline{b_{n-1}}\,s_{n-1} + a_{n-1}b_{n-1}\overline{s_{n-1}}$$

Für den 4-Bit-Addierer: $$ov = \overline{a_3}\,\overline{b_3}\,s_3 + a_3 b_3 \overline{s_3}$$

4. Aufgabe – 4.2


c_0
$a_3 \ldots a_0$
VA
$b_0 \ldots b_0$
$s_3 \ldots s_0$
s_3
c_4
b_3
a_3
1
1
&
$\overline{a_3}\,\overline{b_3}\,s_3$
≥1
ov
&
1
$a_3 b_3 \overline{s_3}$