

Schriftliche Prüfung im Fach

Elektronische Schaltungen

- Bitte beachten Sie die Hinweise auf der folgenden Seite.
- Beginnen Sie mit den Aufgaben, die Ihnen am leichtesten fallen.

Einzelresultate

Aufgabe	1	2	3	4	5	6	7	8
erreichbare Punkte	13	16	15	16	20	11	16	13
erzielte Punkte								

Gesamtbewertung

Punkte maximal:	Gesamtpunkte:	Bonuspunkte:	Note:
120			



1. Die Prüfungsdauer beträgt 2 Stunden.
2. Zur Bearbeitung der Klausur sind **keine Hilfsmittel** zugelassen, außer Schreibzeug, Zirkel, Lineal, ein **nicht-programmierbarer, komplexer** Taschenrechner und ein handschriftliches, beidseitig beschriebenes Blatt als Formelsammlung.
3. Die Lösungen müssen auf den ausgegebenen Blättern in den dafür vorgesehenen **Lösungskästen** niedergeschrieben werden. Geben Sie zu den Zahlenwerten auch immer die zugehörigen **Einheiten** an. Achten Sie auch auf die korrekte **Beschriftung** der **Diagramme**. Falls der Platz nicht ausreicht, muss auf dem Lösungsblatt ein Hinweis auf die Fortsetzung gegeben werden und von der Aufsicht ein gestempeltes Zusatzblatt angefordert werden. Bei zweifelhafter Zuordnung kann die Lösung nicht gewertet werden. Benutzen Sie **kein eigenes Papier**.
4. **Bei allen Aufgaben muss der Lösungsweg klar erkennbar und eindeutig dargestellt werden.** In einigen Aufgaben ist dies die wesentliche Prüfungsleistung. Lösungen ohne ausreichende Begründung werden nicht gewertet. Das Gleiche gilt für mehrdeutige Lösungen oder Formulierungen.
5. Verwenden Sie bei der Lösung der Aufgaben **weder rote oder grüne Farbe noch Bleistift** und kennzeichnen Sie Ihre Ergebnisse deutlich. Lösungen in roter Farbe oder Bleistift können nicht gewertet werden. Zeichnungen in Diagrammen dürfen mit Bleistift gemacht werden.
6. Tragen Sie vor Beginn der Klausur Nachname, Vorname und Matrikelnummer auf dem Deckblatt ein und **beschriften Sie jedes Lösungsblatt** mit Ihrer Matrikelnummer. **Alle** Blätter, auch die Zusatzblätter, müssen die Matrikelnummer des/der Kandidat:in tragen. Wer diese Regeln, die einer raschen Bearbeitung dienen, nicht einhält, kann nicht erwarten, dass er kurzfristig über das Ergebnis seiner Prüfung informiert wird. Die Lösungsblätter müssen **vollständig**, d.h. zusammen mit allen zusätzlich ausgeteilten Blättern, abgegeben werden. Heften Sie alle Blätter mit der beiliegenden Faltklammer zusammen.
7. Legen Sie Ihren Studentenausweis und ggfs. den Zulassungsschein bereit.
8. Der Umfang der gesamten Klausur beträgt 47 Seiten und besteht aus 8 Aufgaben. **Prüfen Sie** diese direkt nach Erhalt **auf Vollständigkeit**.
9. Die Ergebnisse der Klausur werden nach der Korrektur im Campus System veröffentlicht. Der Zeitpunkt der Veröffentlichung wird im Internet bekannt gegeben.

Aufgabe 1

(gesamt 13 Punkte)

Netzwerkanalyse

Im Folgenden sollen verschiedene passive Netzwerke untersucht werden. Die Widerstände haben folgende Werte: $R_1 = 500 \Omega$ und $R_2 = 800 \Omega$.

- a) Gegeben ist die Schaltung in Abb. 1. Es gilt $U_0 = 2,5 \text{ V}$. Berechnen Sie die Spannungen U_1 und U_2 sowie die Ströme I_1 und I_2 . (3 P.)

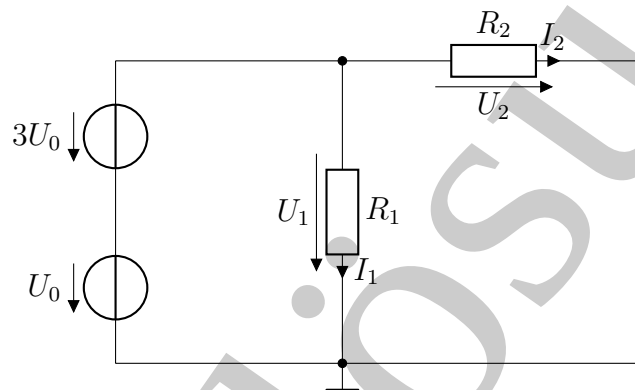


Abbildung 1

$$U_1 = U_2 = 4U_0 = 10 \text{ V}$$

$$I_1 = \frac{U_1}{R_1} = \frac{10 \text{ V}}{500 \Omega} = 20 \text{ mA}$$

$$I_2 = \frac{U_2}{R_2} = \frac{10 \text{ V}}{800 \Omega} = 12,5 \text{ mA}$$

(1 P.) für korrekte Spannungen U_1 und U_2 , (1 P.) für I_1 , (1 P.) für I_2 .

- b) Die Schaltung wird mit einem dritten Widerstand $R_3 = 450 \Omega$ nach Abb. 2 erweitert. Berechnen Sie U_3 und I_3 .

(Werte aus vorherigen Aufgabenteilen: $U_0 = 2,5 \text{ V}$, $R_1 = 500 \Omega$, $R_2 = 800 \Omega$)

(2 P.)

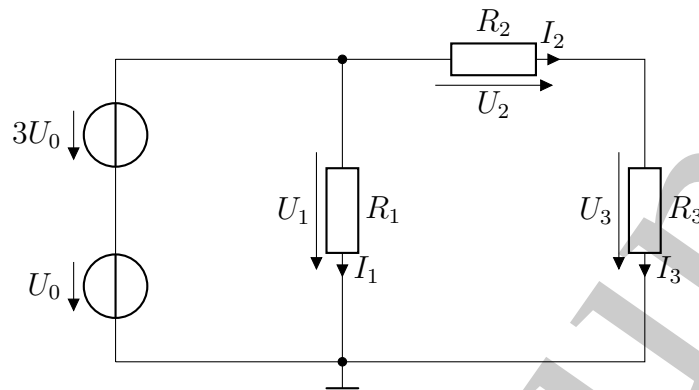


Abbildung 2

$$U_3 = \frac{R_3}{R_2 + R_3} \cdot 4U_0 = \frac{450 \Omega}{800 \Omega + 450 \Omega} \cdot 10 \text{ V} = 3,6 \text{ V} \quad (1 \text{ P.})$$

$$I_3 = \frac{4U_0}{R_2 + R_3} = \frac{U_3}{R_3} = \frac{3,6 \text{ V}}{450 \Omega} = 8 \text{ mA} \quad (1 \text{ P.})$$

- c) Der Widerstand R_3 wird nun mit einer Induktivität $L = 850 \text{ pH}$ ausgetauscht und die Gleichspannungsquellen werden durch eine einzelne Wechselspannungsquelle ersetzt, siehe Abb. 3. Geben Sie die komplexe Übertragungsfunktion $H(\omega) = \frac{u_3}{u_e}$ der Schaltung sowie deren Betrag $|H(\omega)|$ als Funktion der Kreisfrequenz ω und der passiven Bauelemente an.

(2 P.)

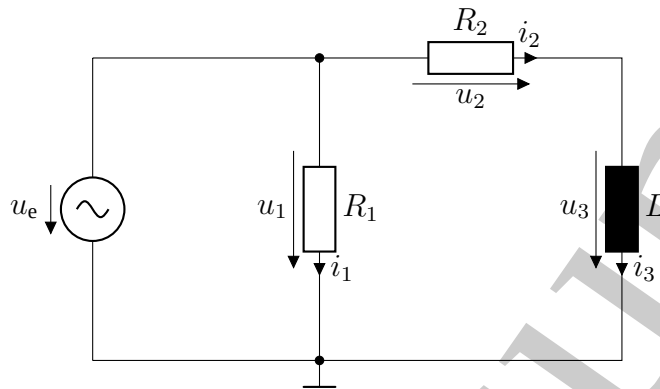


Abbildung 3

$$H(\omega) = \frac{j\omega L}{R_2 + j\omega L}$$

$$|H(\omega)| = \frac{\omega L}{\sqrt{R_2^2 + (\omega L)^2}}$$

(1 P.) für Übertragungsfunktion und (1 P.) korrekte Betragsbildung.

- d) Für die Wechselspannungsquelle in Abb. 3 gilt $u_e = 7,5 \text{ V} \cdot \sin(2\pi f \cdot t)$, wobei $f = 35 \text{ GHz}$. Berechnen Sie jeweils Betrag und Phase (in $^\circ$) der Wechselspannung u_3 .
(Werte aus vorherigen Aufgabenteilen: $R_1 = 500 \Omega$, $R_2 = 800 \Omega$, $L = 850 \text{ pH}$)

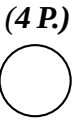
(2 P.)



Anwendung der Spannungsteilerregel zur Berechnung von u_3 :

$$\begin{aligned} u_3 &= u_e \cdot \frac{j\omega L}{R_2 + j\omega L} = u_e \cdot \frac{j \cdot 2\pi \cdot f \cdot L}{R_2 + j \cdot 2\pi \cdot f \cdot L} \\ |u_3| &= |u_e| \cdot \frac{2\pi \cdot f \cdot L}{\sqrt{R_2^2 + (2\pi \cdot f \cdot L)^2}} \\ &= 7,5 \text{ V} \cdot \frac{2\pi \cdot 35 \text{ GHz} \cdot 850 \text{ pH}}{\sqrt{(800 \Omega)^2 + (2\pi \cdot 35 \text{ GHz} \cdot 850 \text{ pH})^2}} = 1,71 \text{ V (1 P.)} \\ \angle u_3 &= 90^\circ - \arctan\left(\frac{2\pi \cdot f \cdot L}{R_2}\right) = 90^\circ - 13,15^\circ = 76,85^\circ \text{ (1 P.)} \end{aligned}$$

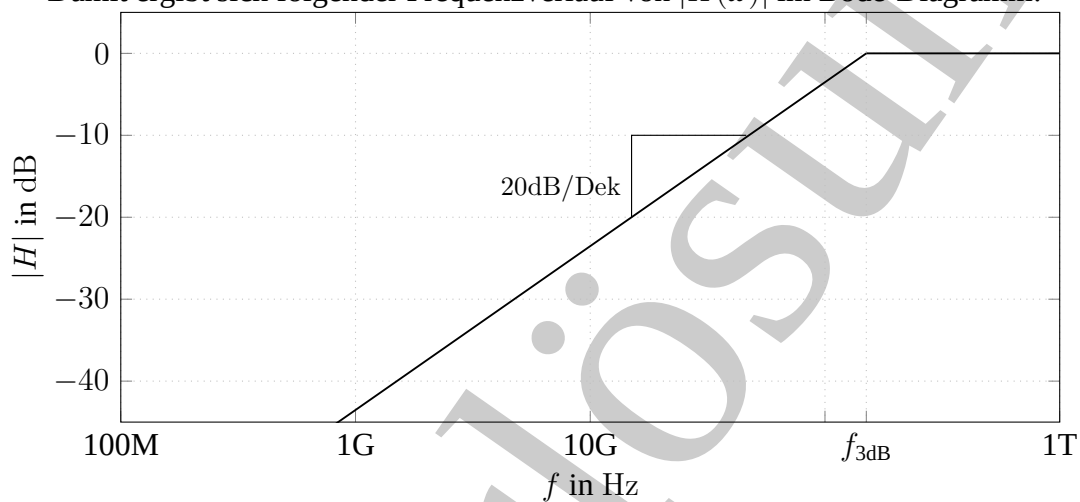
- e) Berechnen Sie die 3 dB-Grenzfrequenz $f_{3\text{dB}}$ der Schaltung und skizzieren Sie den Frequenzverlauf von $|H(\omega)| = \frac{u_3}{u_e}$ im Bode-Diagramm. Markieren Sie $f_{3\text{dB}}$ und die Steigung in Ihrer Skizze. **Achten Sie auf korrekte Beschriftung der Achsen.** (4 P.)



Die Schaltung weist Hochpassverhalten auf. Die Übertragungsfunktion hat die Form $H(\omega) = \frac{j\omega K}{1+j\omega K}$ mit $K = L/R_2$. Die 3 dB-Grenzfrequenz der Schaltung beträgt:

$$\omega_{3\text{dB}} = \frac{1}{K} = \frac{R_2}{L} \Rightarrow f_{3\text{dB}} = \frac{\omega_{3\text{dB}}}{2\pi} = \frac{R_2}{2\pi \cdot L} = 149,8 \text{ GHz (1 P.)}$$

Damit ergibt sich folgender Frequenzverlauf von $|H(\omega)|$ im Bode-Diagramm:



(1 P.) für Hochpassverhalten, (1 P.) für Steigung,
(1 P.) für Verstärkung im Durchlassbereich (0 dB oder 1).
Hinweis: - 1P. wenn Knickfrequenz nicht eingezeichnet ist

Musterlösung

Aufgabe 2

(gesamt 16 Punkte)

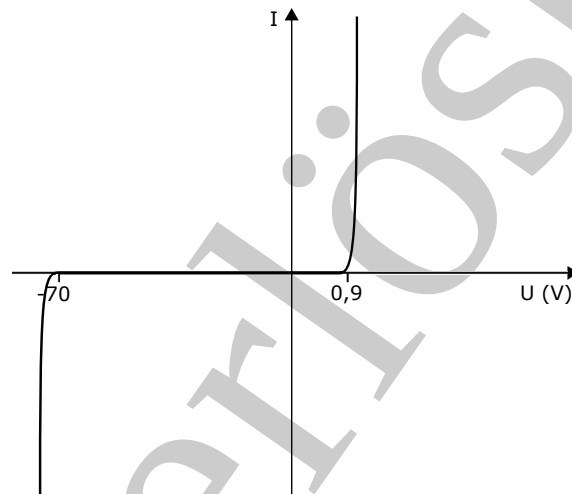
Diode

Im Folgenden soll das Verhalten von unterschiedlichen Diodenschaltungen analysiert werden.

Teil 1:

- a) Skizzieren Sie die I/U Kennlinie einer idealen Diode mit $U_F = 0,9 \text{ V}$ und $U_{Br} = 70 \text{ V}$ im Durchlass- und Sperrbereich. **Achten Sie auf korrekte Beschriftung des Diagramms.**

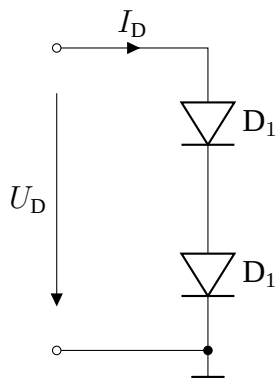
(1 P.)



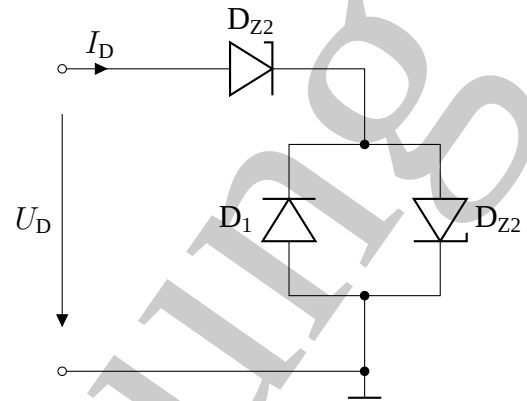
(1 P. Abzug, wenn Achsenbeschriftung fehlt.)

- b) Es sind die Schaltungen aus idealen Dioden aus Abb. 4 gegeben. Für die idealen Dioden gilt: D_1 : $U_{Br} = 70\text{ V}$, $U_F = 0,9\text{ V}$ und D_{Z2} : $U_{Br} = 4\text{ V}$ und $U_F = 0,7\text{ V}$. Skizzieren Sie die I/U Kennlinien der Schaltungen. **Achten Sie auf korrekte Beschriftung der Diagramme.**

(3 P.)

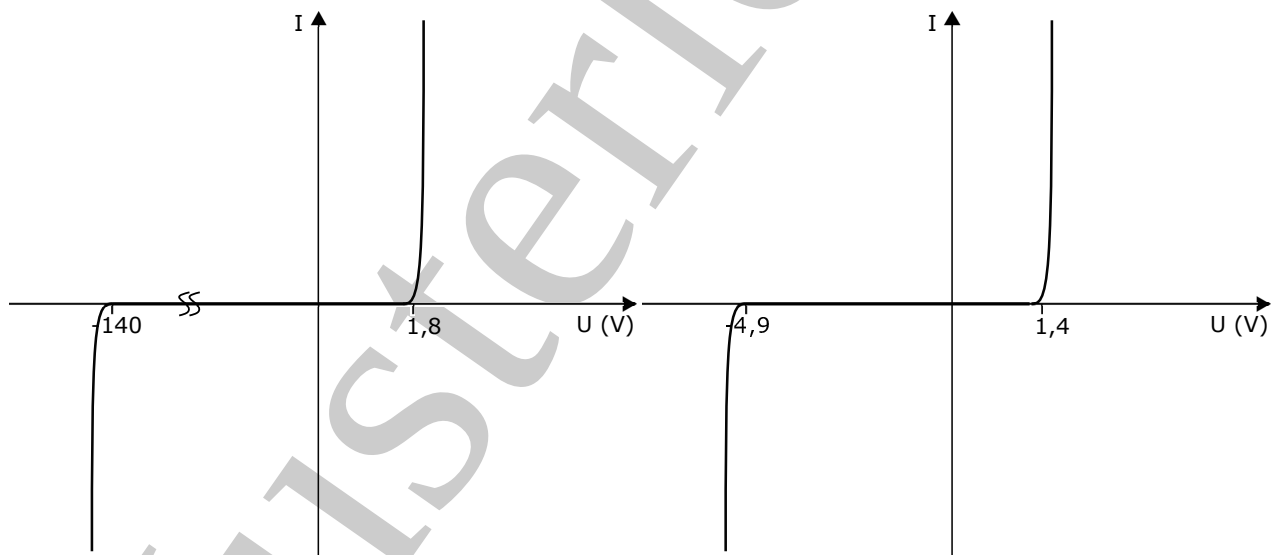


(a)



(b)

Abbildung 4



(1 P.) Schaltung a), (2 P.) Schaltung b), 1 P. Abzug wenn Achsenbeschriftung fehlt, 1 P. Abzug wenn beide Male das Minus fehlt.

- c) Die Schaltung aus Abb. 4a, weiterhin bestehend aus idealen Dioden, wird mit einer Wechselspannungsquelle erweitert. Die Wechselspannung beträgt $u_e(t) = 1 \text{ mV} \cdot \sin(\omega_C t + 25^\circ)$ mit $\omega_C = 3 \times 10^9 \frac{\text{rad}}{\text{s}}$, siehe Abb. 5. Berechnen Sie den zeitlichen Verlauf des Wechselstroms $i_e(t)$ für den Arbeitspunkt bei $U_0 = 1,7 \text{ V}$. Die Temperaturspannung beträgt $U_T = 26 \text{ mV}$ und für den Sperrstrom gilt $I_S = 0,1 \text{ fA}$.

(4 P.)



Hinweise: Es kann angenommen werden, dass die Näherungen für das Kleinsignalverhalten gelten.

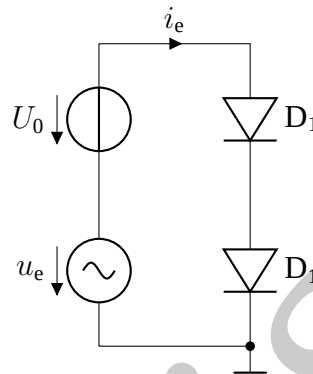


Abbildung 5

Da die gleichen Dioden genutzt werden, fällt über beide Dioden jeweils die Hälfte der Gleichspannung, d.h. $U_D = 0,85 \text{ V}$ ab. Im Kleinsignalersatzschaltbild können die beiden Dioden durch ihren differentiellen Widerstand ersetzt werden.

Damit ergibt sich:

$$I_D = I_S \cdot e^{\frac{U_D}{U_T}} = 0,1 \text{ fA} \cdot e^{\frac{0,85 \text{ V}}{26 \text{ mV}}} = 15,8 \text{ mA} \quad (1 \text{ P.})$$

$$r_D = \frac{U_T}{I_D} = 1,65 \Omega \quad (1 \text{ P.})$$

$$i_D = \frac{u_e/2}{r_D} = 303 \mu\text{A} \quad (1 \text{ P.})$$

$$i_e(t) = 15,8 \text{ mA} + 303 \mu\text{A} \cdot \sin(\omega_C t + 25^\circ) \quad (1 \text{ P.})$$

Teil 2:

- d) In Abb. 6 ist das Kleinsignal-Ersatzschaltbild einer realen Diode gegeben. Was wird jeweils von den drei Bauteilen im Ersatzschaltbild modelliert? Benennen Sie diese kurz, es ist keine Erklärung gefordert. (3 P.)

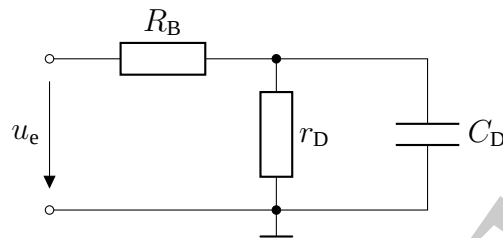
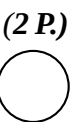


Abbildung 6

R_B : Bahnwiderstand
 r_D : differentieller Widerstand
 C_D : Parasitäre Kapazität

- e) Es ist die Schaltung aus Abb. 7 mit der realen Diode D_3 gegeben. In Abb. 8 ist die Abhängigkeit der Sperrschichtkapazität C_S über der Gleichspannung U_D der Diode gegeben. Die Grenzfrequenz der Schaltung liegt bei $f_{3dB} = 5,3 \text{ GHz}$. Für den Widerstand gilt $R_i = 10 \Omega$. Bestimmen Sie die Sperrschichtkapazität C_S und die Spannung U_D über der Diode im Arbeitspunkt.



Hinweise: Die Diode wird in Sperrrichtung betrieben und es gilt $R_B = 0$.

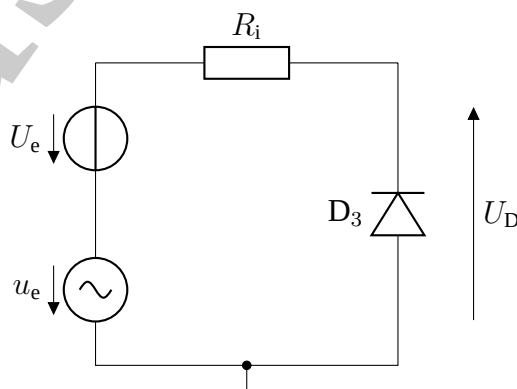


Abbildung 7

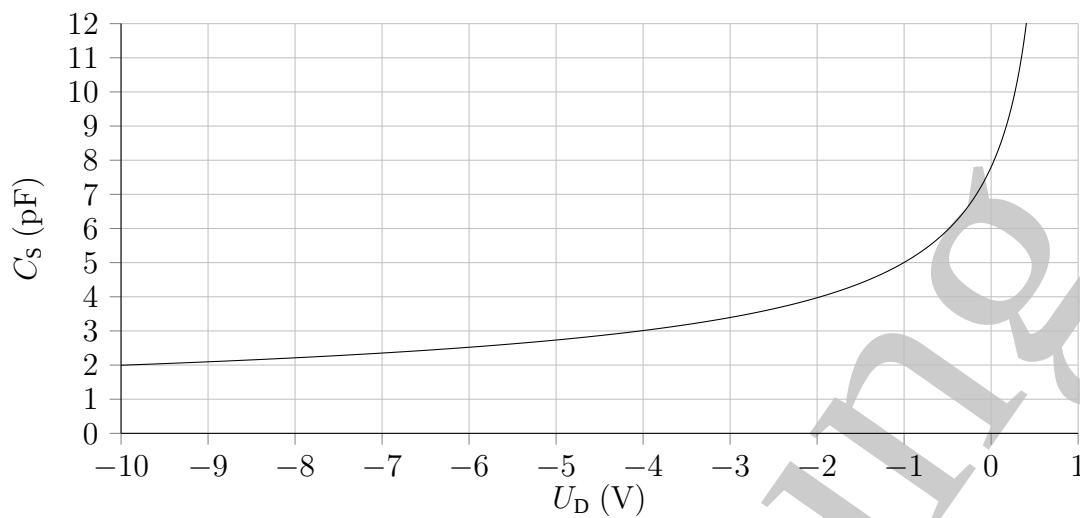


Abbildung 8

In Sperrrichtung kann der Kleinsignal-Diodenwiderstand r_D zu ∞ angenommen werden. Die Sperrschichtkapazität lässt sich berechnen zu:

$$f_{3dB} = \frac{1}{2\pi \cdot R_i \cdot C_S}$$
$$C_S = \frac{1}{2\pi \cdot R_i \cdot f_{3dB}} = 3 \text{ pF (1 P.)}$$

Aus dem Diagramm kann die Spannung über der Diode im Arbeitspunkt bei $C_S = 3 \text{ pF}$ zu $U_D = -4 \text{ V}$ abgelesen werden. (1 P. nur mit richtigem Vorzeichen)

Teil 3:

- f) Gegeben ist die Schaltung aus Abb. 9. Für die Widerstände gilt $R_v = 10\ \Omega$ und $R_L = 200\ \Omega$. Die Zener-Diode besitzt eine Zener-Spannung von $U_Z = 4,1\text{ V}$ und wird in einem Arbeitspunkt von $U_D = 4,1\text{ V}$ und $I_D = 20\text{ mA}$ betrieben. Über der Gleichspannung U_e ist eine Störspannung u_e überlagert. Die Temperaturspannung beträgt $U_T = 26\text{ mV}$. Berechnen Sie den Glättungsfaktor $G = \frac{u_e}{u_a}$ der Schaltung.

(3 P.)



Hinweise: Die Kleinsignalnäherungen können angewendet werden, es gilt $n_{Br} = 1$. Die Zener-Diode kann als ideal angenommen werden.

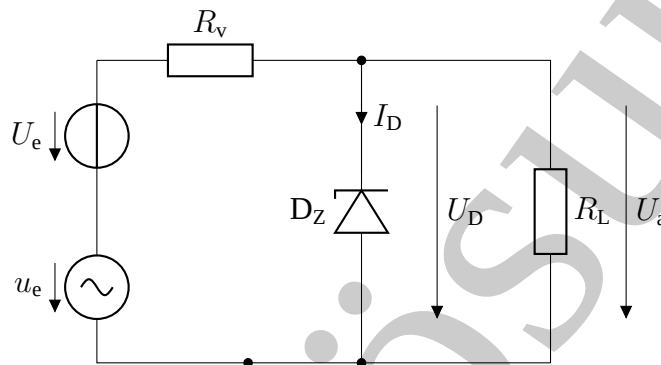
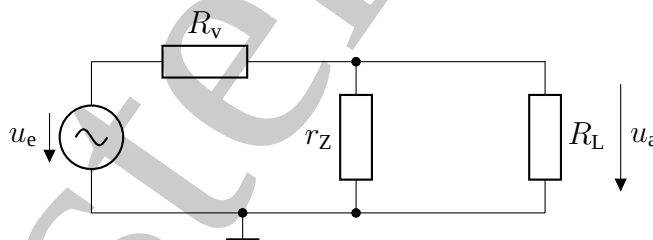


Abbildung 9

Der Glättungsfaktor kann über das Kleinsignal-Ersatzschaltbild bestimmt werden, wobei die Zener-Diode mit dem Kleinsignalwiderstand r_Z modelliert wird.



$$G = \frac{u_e}{u_a} = \frac{R_v + r_Z \parallel R_L}{r_Z \parallel R_L} \approx \frac{R_v + r_Z}{r_Z} \quad (1 \text{ P.})$$

$$\text{mit } r_Z = \frac{U_T}{I_D} = \frac{26 \text{ mV}}{20 \text{ mA}} = 1,3\ \Omega \quad (1 \text{ P.})$$

$$G = 8,7 \quad (1 \text{ P.})$$

Aufgabe 3

(gesamt 15 Punkte)

Bipolar-Grundschtaltung

Die Schaltung in Abb. 10 ist gegeben. Die Stromverstärkung des Transistors beträgt $B = \beta = 100$. Im Arbeitspunkt soll der Kollektorstrom $I_C = 2 \text{ mA}$ betragen und die Kollektor-Emitter-Spannung $U_{CE} = 2 \text{ V}$. Außerdem beträgt die Versorgungsspannung $U_b = 4 \text{ V}$ und der Lastwiderstand $R_L = 100 \Omega$. Die Temperaturspannung beträgt $U_T = 26 \text{ mV}$.

Es kann angenommen werden, dass $I_C \gg I_B$ gilt. Für Wechselspannungen können die Kondensatoren als Kurzschluss betrachtet werden.

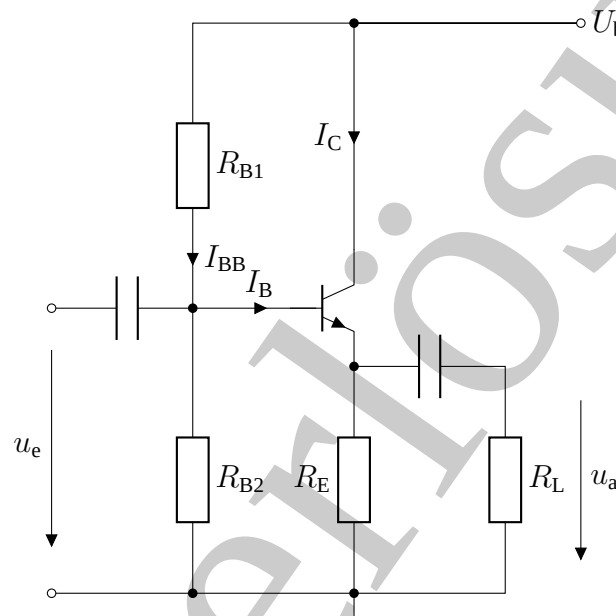


Abbildung 10

a) In welcher Grundschtaltung wird der Transistor betrieben?

(1 P.)

Kollektorschaltung

- b) Die Eingangskennlinie des Transistors ist in Abb. 11 gegeben. Bestimmen Sie die Widerstandswerte R_{B1} , R_{B2} und R_E , mit denen der Arbeitspunkt eingestellt werden kann. Die Faustregel $I_{BB} = 10I_B$ soll gelten.

(5 P.)

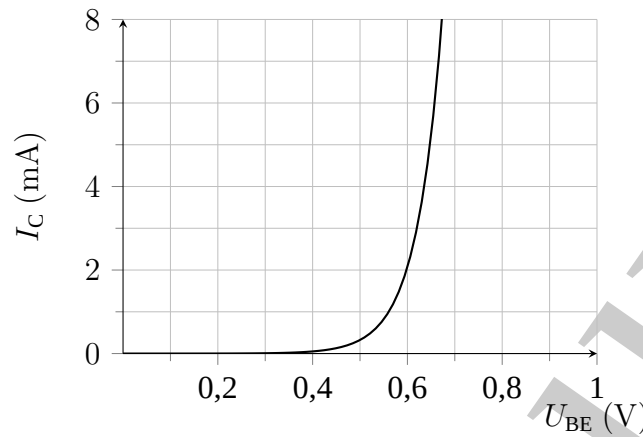


Abbildung 11

Um den erwünschten Kollektorstrom $I_C = 2 \text{ mA}$ einzustellen, muss eine Basis-Emitter-Spannung von $U_{BE} = 0,6 \text{ V}$ vorhanden sein.

(1 P.)

Der Spannungsabfall am Emitterwiderstand R_E muss $U_{RE} = 2 \text{ V}$ betragen, um die Kollektor-Emitter-Spannung $U_{CE} = 2 \text{ V}$ einzustellen. Entsprechend muss R_E nach dem ohmschen Gesetz gewählt werden:

$$R_E = \frac{U_{RE}}{I_C} = \frac{2 \text{ V}}{2 \text{ mA}} = 1 \text{ k}\Omega$$

(1 P.)

Der Basisstrom beträgt dann:

$$I_B = \frac{I_C}{\beta} = \frac{2 \text{ mA}}{100} = 20 \mu\text{A}$$

(1 P.)

Um den gewünschten Arbeitspunkt einzustellen, muss der Eingangsknoten so eingestellt werden, dass:

$$U_{RB2} = U_{RE} + 0,6 \text{ V} = 2,6 \text{ V}$$

$$U_{RB1} = 1,4 \text{ V}$$

(1 P.)

Die Basiswiderstände müssen dann so gewählt werden, dass die Faustregel $I_{BB} = 10I_B$ gilt. Es fließt also $10I_B$ über R_{B1} und $9I_B$ über R_{B2} . Nach dem ohmschen Gesetz ergibt sich:

$$R_{B2} = \frac{U_{RB2}}{9I_B} = \frac{2,6 \text{ V}}{9 \cdot 20 \mu\text{A}} = 14,4 \text{ k}\Omega$$

$$R_{B1} = \frac{U_{RB1}}{10I_B} = \frac{1,4 \text{ V}}{10 \cdot 20 \mu\text{A}} = 7 \text{ k}\Omega$$

(1 P.)

c) Zeichnen Sie das Kleinsignal-Ersatzschaltbild der gesamten Schaltung.

(4 P.)

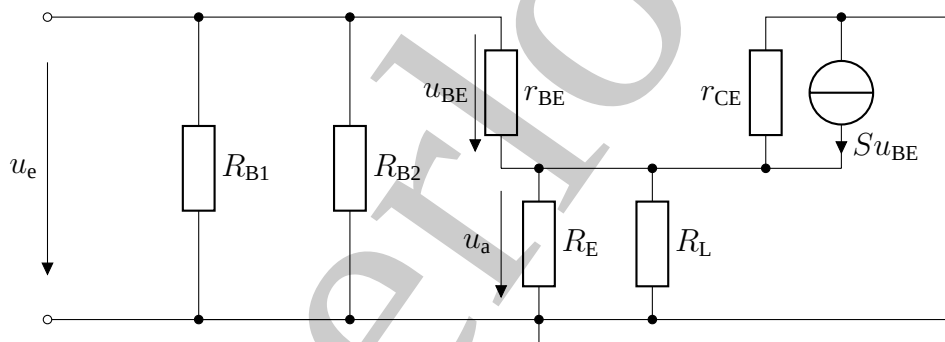


Abbildung 12: Kleinsignal-Ersatzschaltbild

1 P. für Eingangswiderstände R_{B1} , R_{B2}

2 P. für Stromquelle und Kollektor-Emitter Widerstand r_{CE} und r_{BE} (Richtige Verschaltung zueinander)

1 P. für Ausgangswiderstände R_E , R_L

- d) Für alle nachfolgenden Aufgaben wird der Early-Effekt vernachlässigt. Wie ändert sich in diesem Fall das Kleinsignal-Ersatzschaltbild aus Aufgabenteil c? (Erklären Sie in wenigen Worten. Keine Zeichnung benötigt.)

(1 P.)



Wenn der Early-Effekt vernachlässigt werden kann, ist der Kollektor-Emitter-Widerstand r_{CE} unendlich groß und kann durch einen Leerlauf ersetzt werden. (1 P.)

- e) Berechnen Sie den Kleinsignal-Ausgangswiderstand r_a der gesamten Schaltung.

(2 P.)



Der Emitter-Port des Transistors wirkt sich auf die Kleinsignal-Ausgangs impedanz wie ein $1/S$ -Widerstand aus.

$$\frac{1}{S} = 13 \Omega,$$

(1 P.)

mit $S = \frac{I_C}{U_T} = 76,9 \text{ mS}$

Parallel dazu befinden sich R_{BE} , R_E und R_L :

$$\begin{aligned} r_a &= \frac{1}{S} \parallel R_E \parallel R_L \parallel r_{BE} \\ &= 13 \Omega \parallel 1 \text{ k}\Omega \parallel 100 \Omega \parallel 1,3 \text{ k}\Omega \\ &= 11,3 \Omega \end{aligned}$$

(1 P.)

Alternativ:

r_{BE} kann vernachlässigt werden, denn $r_{BE} \gg 1/S$:

$$r_a = \frac{1}{S} \parallel R_E \parallel R_L = 11,4 \text{ k}\Omega$$

f) Berechnen Sie die Kleinsignal-Spannungsverstärkung $A_0 = \frac{u_a}{u_e}$ der gesamten Schaltung.

(2 P.)



Die Kleinsignal-Spannungsverstärkung der Schaltung beträgt:

$$\begin{aligned} A_0 &= \frac{S \cdot (R_E \parallel R_L)}{S \cdot (R_E \parallel R_L) + 1} \\ &= \frac{76,9 \text{ mS} \cdot (90,9 \Omega)}{76,9 \text{ mS} \cdot (90,9 \Omega) + 1} \\ &= 0,87 \end{aligned}$$

1 P. für richtige Emitterimpedanz ($R_E \parallel R_L$)

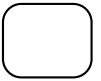
1 P. für richtige Formel

Musterlösung

Aufgabe 4

(gesamt 16 Punkte)

CMOS-Verstärker



Gegeben ist die Schaltung in Abb. 13 mit dem Widerstand $R_g = 100 \text{ k}\Omega$ und der Versorgungsspannung $U_b = 2 \text{ V}$. Die Gatelänge der Transistoren sei $l_n = l_p = 20 \text{ nm}$. Für die Schwellspannungen der beiden Transistoren gilt $|U_{th,n}| = |U_{th,p}| = 0,4 \text{ V}$. Die Early-Spannung beträgt $|U_{A,n}| = |U_{A,p}| = 50 \text{ V}$. Außerdem sind der Kapazitätsbelag $C'_{ox} = 6,25 \frac{\text{fF}}{\mu\text{m}^2}$ sowie die Mobilität $\mu_n = 1200 \frac{\text{cm}^2}{\text{Vs}}$ für den n-MOS bzw. $\mu_p = 400 \frac{\text{cm}^2}{\text{Vs}}$ für den p-MOS bekannt.

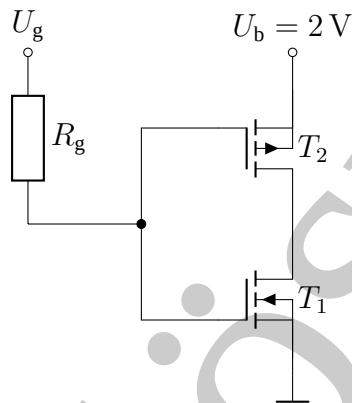


Abbildung 13

- a) Wie muss das Verhältnis der Gatebreiten w_p/w_n von p-MOS bzw. n-MOS gewählt werden, damit für die Steilheitsparameter $\beta_p = \beta_n$ gilt?

(1 P.)



$$\begin{aligned} \mu_p C'_{ox} \frac{w_p}{l_p} &\stackrel{!}{=} \mu_n C'_{ox} \frac{w_n}{l_n} \\ \Rightarrow \frac{w_p}{w_n} &= \frac{\mu_n}{\mu_p} = 3 \quad (1 \text{ P.}) \end{aligned}$$

- b) Wie muss die Spannung U_g gewählt werden, damit sich im Arbeitspunkt eine Gate-Source-Spannung von $U_{GS,n} = 1 \text{ V}$ (n-MOS) bzw. $U_{GS,p} = -1 \text{ V}$ (p-MOS) einstellt? Geben Sie außerdem die Drain-Source Spannung im Arbeitspunkt für den n-MOS ($U_{DS,n}$) und den p-MOS Transistor ($U_{DS,p}$) an und begründen Sie durch eine kurze Rechnung, in welchem Arbeitsbereich die Transistoren betrieben werden.

(3 P.)



Da kein Gatestrom fließt, muss für die gesuchte Spannung U_g gelten (1 P.):

$$U_g = U_{GS,n} = U_b + U_{GS,p} = 1 \text{ V}$$

Da $|U_{GS,n}| = |U_{GS,p}|$ und die Schwellspannungen sowie Steilheitsparameter beider Transistoren identisch sind, muss aus Symmetriegründen für die Drain-Source-Spannungen gelten (1 P.):

$$\begin{aligned} U_b &= -\underbrace{U_{DS,p}}_{-U_{DS,n}} + U_{DS,n} \\ \Rightarrow U_{DS,n} &= \frac{U_b}{2} = 1 \text{ V} \\ \Rightarrow U_{DS,p} &= -U_{DS,n} = -1 \text{ V} \end{aligned}$$

Überprüfung der Sättigungsbedingung zeigt, dass beide Transistoren **in Sättigung** arbeiten (1 P.):

$$\text{n-MOS: } U_{DS,n} = 1 \text{ V} > U_{GS,n} - U_{th,n} = 0,6 \text{ V} \quad \checkmark$$

$$\text{p-MOS: } U_{DS,p} = -1 \text{ V} < U_{GS,p} - U_{th,p} = -0,6 \text{ V} \quad \checkmark$$

Hinweis: -1 P. falls nur n-MOS berechnet oder falsches Vorzeichen

- c) Berechnen Sie die Gatebreiten w_n und w_p der beiden Transistoren, sodass sich ein Drainstrom von 20 mA im Arbeitspunkt einstellt.

(2 P.)



Rechnung exemplarisch für n-MOS (kann auf selbe Weise für p-MOS durchgeführt werden):

$$\begin{aligned} I_{D,n} &= \frac{\beta_n}{2} \cdot (U_{GS,n} - U_{th,n})^2 \cdot \left(1 + \frac{U_{DS,n}}{|U_{A,n}|}\right) \\ &= \frac{1}{2} \cdot \mu_n C'_{ox} \frac{w_n}{l_n} \cdot (U_{GS,n} - U_{th,n})^2 \cdot \left(1 + \frac{U_{DS,n}}{|U_{A,n}|}\right) \stackrel{!}{=} 20 \text{ mA} \\ \Rightarrow w_n &= \frac{2 \cdot I_{D,n} \cdot l_n}{\mu_n C'_{ox} \cdot (U_{GS,n} - U_{th,n})^2 \cdot \left(1 + \frac{U_{DS,n}}{|U_{A,n}|}\right)} \\ &= \frac{2 \cdot 20 \text{ mA} \cdot 20 \text{ nm}}{1200 \frac{\text{cm}^2}{\text{Vs}} \cdot 6,25 \frac{\text{fF}}{\mu\text{m}^2} \cdot (0,6 \text{ V})^2 \cdot \left(1 + \frac{1}{50}\right)} \\ &= 2,9 \mu\text{m} \quad (1 \text{ P.}) \end{aligned}$$

Mit dem Ergebnis aus Aufgabenteil a) folgt entsprechend für den p-MOSFET:

$$w_p = 3 \cdot w_n = 8,7 \mu\text{m} \quad (1 \text{ P.})$$

(Werte ohne Berücksichtigung der Kanallängenmodulation:)

$$w_n = 2,96 \mu\text{m}$$

$$w_p = 8,89 \mu\text{m}$$

d) Welche Verlustleistung ergibt sich für den CMOS-Verstärker im Arbeitspunkt?

(1 P.)



Die Verlustleistung im Arbeitspunkt beträgt:

$$P_{\text{dc}} = U_b \cdot I_D = 2 \text{ V} \cdot 20 \text{ mA} = 40 \text{ mW} \quad (1 \text{ P.})$$

Der CMOS-Verstärker wird wie in Abbildung 14 dargestellt erweitert:

- Am Eingang des CMOS-Verstärkers wird eine Wechselspannung u_e angelegt.
- Außerdem wird der Ausgang mit dem Lastwiderstand $R_L = 530 \Omega$ belastet.
- Die Koppelkondensatoren können als idealer Kurzschluss für Wechsignale betrachtet werden.

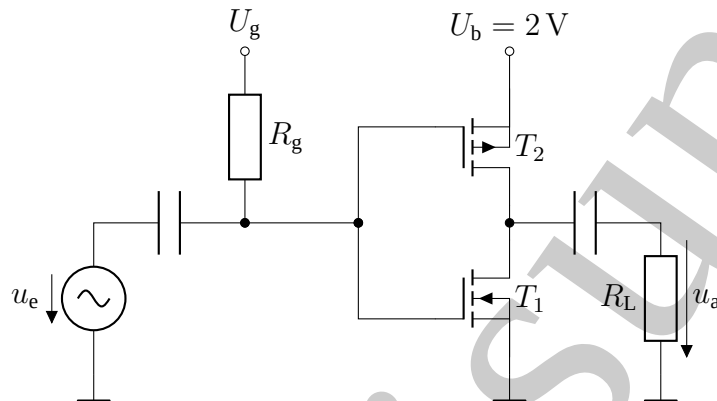
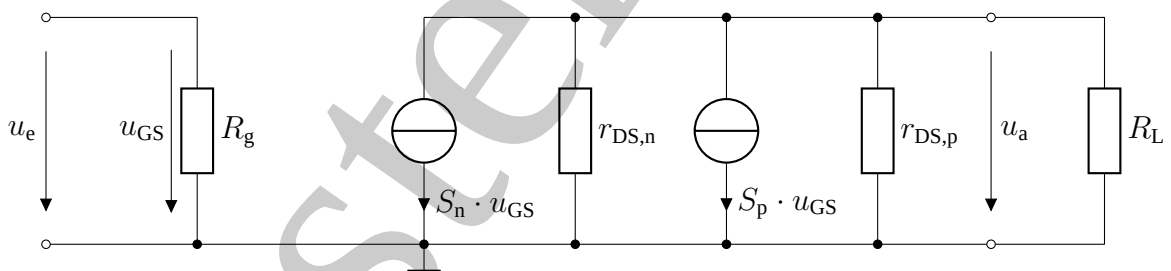


Abbildung 14

e) Zeichnen Sie das Kleinsignal-Ersatzschaltbild der Schaltung aus Abb. 14.

(4 P.)



(1 P.) für Stromquelle und r_{DS} des n-MOS

(1 P.) für Stromquelle und r_{DS} des p-MOS - nur wenn parallel zum n-MOS geschaltet

(1 P.) für R_g am Eingang

(1 P.) für $R_L \parallel r_{DS,n} \parallel r_{DS,p}$

- f) Berechnen Sie die Kleinsignal-Spannungsverstärkung $A_0 = \frac{u_a}{u_e}$ des CMOS-Verstärkers.

(3 P.)



$$A_0 = -(S_n + S_p) \cdot (r_{DS,n} \parallel r_{DS,p} \parallel R_L)$$

mit $S_p = S_n = \beta_n \cdot (U_{GS,n} - U_{th,n}) \cdot \left(1 + \frac{U_{DS,n}}{|U_{A,n}|}\right)$

$$= \underbrace{\mu_n C'_{ox} \frac{w_n}{l_n}}_{108,75 \frac{\text{mA}}{\text{V}^2}} \cdot 0,6 \text{ V} \cdot 1,02 = 66,56 \text{ mS} \text{ (1 P., auch ohne Term für KLM)}$$

und $r_{DS,p} = r_{DS,n} = \frac{|U_{A,n}| + U_{DS,n}}{I_{D,n}} = \frac{50 \text{ V} + 1 \text{ V}}{20 \text{ mA}} = 2,55 \text{ k}\Omega \text{ (1 P.)}$

$$\Rightarrow A_0 = -2 \cdot 66,56 \text{ mS} \cdot \underbrace{(2,55 \text{ k}\Omega \parallel 2,55 \text{ k}\Omega \parallel 530 \Omega)}_{374,4 \Omega} = -49,8 \approx -50 \text{ (1 P.)}$$

(Ohne Berücksichtigung der Kanallängenmodulation:)

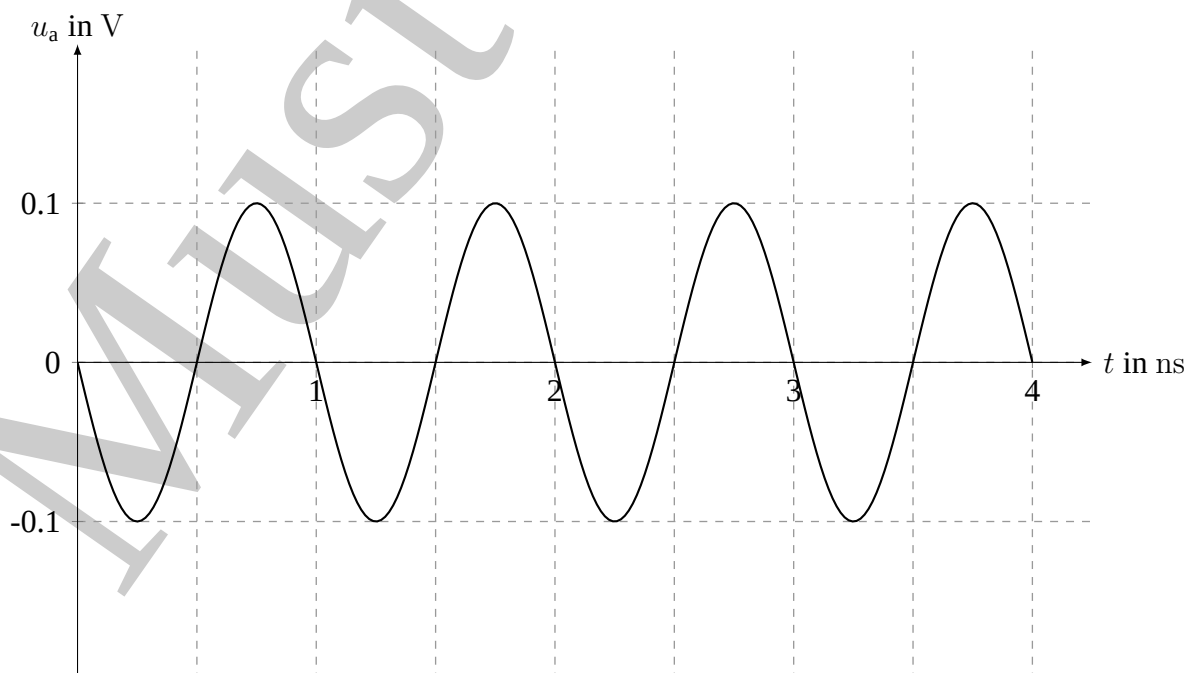
$$\beta_n = 111 \frac{\text{mA}}{\text{V}^2} \Rightarrow S = 66,7 \text{ mS} \Rightarrow A_0 = -49,9 \approx -50$$

- g) Skizzieren Sie je vier Perioden der Ausgangsspannung $u_a(t)$ im Zeitbereich, wenn folgende Eingangs-Wechselspannung angelegt wird: $u_e(t) = 2 \text{ mV} \cdot \sin(2\pi \cdot 1 \text{ GHz} \cdot t)$.
Achten Sie auf vollständige Beschriftung der Achsen.

(2 P.)



(1 P.) für vollständige Achsenbeschriftung und korrekte AC-Amplitude,
(1 P.) für Invertierung



Musterlösung

Aufgabe 5

(gesamt 20 Punkte)

Mehrstufige Verstärkerschaltung

Es ist die Schaltung aus Abb. 15 gegeben. Der Transistor T_1 ist durch $\beta = 150 \frac{\text{mA}}{\text{V}^2}$ und $U_{\text{th}} = 0,3 \text{ V}$ charakterisiert und soll im Arbeitspunkt von $U_{\text{GS}} = 0,8 \text{ V}$ und $I_{\text{D}} = 6,75 \text{ mA}$ betrieben werden. Die Widerstände haben die Werte $R_{\text{g}} = 2 \Omega$, $R_{\text{G},1} = 50 \Omega$, $R_{\text{D}} = 100 \Omega$ und $R_{\text{L}} = 400 \Omega$. Die parasitären Kapazitäten ergeben sich zu: $C_{\text{GS}} = 1 \text{ pF}$, $C_{\text{GD}} = 0,2 \text{ pF}$.

Hinweise: Die Kanallängenmodulation kann vernachlässigt werden und die Koppelkondensatoren können für Wechselspannungen als Kurzschluss betrachtet werden.

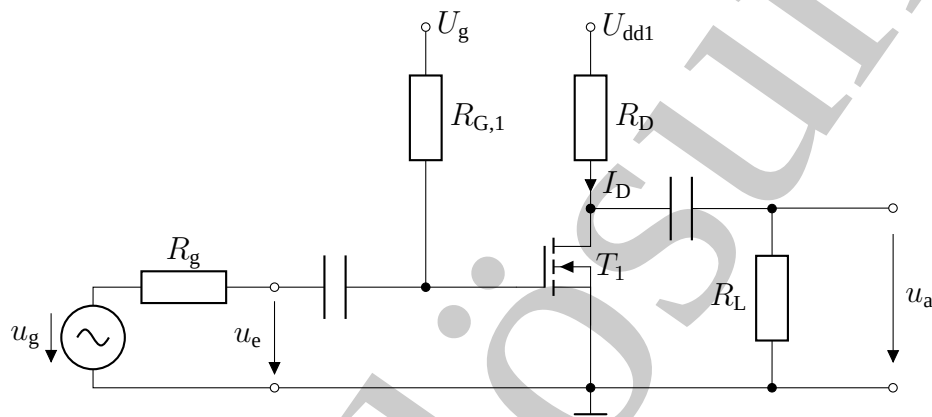
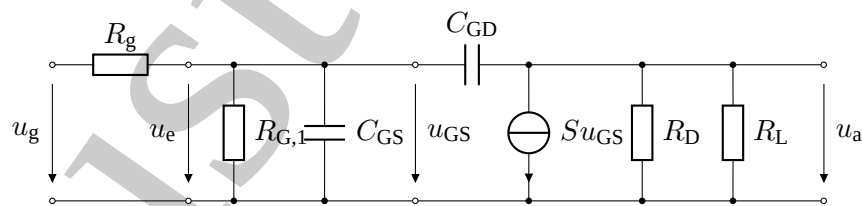


Abbildung 15

- a) Zeichnen Sie das vollständige Kleinsignal-Ersatzschaltbild der Schaltung aus Abb. 15.

Hinweis: Berücksichtigen Sie das dynamische Verhalten des Transistors.

(4 P.)



(1 P.) für Widerstände am Eingang R_{g} , $R_{\text{G},1}$ (1 P.) für T1 - u_{GS} , $S \cdot u_{\text{GS}}$, (1 P.) Parasitäre Kapazitäten von T1, (1 P.) Widerstände am Ausgang R_{D} , R_{L} .

- b) Geben Sie die Niederfrequenz-Betriebsspannungsverstärkung $A_{B0} = \frac{u_a}{u_g}$ der Schaltung aus Abb. 15 an. Falls Sie Vereinfachungen vornehmen, geben Sie diese an und begründen Sie kurz.

(3 P.)



Um die Niederfrequenz-Betriebsspannungsverstärkung zu berechnen, wird zuerst die Niederfrequenz-Spannungsverstärkung $A_0 = \frac{u_a}{u_e}$ berechnet.

$$A_0 = -S \cdot r_a,$$

$$\text{mit } S = \beta(U_{GS} - U_{th}) = 75 \text{ mS}$$

$$\text{mit } r_a = R_D \parallel R_L = 80 \Omega$$

$$A_0 = -6$$

(1 P.) für A_0

Für die Niederfrequenz-Betriebsspannungsverstärkung A_{B0} muss noch das Verhältnis von u_e und u_g über den Spannungsteiler berechnet werden:

$$\frac{u_e}{u_g} = \frac{R_{G,1}}{R_g + R_{G,1}} \quad (1 \text{ P.})$$

$$\frac{u_e}{u_g} = \frac{50 \Omega}{2 \Omega + 50 \Omega} = 0,96$$

Somit gilt für $A_{B0} = 0,96 \cdot A_0 = -5,77$ (1 P.).

- c) Berechnen Sie die Eingangs- und Ausgangskapazität der Schaltung mit Hilfe des Miller-Theorems.

(3 P.)



Die Eingangskapazität berechnet sich mit Hilfe des Miller-Theorems zu:

$$C_e = C_{GS} + C_{GD}(1 - A_0) = 1 \text{ pF} + 0,2 \text{ pF} \cdot 7 = 2,4 \text{ pF}$$

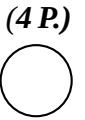
(1 P.) für Formel, (1 P.) für richtige Spannungsverstärkung A_0

Die Ausgangskapazität berechnet sich mit Hilfe des Miller-Theorems zu:

$$C_a = C_{GD}\left(1 - \frac{1}{A_0}\right) = 0,2 \text{ pF}\left(1 + \frac{1}{6}\right) = 233 \text{ fF}$$

(1 P.) für Ausgangskapazität

- d) Berechnen Sie die 3 dB-Grenzfrequenz der Schaltung und zeichnen Sie den Betrag der Betriebsspannungsverstärkung A_B in ein Bode-Diagramm. Nehmen Sie an, dass die Dominante-Pol-Approximation gültig ist. (4 P.)



Durch die Annahme der Dominanten-Pol Approximation wird die 3 dB-Grenzfrequenz durch den Tiefpass am Eingang dominiert. Der Tiefpass ergibt sich aus der Eingangskapazität und dem äquivalenten Widerstand $R_{e,TP}$, der sich an den Klemmen der Eingangskapazität ergibt.

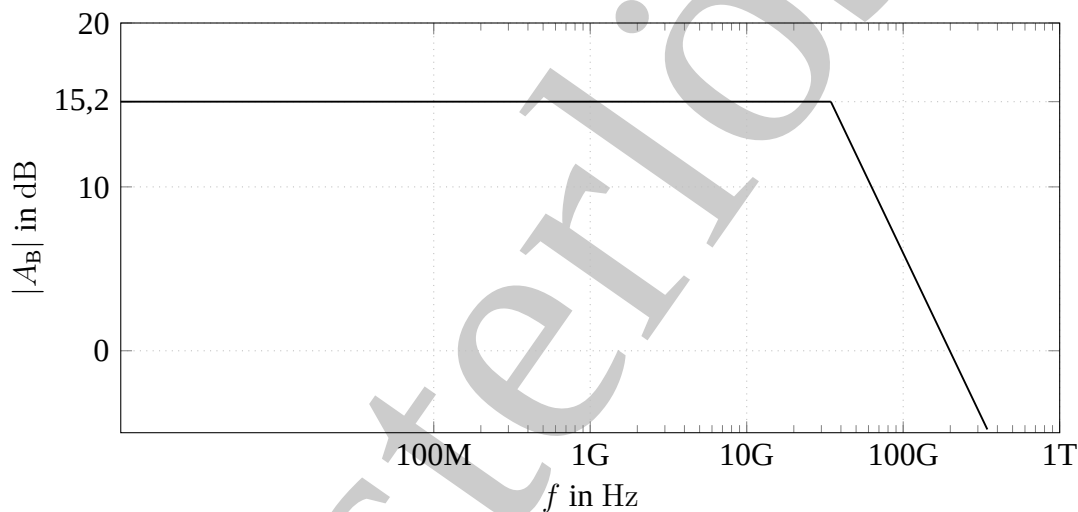
$$f_{3\text{dB}} = f_{p,e} = \frac{1}{2\pi \cdot C_e \cdot R_{e,TP}}$$

mit $R_{e,TP} = R_{G,1} \parallel R_g = 1,92 \Omega$ (1 P.)

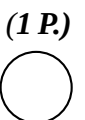
$$f_{3\text{dB}} = \frac{1}{2\pi \cdot C_e \cdot R_{e,TP}} = 34,5 \text{ GHz (1 P.)}$$

Der Betrag der Niederfrequenz-Betriebsspannungsverstärkung ergibt sich zu:

$$|A_{B0}|_{\text{dB}} = 20 \cdot \log(5,77) = 15,2 \text{ (2 P.) mit Diagramm}$$



- e) Berechnen Sie den Kleinsignal-Eingangswiderstand r_e der Schaltung aus Abb. 15. (1 P.)



$$r_e = R_g + R_{G,1}$$

$$= 52 \Omega$$

Die Schaltung wird nun mit einer Gate-Schaltung als 2. Stufe wie in Abb. 16 erweitert. Der Transistor T_2 ist baugleich zu Transistor T_1 . Die Widerstände R_g , $R_{G,1}$, R_D und R_L bleiben unverändert.

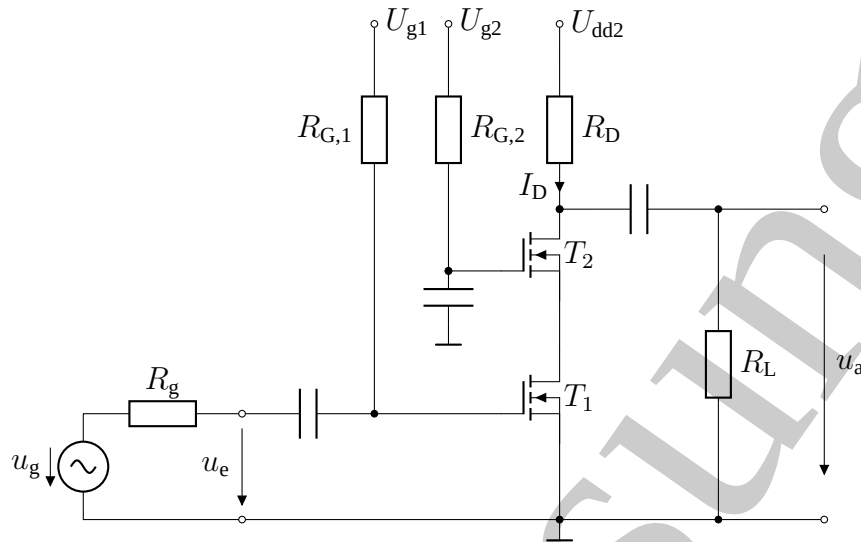


Abbildung 16

- f) Wie muss die Versorgungsspannung U_{dd2} im Vergleich zu U_{dd1} verändert werden, sodass T_1 im gleichen Arbeitspunkt wie in Abb. 15 betrieben wird. Geben Sie hierfür eine Formel an, es muss kein spezifischer Wert berechnet werden.

(1 P.)



$$U_{dd2} = U_{dd1} + U_{DS,T2}$$

- g) Berechnen Sie erneut die Eingangs- und Ausgangskapazität sowie die 3 dB-Grenzfrequenz. Die Dominante-Pol-Approximation ist weiterhin gültig.

(4 P.)



Die Eingangskapazität berechnet sich nun zu:

$$C_e = C_{GS,1} + C_{GD,1}(1 - A_{0,1}) = C_{GS,1} + 2 \cdot C_{GD,1} \\ = 1 \text{ pF} + 0,2 \text{ pF} \cdot 2 = 1,4 \text{ pF},$$

$$\text{mit } A_{0,1} = -S \cdot r_{a1} = -S \cdot r_{e2} = -S \cdot \frac{1}{S} = -1$$

(1 P.) für Formel, (1 P.) für richtige Spannungsverstärkung $A_{0,1}$

Die Ausgangskapazität der gesamten Schaltung entspricht der Ausgangskapazität der Gate-Schaltung:

$$C_a = C_{GD} = 0,2 \text{ pF}$$

(1 P.) für Ausgangskapazität.

Die 3 dB-Grenzfrequenz berechnet sich wie folgt, wobei $R_{e,TP}$ gleich wie in Teilaufgabe d) bleibt :

$$f_{3\text{dB}} = \frac{1}{2\pi \cdot C_e \cdot R_{e,TP}} = 59,2 \text{ GHz (1 P.)}$$

Aufgabe 6

(gesamt 11 Punkte)

Differenzverstärker

Gegeben ist der Differenzverstärker mit den beiden Transistoren T_1 und T_2 in Abbildung 17. Die beiden Transistoren T_1 und T_2 sind identisch aufgebaut und deren Arbeitspunkt soll bei $U_{BE} = 0,9 \text{ V}$, $I_C = 5 \text{ mA}$ und $U_{CE} = 1,4 \text{ V}$ liegen. Die Early-Spannung der beiden Transistoren beträgt $|U_{A,T12}| = 150 \text{ V}$. Die Versorgungsspannung beträgt $U_b = 4,5 \text{ V}$. Die Widerstände R_{C1} und R_{C2} besitzen den Wert $R_C = 500 \Omega$. Außerdem gilt $U_T = 26 \text{ mV}$ und $\beta \gg 1$.

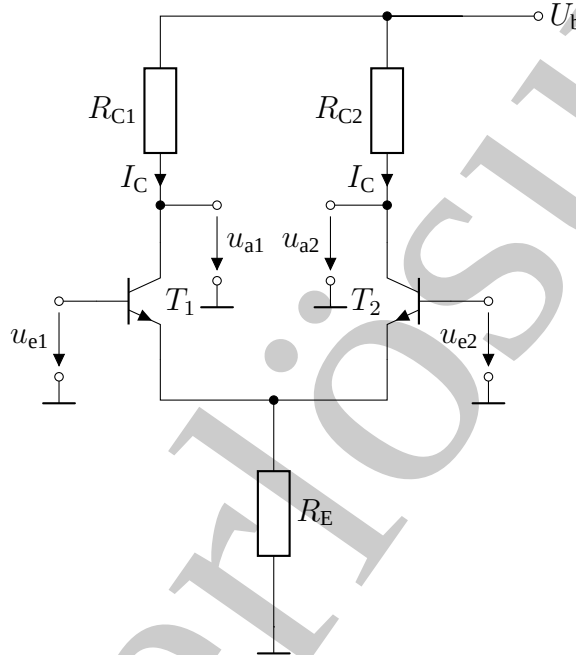


Abbildung 17

- a) Berechnen Sie den Widerstand R_E , sodass beide Transistoren im Arbeitspunkt betrieben werden.

(1 P.)

$$\begin{aligned}
 U_b &= I_C \cdot R_C + U_{CE} + 2 \cdot I_C \cdot R_E \\
 R_E &= \frac{U_b - I_C \cdot R_C - U_{CE}}{2 \cdot I_C} \\
 &= \frac{4,5 \text{ V} - 5 \text{ mA} \cdot 500 \Omega - 1,4 \text{ V}}{2 \cdot 5 \text{ mA}} \\
 &= 60 \Omega
 \end{aligned}$$

- b) Berechnen Sie die Gleichtakt-Spannungsverstärkung $A_G = u_{a1,2}/u_G$ der Schaltung.

(1 P.)



$$A_G = \frac{u_{a1,2}}{u_G} = -\frac{(R_C \parallel r_{CE})}{2 \cdot R_E}$$

$$\text{mit } r_{CE} = \frac{|U_{A,T12}| + U_{CE}}{I_C} = \frac{150 \text{ V} + 1,4 \text{ V}}{5 \text{ mA}} = 30,28 \text{ k}\Omega$$

$$A_G = -\frac{(R_C \parallel r_{CE})}{2 \cdot R_E} = -\frac{491,9 \Omega}{2 \cdot 60 \Omega} = -4,1 \text{ (1 P.)}$$

- c) Berechnen Sie die Gegentakt-Spannungsverstärkung $A_D = u_a/u_D = (u_{a2} - u_{a1})/(u_{e2} - u_{e1})$ der Schaltung.

(2 P.)



$$A_D = \frac{u_a}{u_D} = -S \cdot (R_C \parallel r_{CE}) = -94,6 \text{ (1 P.)}$$

$$\text{mit } S = \frac{I_C}{U_T} = \frac{5 \text{ mA}}{26 \text{ mV}} = 192,3 \text{ mS (1 P.)}$$

- d) Berechnen Sie den Gleichtaktunterdrückungsfaktor CMRR.

(1 P.)



$$\text{CMRR} = \frac{A_D/2}{A_G} = \frac{-47,3}{-4,1}$$

$$= 11,5 \text{ (1 P.)}$$

Der Emitter-Widerstand R_E wird mit einer Stromquelle, bestehend aus T_3 und T_4 , wie in Abbildung 18 ersetzt. Der Arbeitspunkt von T_1 und T_2 (I_C , U_{CE}) soll weiterhin so wie in den vorherigen Aufgabenteilen beibehalten werden. Der Arbeitspunkt von T_3 soll bei $U_{CE,T3} = U_{CE,T12} = 1,4 \text{ V}$ und $U_{BE,T3} = 0,9 \text{ V}$ liegen. Es gilt: $|U_{A,T3}| = |U_{A,T12}| = 150 \text{ V}$. Für die Emitterlängen gilt: $L_{T3} = 5 \mu\text{m}$, $L_{T4} = 1 \mu\text{m}$.

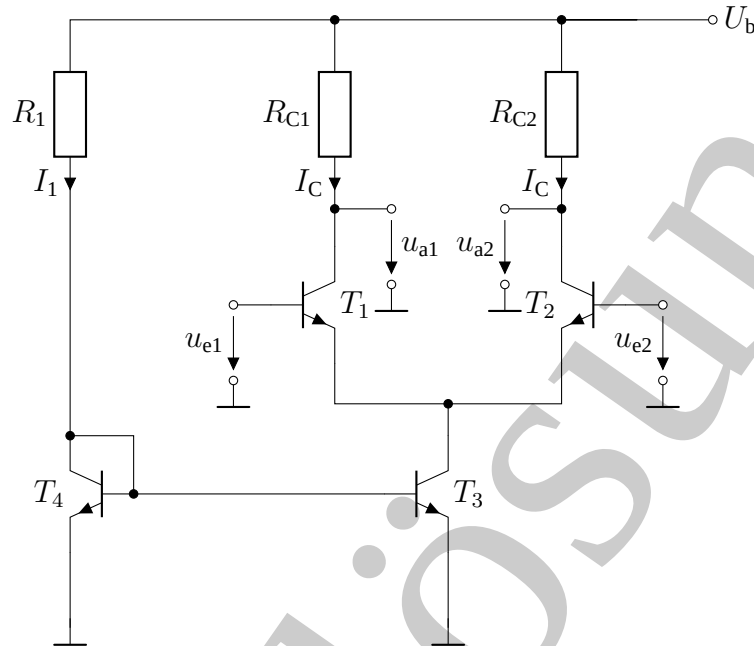


Abbildung 18

- e) Berechnen Sie R_1 sowie die modifizierten Werte für R_{C1} und R_{C2} , sodass die Transistoren T_{1-3} im Arbeitspunkt betrieben werden.

(3 P.)

Berechnung von R_1 :

$$U_b = I_1 \cdot R_1 + U_{BE,T3}$$

$$\text{mit } I_1 = \frac{L_{T4}}{L_{T3}} \cdot I_{C,T3} = 2 \text{ mA (1 P.)}$$

$$R_1 = \frac{U_b - U_{BE,T3}}{I_1} = \frac{4,5 \text{ V} - 0,9 \text{ V}}{2 \text{ mA}} = 1,8 \text{ k}\Omega \text{ (1 P.)}$$

Berechnung der modifizierten Werte von R_{C1} und R_{C2} :

$$U_b = I_C \cdot R_C + U_{CE,T12} + U_{CE,T3}$$

$$\begin{aligned} R_{C1} = R_{C2} = R_C &= \frac{U_b - U_{CE,T12} - U_{CE,T3}}{I_C} \\ &= \frac{4,5 \text{ V} - 1,4 \text{ V} - 1,4 \text{ V}}{5 \text{ mA}} \\ &= 340 \, \Omega \text{ (1 P.)} \end{aligned}$$

f) Berechnen Sie den neuen Gleichtaktunterdrückungsfaktor CMRR.

(3 P.)



Sowohl A_D als auch A_G müssen neu berechnet werden.

$$A_G = -\frac{(R_C \parallel r_{CE,T12})}{2 \cdot r_{CE,T3}}$$

$$\text{mit } r_{CE,T3} = \frac{|U_{A,T3}| + U_{CE,T3}}{I_{C,T3}} = \frac{150 \text{ V} + 1,4 \text{ V}}{10 \text{ mA}} \approx 15,1 \text{ k}\Omega$$

$$\text{und } R_C \parallel r_{CE,T12} = 336,2 \Omega$$

$$A_G = -\frac{336,2 \Omega}{2 \cdot 15,1 \text{ k}\Omega} \approx -0,011 \text{ (1 P.)}$$

$$A_D = -S_{T12} \cdot (R_C \parallel r_{CE,T12}) = -192,3 \text{ mS} \cdot 336,2 \Omega = -64,6 \text{ (1 P.)}$$

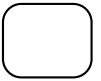
Damit folgt für den neuen Wert des Gleichtaktunterdrückungsfaktors CMRR:

$$\text{CMRR} = \frac{A_D/2}{A_G} = \frac{-32,3}{-0,011} = 2913 \text{ (1 P.)}$$

Aufgabe 7

(gesamt 16 Punkte)

Digitale Grundgatter



Gegeben ist die Schaltung in Abb. 19. Es gilt $\mu_n = 3\mu_p$. Die Gatelänge der Transistoren beträgt $l_n = l_p = 20\text{ nm}$. Die Gatebreite beträgt jeweils $w_n = 2\text{ }\mu\text{m}$ und $w_p = 6\text{ }\mu\text{m}$. Die Threshold-Spannung beider Transistoren ist betragsmäßig gleich und beträgt $|U_{th}| = 1\text{ V}$. Die Versorgungsspannung beträgt $U_b = 4\text{ V}$.

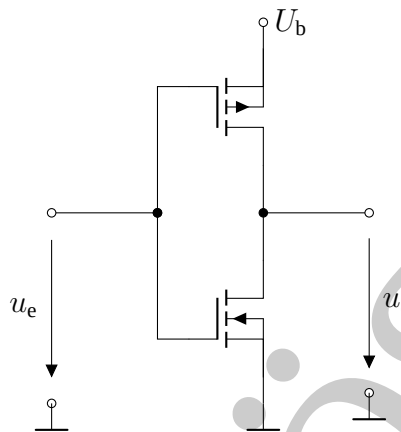


Abbildung 19

- a) Welche Spannungen U_H und U_L stellen sich jeweils am Ausgang für beide logischen Zustände ein?

(2 P.)



Da im statischen Zustand kein Strom durch die Transistoren fließt, fällt auch keine Spannung zwischen Drain und Source ab. Daraus folgt:

$$U_H = U_b = 4\text{ V (1 P.)}$$

$$U_L = 0\text{ V (1 P.)}$$

b) Bestimmen Sie die absoluten und relativen Störabstände der Schaltung.

(3 P.)

Es gilt:

$$\frac{w_p}{w_n} = \frac{\mu_n}{\mu_p}$$

Deswegen ist $\beta_n = \beta_p$ und die Übertragungskurve Symmetrisch. Daraus folgt für die Schwellenspannung:

$$U_S = \frac{U_b}{2} = 2 \text{ V}$$

(1 P.)

Die absoluten Störabstände sind dann:

$$\Delta U_H = U_H - U_S = 2 \text{ V}$$

$$\Delta U_L = U_S - U_L = 2 \text{ V}$$

(1 P.)

Die relativen Störabstände sind:

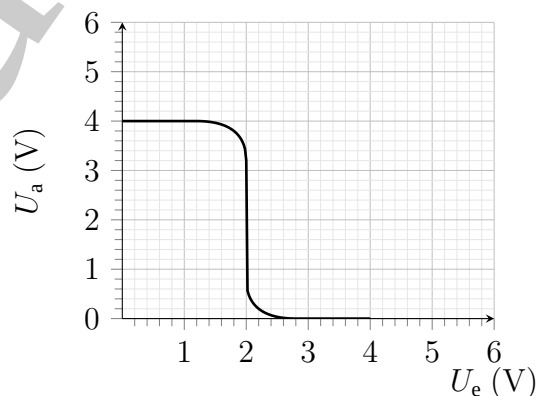
$$Z_H = \frac{\Delta U_H}{U_b} = 0,5$$

$$Z_L = \frac{\Delta U_L}{U_b} = 0,5$$

(1 P.)

c) Skizzieren die Spannungsübertragungsfunktion (U_a gegen U_e) der Schaltung.

(2 P.)



(1 P. für Inverterverhalten, 1 P. für Punktsymmetrie um 2 V)

Teil 2

Das dynamische Verhalten des Gatters in Abb. 20 soll untersucht werden.

Die Steilheitsparameter der Transistoren betragen $\beta_n = \beta_p = 2 \frac{\text{mA}}{\text{V}^2}$. Die Threshold-Spannung ist $|U_{\text{th}}| = 2 \text{ V}$ und die Versorgungsspannung beträgt $U_b = 4 \text{ V}$. Die logischen Signale sind $U_H = U_b$ und $U_L = 0 \text{ V}$. Die kapazitive Last ist $C_L = 1 \text{ nF}$.

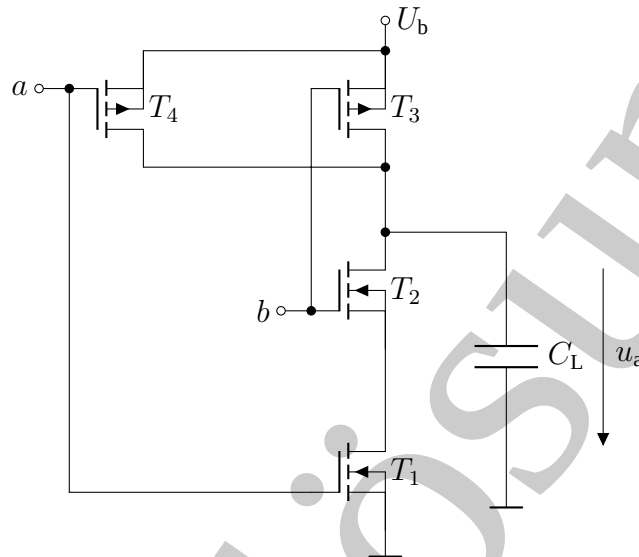


Abbildung 20

- d) Geben Sie die Wahrheitstabelle der Schaltung an. Füllen Sie außerdem für jeden Zustand aus, welche Transistoren leiten (L) und welche Transistoren sperren (S).

(3 P.)



a	b	u_a	T_1	T_2	T_3	T_4
0	0	1	S	S	L	L
0	1	1	S	L	S	L
1	0	1	L	S	L	S
1	1	0	L	L	S	S

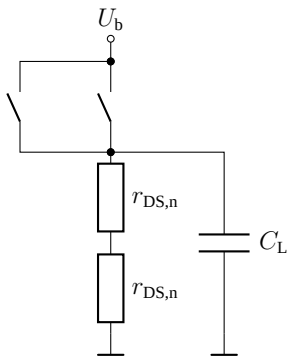
(1 P. für u_a , 1 P. für T_1 und T_2 , 1 P. für T_3 und T_4)

- e) Beide Eingangssignale a und b werden gleichzeitig von LOW auf $HIGH$ umgeschaltet. Geben Sie formelmäßig den zeitlichen Verlauf der Ausgangsspannung $u_a(t)$ an und bestimmen Sie die Verzögerungszeit der Schaltung für diesen Fall.

(4 P.)



Vor dem Umschalten sperren beide n-MOS-Transistoren und die p-MOS-Transistoren leiten. Entsprechend liegt ein $HIGH$ -Signal am Ausgang an. Die Kapazität wird nach dem Umschalten durch beide n-MOS-Transistoren entladen:



Der äquivalente Widerstand der leitenden n-MOS-Transistoren beträgt jeweils:

$$r_{DS,n} = \frac{1}{\beta_n (U_{GS} - U_{th})} = 250 \, \Omega$$

(1 P.)

Der Zeitverlauf von $u_a(t)$ beim Entladen ist dann:

$$u_a(t) = U_b \left(e^{-\frac{t}{2r_{DS,n}C_L}} \right)$$

Die Verzögerungszeit $t_{pd,HL}$ ist so definiert, dass $u_a(t_{pd,HL}) \stackrel{!}{=} \frac{1}{2}U_H$:

$$u_a(t_{pd,HL}) = U_b \left(e^{-\frac{t_{pd,HL}}{2r_{DS,n}C_L}} \right) \stackrel{!}{=} \frac{1}{2}U_b$$

(1 P. für Exponentialform, 1 P. für richtige Zeitkonstante $2r_{DS,n}C_L$)

$$\begin{aligned} t_{pd,HL} &= -\ln \left(\frac{1}{2} \right) \cdot 2r_{DS,n}C_L \\ &= 346,6 \, \text{ns} \end{aligned}$$

(1 P.)

- f) Die Schaltung wird bei einer Clock-Frequenz von $f_{\text{Clk}} = 10 \text{ MHz}$ betrieben. Gehen Sie davon aus, dass die Lastkapazität bei jedem Zyklus vollständig aufgeladen und entladen wird. Bestimmen Sie jeweils die statische und dynamische Verlustleistung der Schaltung.

(2 P.)



Die CMOS-Schaltung ist komplementär, d.h. es fließt bei keinem Zustand ein Strom von der Versorgungsspannung zu Erde. Die statische Verlustleistung ist entsprechend:

$$P_{\text{stat}} = 0 \text{ mW}$$

(1 P.)

In der Lastkapazität wird folgende Energie gespeichert:

$$E_C = \frac{1}{2} C_L U_b^2$$

Die Kapazität wird zweimal pro Clock-Zyklus aufgeladen bzw. entladen. Die dynamische Leistung beträgt entsprechend:

$$\begin{aligned} P_{\text{dyn}} &= 2f_{\text{Clk}} \cdot \frac{1}{2} C_L U_b^2 \\ &= f_{\text{Clk}} C_L U_b^2 \\ &= 160 \text{ mW} \end{aligned}$$

(1 P.)

Musterlösung

Aufgabe 8

(gesamt 13 Punkte)

Kippschaltungen

Die Schaltung in Abb. 21 ist gegeben. Die Schalter werden von den Steuersignalen X und Y angesteuert. Der Basisstrom der Transistoren ist immer vernachlässigbar klein. Es kann außerdem angenommen werden, dass die Transistoren für $U_{BE} \geq 0,7 \text{ V}$ ideal leiten und für $U_{BE} < 0,7 \text{ V}$ hochohmig sperren.

Die Versorgungsspannung beträgt $U_b = 2 \text{ V}$, die logische 1 soll $U_{\text{HIGH}} = 1 \text{ V}$ entsprechen und die logische 0 $U_{\text{LOW}} = 0 \text{ V}$.

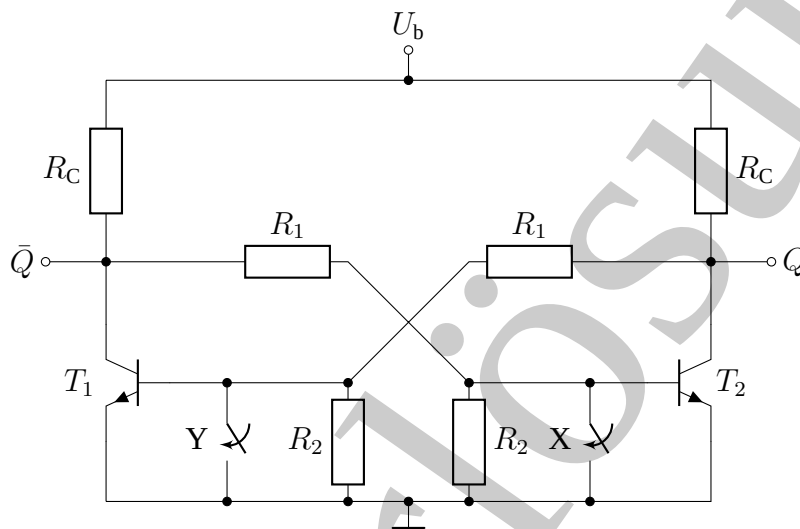


Abbildung 21

- a) Wenn ein Transistor sperrt, soll die Basis-Emitter-Spannung des anderen Transistors $U_{BE} = 0,7 \text{ V}$ betragen. Außerdem soll der Strom durch einen leitenden Zweig $I_{C,\text{leit}} = 1 \text{ mA}$ sein. Bestimmen Sie die benötigten Widerstände R_C , R_1 und R_2 .

(4 P.)

Wenn einer der Transistoren leitet, fällt die gesamte Versorgungsspannung U_b über R_C ab. Nach dem ohmschen Gesetz soll R_C gewählt werden:

$$R_C = \frac{U_b}{I_{C,\text{leit}}} = \frac{2 \text{ V}}{1 \text{ mA}} = 2 \text{ k}\Omega$$

(1 P.)

Wenn ein Transistor sperrt, bilden R_C , R_1 und R_2 einen Spannungsteiler. Damit sich die logische 1 am Ausgang einstellt, muss gelten:

$$U_b \cdot \frac{R_1 + R_2}{R_C + R_2 + R_1} \stackrel{!}{=} U_{\text{HIGH}} = 1 \text{ V}$$

Daraus folgt:

$$R_2 + R_1 = R_C = 2 \text{ k}\Omega$$

(1 P.)

Damit die richtige Basis-Emitter-Spannung am anderen Transistor anliegt, muss gelten:

$$U_{\text{HIGH}} \cdot \frac{R_2}{R_1 + R_2} \stackrel{!}{=} U_{\text{BE}}$$

Daraus folgt:

$$R_2 = \frac{U_{\text{BE}}}{U_{\text{HIGH}}} \cdot 2 \text{ k}\Omega = 1,4 \text{ k}\Omega$$

$$R_1 = 2 \text{ k}\Omega - R_2 = 0,6 \text{ k}\Omega$$

(2 P.)

b) Wie werden X und Y jeweils üblicherweise genannt?

(1 P.)

X: Set (S)
Y: Reset (R)



c) Berechnen Sie die statische Verlustleistung der Schaltung. Gehen Sie davon aus, dass die Schalter X und Y nie gleichzeitig geschlossen sind.

(2 P.)

Die Schaltung ist so entworfen, dass immer ein Zweig leitet und der andere Zweig sperrt. Die Leistung am sperrenden Zweig ist dann:

$$P_{\text{sperr}} = \frac{U_b^2}{R_C + R_1 + R_2} = 1 \text{ mW (1 P.)}$$

Und die Leistung am leitenden Zweig:

$$P_{\text{leit}} = 2 \text{ V} \cdot 1 \text{ mA} = 2 \text{ mW (1 P.)}$$

Die gesamte statische Verlustleistung ist dann:

$$P_{\text{stat}} = 3 \text{ mW}$$



Teil 2:

Gegeben ist die Schaltung in Abb. 22.

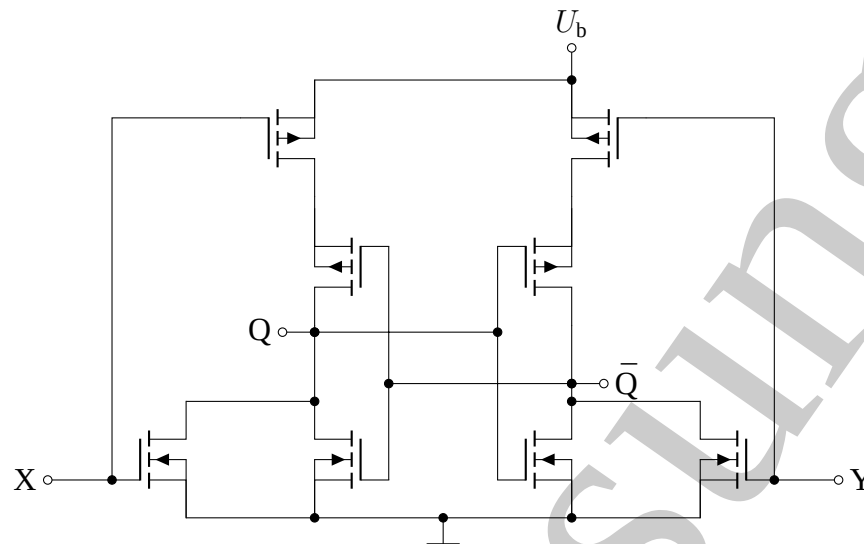


Abbildung 22

- d) Geben Sie die Wahrheitstabelle der Schaltung an. Falls vorhanden, markieren Sie alle verbotenen Zustände eindeutig.

(2 P.)



X	Y	Q	$\bar{Q}$
0	0	Q_{-1}	$\bar{Q}_{-1}$
0	1	1	0
1	0	0	1
1	1	0	0

Verboten

Tabelle 1

(Punktabzug pro falsche Zeile, inkl. des verbotenen Zustands)

Erklärung: Für $X=0$ und $Y=0$ sperren die äußeren unteren NMOS-Transistoren. Die oberen PMOS-Transistoren leiten.

Für $X=1$, wird $Q = 0$. Q und $\bar{Q}$ sind über Inverter als Negation voneinander verbunden.

Für $X=1$ und $Y=1$ werden Q und $\bar{Q}$ über die äußeren Transistoren mit Erde verbunden.

- e) Wie wird die Schaltung üblicherweise bezeichnet? Welchen Signalen entsprechen X und Y jeweils? (2 P.)



RS-Flip-Flop

(1 P.)

X: R (Reset)

Y: S (Set)

(1 P.)

- f) Könnte die Schaltung auch mit Bipolar-Transistoren realisiert werden? Welchen Nachteil würde das mit sich bringen? (2 P.)



Ja, die Schaltung kann wie in Teil 1 anhand von Bipolar-Transistoren realisiert werden. (1 P.)
Der Nachteil wäre die statische Verlustleistung. (1 P.)