

Elektronische Schaltungen SS 2020

6. Tutoriumsblatt – Lösung

Digitale Schaltungstechnik - FlipFlops

– Abgabe –

Aufgabe 1

a) Das genormte Schaltsymbol ist in Abbildung 1 zu sehen.

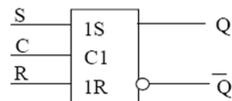


Abbildung 1

b) Die Wahrheitstabelle der Schaltung sieht folgendermaßen aus.

C	S	R	Q	\bar{Q}
0	x	x	Q_{-1}	\bar{Q}_{-1}
1	0	0	Q_{-1}	\bar{Q}_{-1}
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

c) Der Signalverlauf an den Ausgängen ist in Abbildung 2 zu sehen. Hierbei wurde angenommen, dass $Q=0$ für $t=0$.

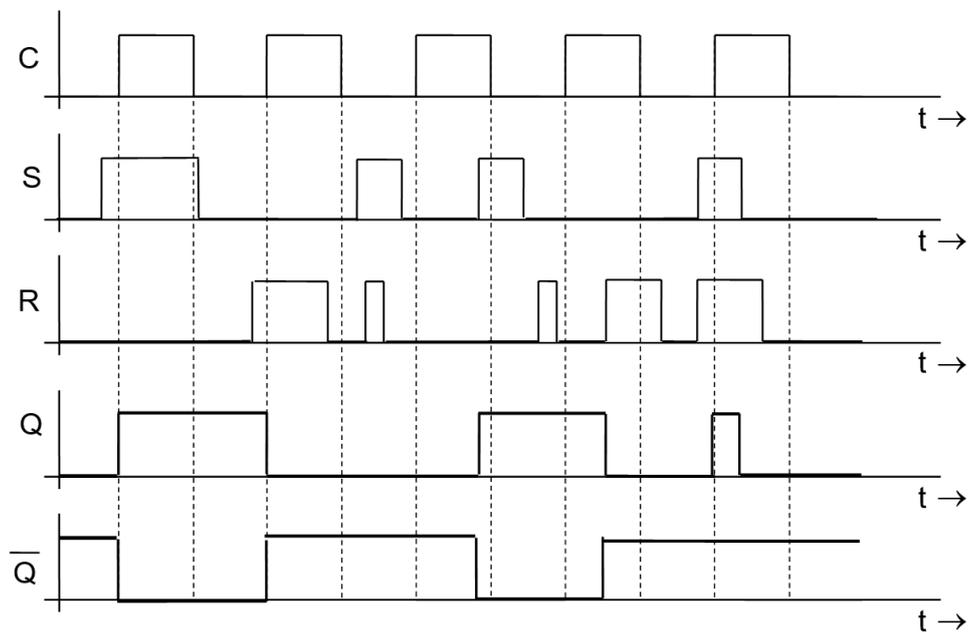


Abbildung 2

– Im Tutorium –

Aufgabe 2

a) Die Funktion des Flip-Flops kann folgendermaßen beschrieben werden:

Das Flip-Flop besteht aus zwei zustandsgesteuerten D-Flip-Flops und zwei \bar{R} - \bar{S} -Flip-Flops, welche in die D-Flip-Flops "eingebaut" sind.

- Verbotener Zustand: Wird an \bar{R} oder an \bar{S} ein L-Pegel angelegt, so ist am Ausgang des zugehörigen Gatters ein H-Pegel. Damit erhalten wir für $\bar{R} = \bar{S} = 0$ einen sogenannten verbotenen Zustand, da am Ausgang des FF sowohl Q wie auch \bar{Q} gleichzeitig 1 werden.
- \bar{R} - \bar{S} -Flip-Flop: Mit $\bar{S}=0$ und $\bar{R}=1$: $Q=1, \bar{Q}=0$ bzw. $\bar{S}=1$ und $\bar{R}=0$: $Q=0, \bar{Q}=1$ arbeitet das Flip-Flop wie ein \bar{R} - \bar{S} -Flip-Flop unabhängig von D und C.
- freigegebene D-Funktion: Für $\bar{R}=\bar{S}=1$ ist die Setz- und Rücksetzfunktion nicht aktiv, d.h. die D-Funktion ist "freigegeben". Ist $C=0$ übernimmt das erste Flip-Flop den logischen Zustand des D-Eingangs, während das zweite D-FF nichts übernimmt. Ist $C=1$ übernimmt das zweite Flip-Flop den logischen Zustand des Ausgangs des ersten Flip-Flops, während das erste D-FF gesperrt ist.

Gesamtfunktion:

Die logische Information, die zum Zeitpunkt des Übergangs des Taktsignals von 0 nach 1 am Eingang D anliegt wird für die Dauer des Taktes gespeichert, vorausgesetzt dass der Pegel an $\bar{R}=\bar{S}=1$ ist. Es handelt sich hierbei um ein flankengesteuertes D-Flip-Flop mit asynchronen Setz- und Rücksetz- Eingängen.

b) Die Wahrheitstabelle ergibt sich wie folgt:

C	D	\bar{R}	\bar{S}	Q	\bar{Q}
x	x	0	0	1	1
x	x	0	1	0	1
x	x	1	0	1	0
0,1	x	1	1	Q_{-1}	\bar{Q}_{-1}
↑	0	1	1	0	1
↑	1	1	1	1	0

c) Die Signale an den Ausgängen sind in Abbildung 3 zu sehen.

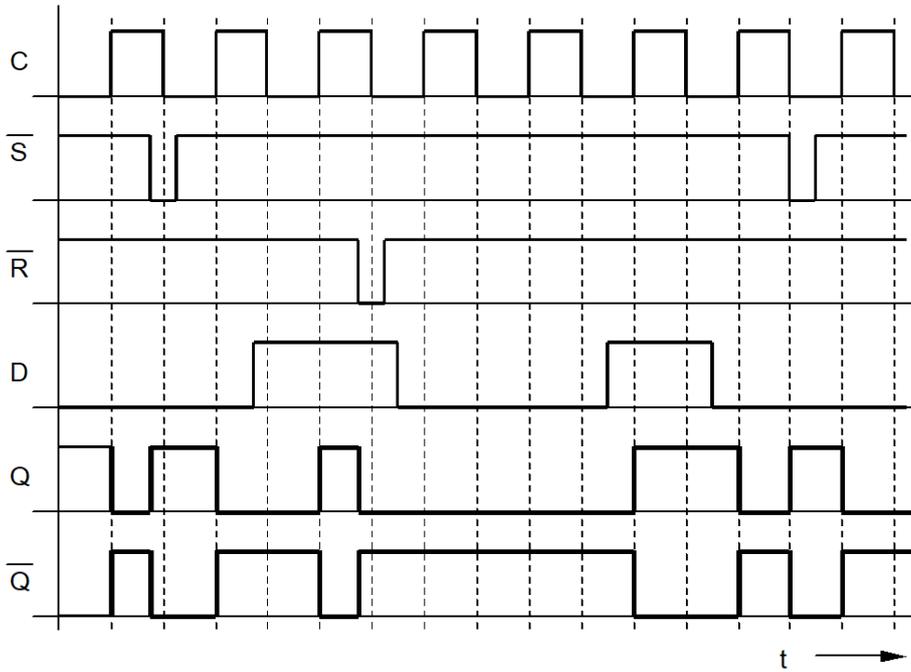


Abbildung 3

Aufgabe 3

a)

FF1:

In Abbildung 4 ist das logische Schaltsymbol und das Schaltbild mit Gattern für die erste Realisierungsmöglichkeit gezeigt.

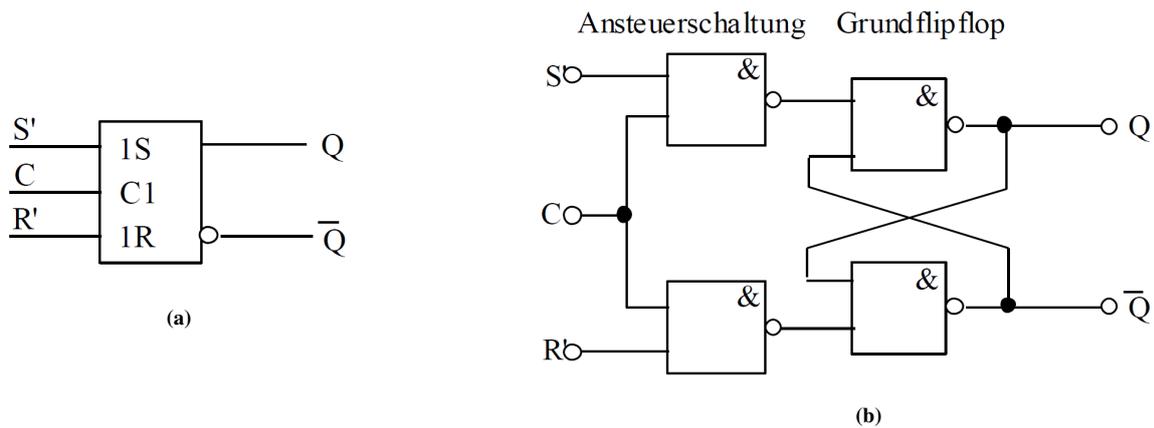


Abbildung 4: a) logisches Symbol, b) Schaltbild mit Gattern

Daraus ergibt sich die folgende Wahrheitstabelle:

C	S'	R'	Q	\bar{Q}
0	x	x	Q_{-1}	\bar{Q}_{-1}
1	0	0	Q_{-1}	\bar{Q}_{-1}
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

In Abbildung 5 ist das logische Schaltsymbol und das Schaltbild mit Gattern für die zweite Realisierungsmöglichkeit gezeigt.

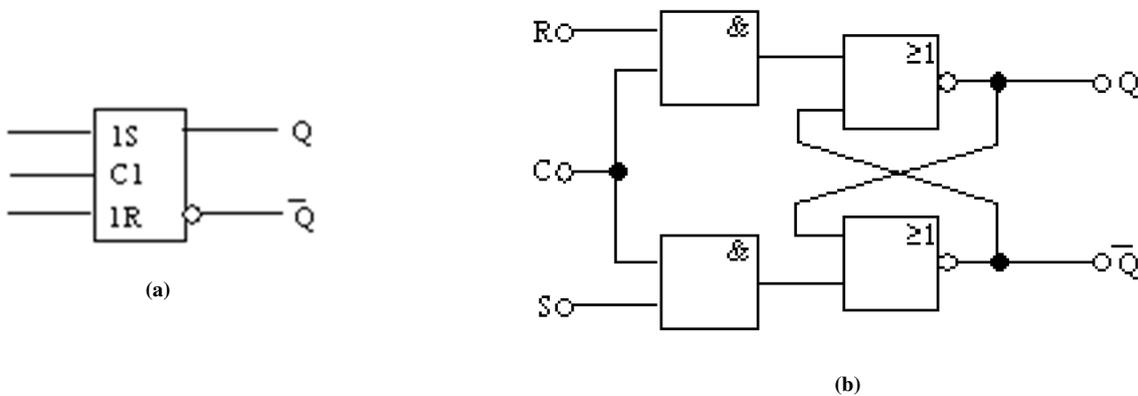


Abbildung 5: a) logisches Symbol, b) Schaltbild mit Gattern

Daraus ergibt sich die folgende Wahrheitstabelle für Variante 2:

C	S	R	Q	\bar{Q}
0	x	x	Q_{-1}	\bar{Q}_{-1}
1	0	0	Q_{-1}	\bar{Q}_{-1}
1	0	1	0	1
1	1	0	1	0
1	1	1	0	0

FF2:

In Abbildung 6 ist das logische Schaltsymbol und das Schaltbild mit Gattern gezeigt.

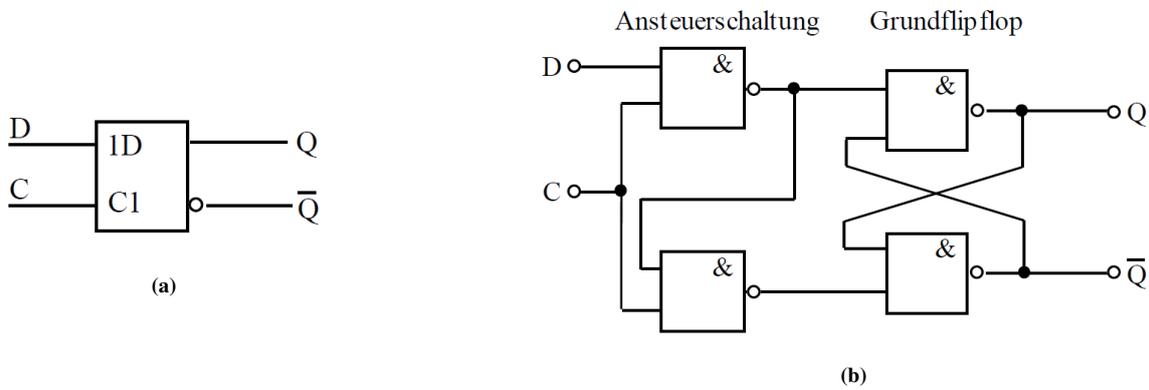


Abbildung 6: a) logisches Symbol, b) Schaltbild mit Gattern

Daraus ergibt sich die Wahrheitstabelle zu:

C	D	Q	\bar{Q}
0	x	Q_{-1}	\bar{Q}_{-1}
1	0	0	1
1	1	1	0

FF3:

In Abbildung 7 ist das logische Schaltsymbol und das Schaltbild mit Gattern gezeigt.

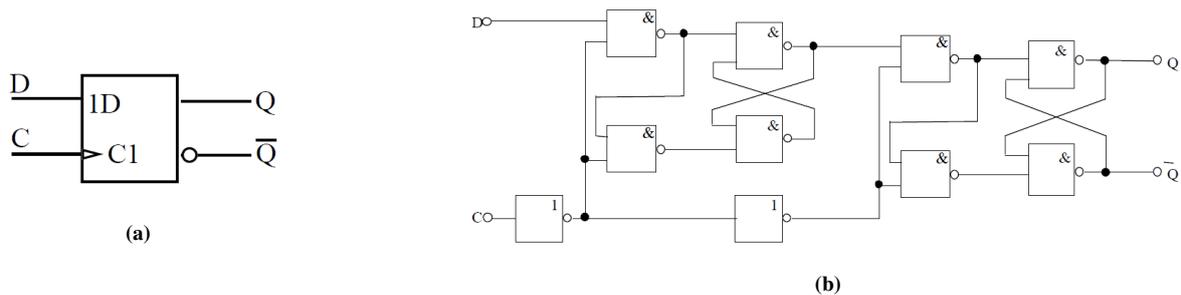
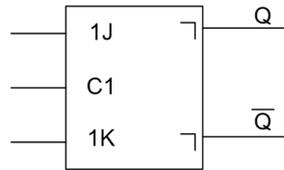


Abbildung 7: a) logisches Symbol, b) Schaltbild mit Gattern

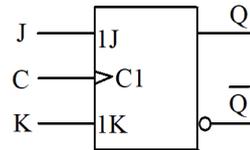
Daraus ergibt sich die Wahrheitstabelle zu:

C	D	Q	\bar{Q}
0	x	Q_{-1}	\bar{Q}_{-1}
\uparrow	0	0	1
\uparrow	1	1	0

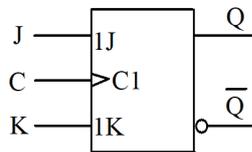
b) Die logischen Symbole sind in Abbildung 8 zu sehen.



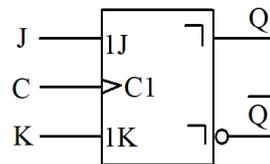
(a) Taktzustandsgesteuertes JK-FF



(b) Einflankengesteuert



(c) Einflankengesteuert



(d) Zweiflankengesteuert

Abbildung 8

c) Die zugehörigen Ausgangssignale der FlipFlops sind in Abbildung 9 zu sehen. In Abbildung 10 ist der zeitliche Verlauf der Signale vom ersten JK-FF nochmals etwas aufgeschlüsselt.

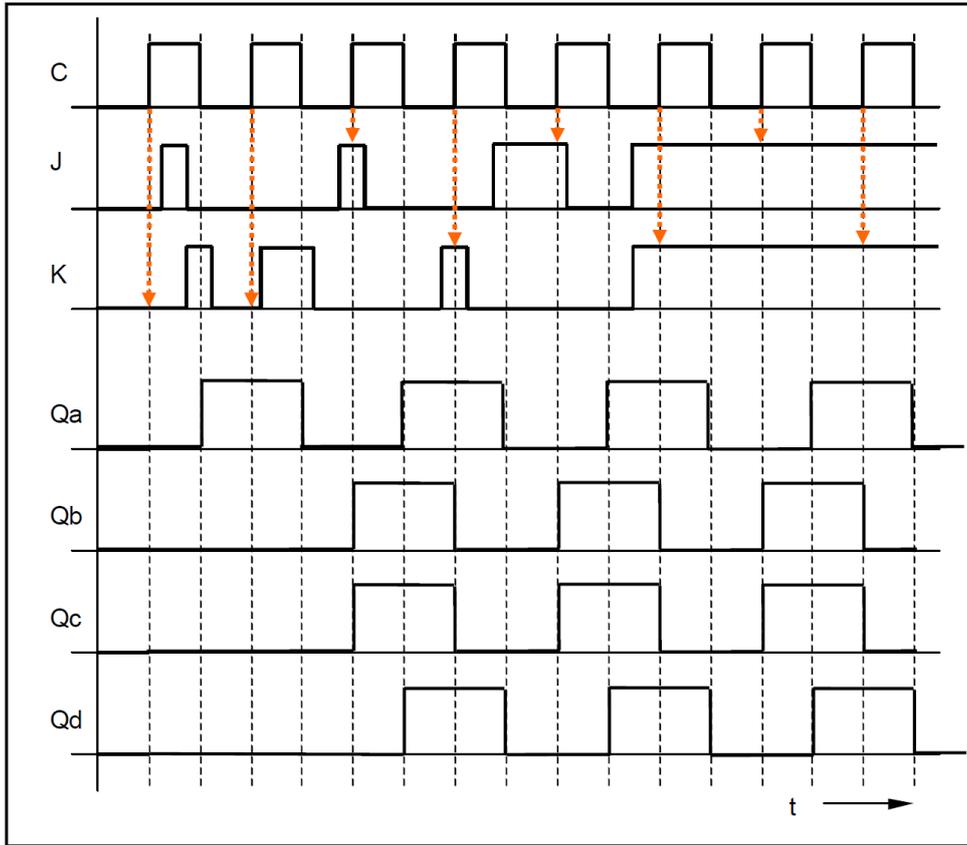


Abbildung 9

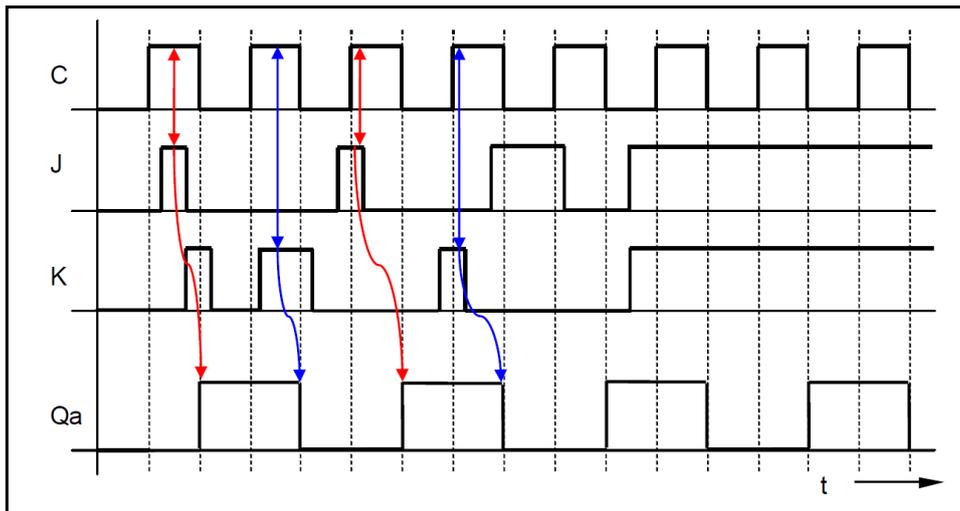


Abbildung 10

Aufgabe 4

Die gestrichelt umrandeten Transistoren bilden Inverter, AND (n-Kanal-Transistoren in Reihe + Inverter) und NOR (n-Kanal-Transistoren parallel) Gatter.

a) Das Ersatzschaltbild ist in Abbildung 11 zu sehen.

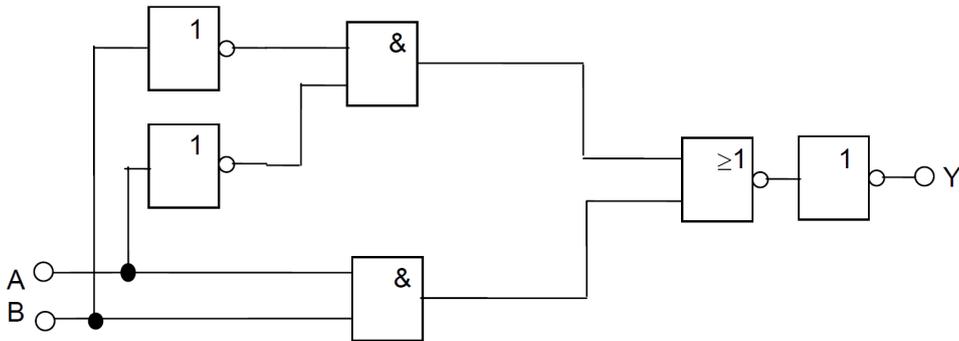


Abbildung 11

b) Daraus ergibt sich für die Wahrheitstabelle:

A	B	Y
0	0	1
1	0	0
0	1	0
1	1	1

c) Es handelt sich um die logische Funktion Äquivalenz

d) Das genormte Symbol ist in Abbildung 12 zu sehen.

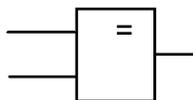


Abbildung 12