

Elektronische Schaltungen SS 2022

4. Übungsblatt - Lösungen

Feldeffekttransistoren

Aufgabe 1 (Grafische Arbeitspunktbestimmung, Kleinsignalanalyse)

- a) Der verwendete Transistor ist ein selbstsperrender n-MOSFET. Bei der vorliegenden Schaltung handelt es sich um eine Source-Schaltung.
- b) Zur Konstruktion der Lastgerade werden zwei Punkte benötigt. Diese können aus der folgenden Maschengleichung ermittelt werden:

$$U_{b2} = R_D \cdot I_D + U_{DS}$$

Umstellen der Gleichung nach dem Drainstrom I_D ergibt:

$$I_D = \frac{U_{b2} - U_{DS}}{R_D}$$
$$\Rightarrow I_D(U_{DS} = 0) = \frac{U_{b2}}{R_D} = \frac{2 \text{ V}}{200 \Omega} = 10 \text{ mA}$$
$$\Rightarrow I_D(U_{DS} = U_{b2}) = 0$$

Das Verbinden dieser beiden Punkte durch eine Gerade liefert die in der Abbildung 1 in blau eingezeichnete Lastgerade.

Da die Gate-Source-Spannung $U_{GS} = 1 \text{ V}$ im Arbeitspunkt bekannt ist, kann der gesuchte Arbeitspunkt in Abbildung 1 eingezeichnet werden – er entspricht dem Schnittpunkt der Lastgeraden mit der Ausgangskennlinie für $U_{GS} = 1 \text{ V}$. Ablesen der Werte im Arbeitspunkt aus Abbildung 1 liefert:

$$U_{GS} = 1 \text{ V}$$

$$U_{DS} = 1 \text{ V}$$

$$I_D = 5 \text{ mA}$$

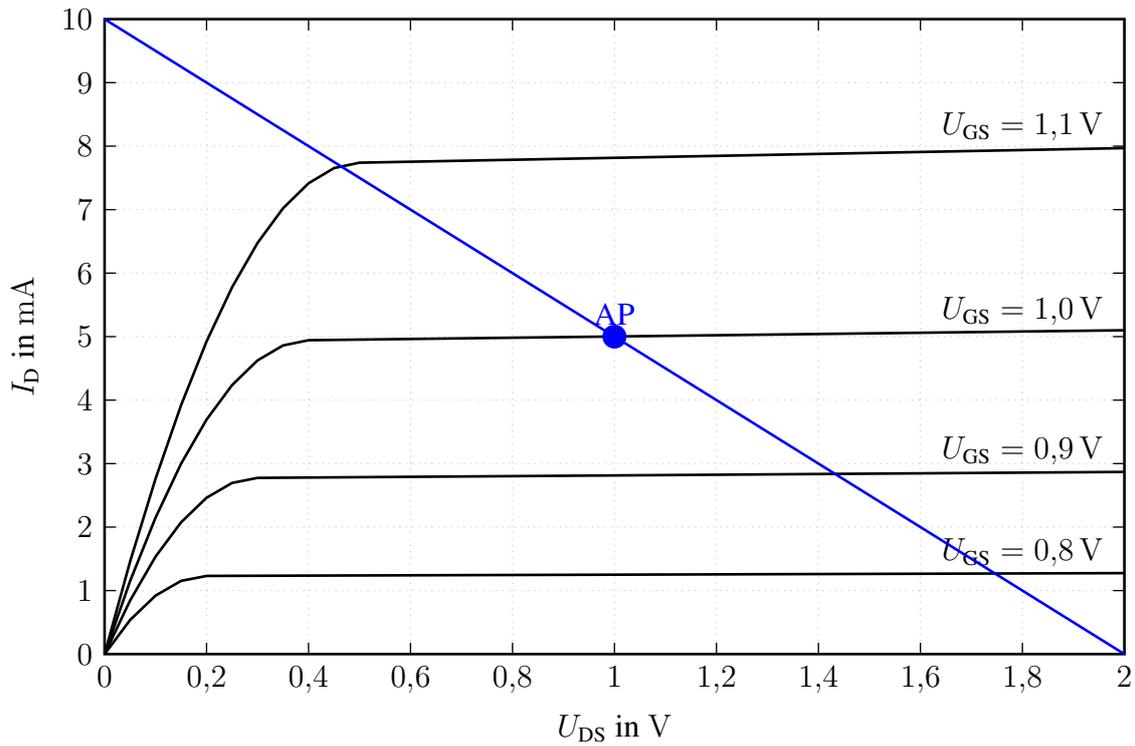


Abbildung 1: Ausgangskennlinienfeld.

c) Der Gatestrom in den MOSFET ist null, d.h. es muss gelten:

$$U_{b1} = U_{GS} = 1 \text{ V}$$

d) Das Kleinsignal-ESB der Source-Schaltung ist in Abbildung 2 dargestellt.

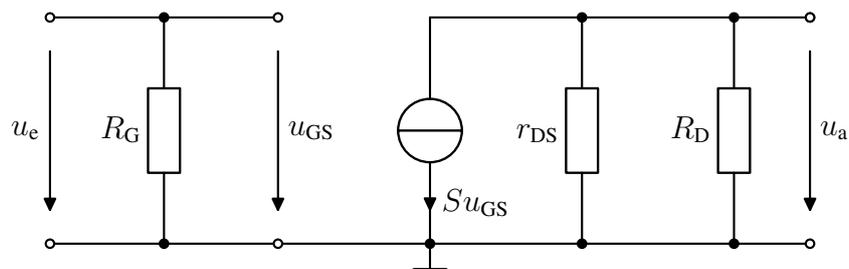


Abbildung 2

e) Die Kleinsignal-Spannungsverstärkung der unbelasteten Source-Schaltung beträgt:

$$A_{ub} = -S \cdot (R_D \parallel r_{DS}) \quad (1)$$

Die Steilheit S sowie der differentielle Ausgangswiderstand r_{DS} haben dabei folgende Werte:

$$S = \frac{\partial I_D}{\partial U_{GS}} = \frac{\partial}{\partial U_{GS}} \left[\frac{\beta}{2} \cdot (U_{GS} - U_{th})^2 \cdot \left(1 + \frac{U_{DS}}{|U_A|} \right) \right]$$

$$S = \beta \cdot (U_{GS} - U_{th}) \cdot \left(1 + \frac{U_{DS}}{|U_A|} \right) = 61,3 \frac{\text{mA}}{\text{V}^2} \cdot 0,4 \text{ V} \cdot \left(1 + \frac{1}{50} \right) = 25 \text{ mS}$$

$$r_{DS} = \frac{|U_A| + U_{DS}}{I_D} = \frac{50 \text{ V} + 1 \text{ V}}{5 \text{ mA}} = 10,2 \text{ k}\Omega$$

Einsetzen der Werte in (1) liefert die Kleinsignal-Spannungsverstärkung der unbelasteten Source-Schaltung:

$$A_{ub} = -25 \text{ mS} \cdot (200 \Omega \parallel 10,2 \text{ k}\Omega) \approx -4,9$$

Wird ein zusätzlicher Lastwiderstand $R_L = 50 \Omega$ am Ausgang angeschlossen, erscheint dieser im Kleinsignal-ESB aus Abbildung 2 parallel zu den beiden Widerständen R_D und r_{DS} . Folglich reduziert sich die Spannungsverstärkung im belasteten Fall auf

$$A_{bel} = -S \cdot (R_D \parallel r_{DS} \parallel R_L) = -25 \text{ mS} \cdot (200 \Omega \parallel 10,2 \text{ k}\Omega \parallel 50 \Omega) \approx -1$$

Aufgabe 2 (Design-Aufgabe für gegebene Grenzwerte)

a) Gate-Schaltung

b) Um die Aufgabe zu lösen, kann zunächst das Ausgangskennlinienfeld gemäß Abbildung 3 skizziert werden. Die Spannungen U_{DS1} , U_{GS1} und U_{GS2} sind zunächst unbekannt. Zur Konstruktion der Lastgeraden werden zwei Punkte auf dem Ausgangskennlinienfeld benötigt.

- Aus der Schaltung lässt sich folgende Maschengleichung aufstellen:

$$U_b = R_D \cdot I_D + U_{DS} + R_S \cdot I_D \quad (2)$$

$$\implies I_D = \frac{U_b - U_{DS}}{R_D + R_S}$$

Für $U_{DS} = U_b = 4,5 \text{ V}$ folgt $I_D = 0$, d.h. Punkt P2 auf dem Ausgangskennlinienfeld. Die maximale Drain-Source-Spannung liegt damit unterhalb der gegebenen Durchbruchspannung von $U_{DS,Br} = 8 \text{ V}$ und ist durch die Versorgungsspannung begrenzt.

- In der Aufgabenstellung ist gegeben, dass der maximale Drainstrom $I_D = 20 \text{ mA}$ beträgt. Da maximale Aussteuerbarkeit gefordert ist (Transistor soll stets in Sättigung betrieben werden), soll dieser Strom auf dem Ausgangskennlinienfeld genau an der Grenze zwischen Sättigungsbereich und linearem Bereich liegen (Punkt P1). Die zugehörige Drain-Source-Spannung U_{DS1} beträgt gemäß der Sättigungsbedingung dann genau:

$$U_{DS1} = U_{GS1} - U_{th}$$

Mithilfe der Formel für den Drainstrom im Sättigungsbereich

$$I_D = \frac{\beta}{2} \cdot \underbrace{(U_{GS1} - U_{th})^2}_{U_{DS1}} \stackrel{!}{=} 20 \text{ mA}$$

folgt die gesuchte Drain-Source-Spannung schließlich zu:

$$U_{DS1} = \sqrt{\frac{2I_D}{\beta}} = \sqrt{\frac{2 \cdot 20 \text{ mA}}{160 \frac{\text{mA}}{\text{V}^2}}} = 0,5 \text{ V}$$

Damit lässt sich die Lastgerade durch Verbinden der Punkte P1 und P2 einzeichnen, siehe Abbildung 3. Der gesuchte Drainwiderstand R_D lässt sich anhand der Steigung der Lastgeraden mithilfe der Maschengleichung (2) wie folgt bestimmen:

$$R_D = \frac{U_b - U_{DS1}}{I_D} - R_S = \frac{4,5 \text{ V} - 0,5 \text{ V}}{20 \text{ mA}} - 50 \Omega = 150 \Omega$$

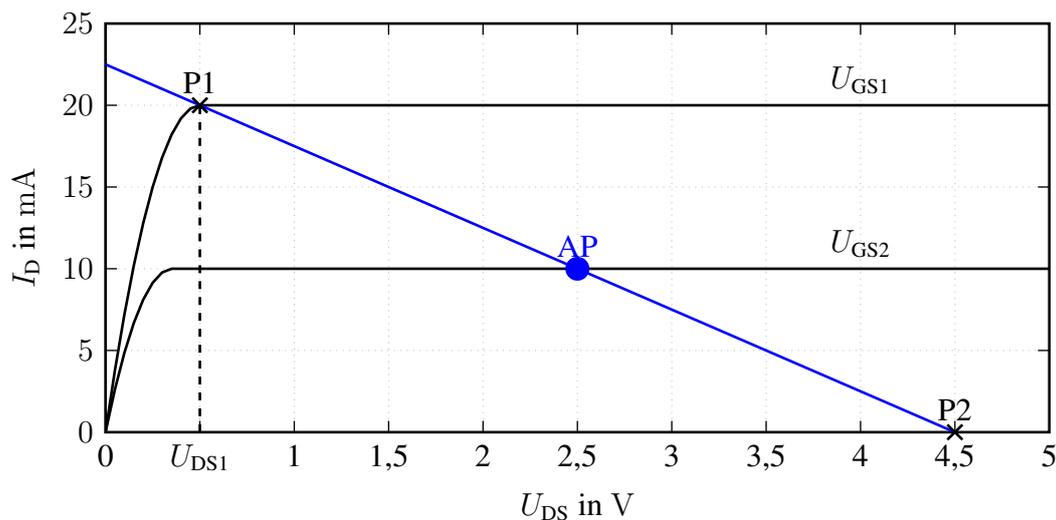


Abbildung 3: Ausgangskennlinienfeld.

Für maximale Aussteuerbarkeit am Ausgang muss die Drain-Source-Spannung $U_{DS,AP}$ im Arbeitspunkt genau in der Mitte des verfügbaren Drain-Source-Spannungsbereichs liegen. Die untere und obere Grenze wurde bereits zu 0,5 V bzw. 4,5 V ermittelt. Folglich liegt der gesuchte Arbeitspunkt bei $U_{DS,AP} = 2,5 \text{ V}$ und der zugehörige Drainstrom entspricht aufgrund der linearen Lastgerade genau der Hälfte des maximalen Drainstroms, d.h. $I_{D,AP} = 10 \text{ mA}$.

c) Die zum Drainstrom $I_{D,AP}$ gehörige Gate-Source-Spannung U_{GS2} kann mithilfe der Formel für den Drainstrom im Sättigungsbereich berechnet werden:

$$\begin{aligned} I_{D,AP} &= \frac{\beta}{2} \cdot (U_{GS2} - U_{th})^2 \stackrel{!}{=} 10 \text{ mA} \\ \Rightarrow U_{GS2} &= U_{th} + \sqrt{\frac{2I_{D,AP}}{\beta}} = 0,5 \text{ V} + \sqrt{\frac{2 \cdot 10 \text{ mA}}{160 \frac{\text{mA}}{\text{V}^2}}} \\ &= 853,55 \text{ mV} \end{aligned}$$

Zur Ermittlung der beiden Spannungsteiler-Widerstände muss zunächst das Potential am Gate-Anschluss berechnet werden. Dieses Potential beträgt:

$$\begin{aligned} U_x &= U_{GS2} + R_S \cdot I_{D,AP} \\ &= 853,55 \text{ mV} + 50 \Omega \cdot 10 \text{ mA} \approx 1,353 \text{ V} \end{aligned}$$

Durch Anwendung der Spannungsteilerregel

$$U_x = \frac{R_{G2}}{R_{G1} + R_{G2}} U_b$$

und mit der Bedingung $R_{G1} + R_{G2} = 50 \text{ k}\Omega$, ergeben sich folgende Widerstandswerte:

$$\begin{aligned} R_{G2} &= (R_{G1} + R_{G2}) \cdot \frac{U_x}{U_b} = 50 \text{ k}\Omega \cdot \frac{1,353 \text{ V}}{4,5 \text{ V}} \approx 15 \text{ k}\Omega \\ R_{G1} &= 50 \text{ k}\Omega - R_{G2} = 35 \text{ k}\Omega \end{aligned}$$

d) Das Kleinsignal-ESB der Gate-Schaltung ist in Abbildung 4 dargestellt. Da der Gate-Anschluss für Wechsignale auf Masse liegt, sind die beiden Spannungsteilerwiderstände R_{G1} und R_{G2} vernachlässigbar.

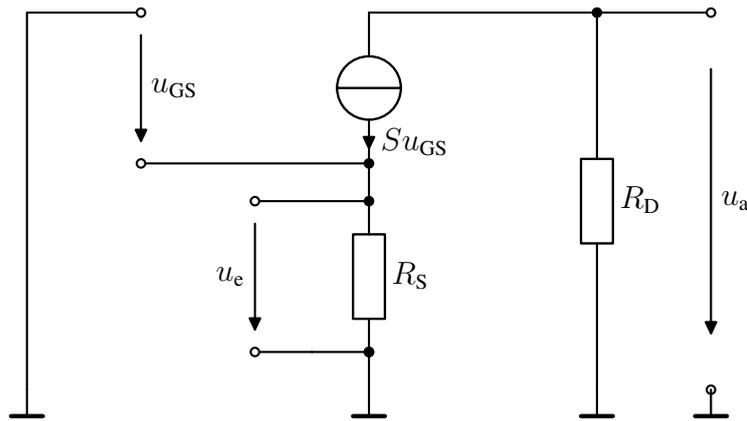


Abbildung 4

e) Der Kleinsignal-Eingangswiderstand der Gate-Schaltung aus Abbildung 4 ergibt sich zu:

$$\begin{aligned}
 r_e &= R_S \parallel \frac{1}{S} = R_S \parallel \frac{1}{\beta(U_{GS} - U_{th})} \\
 &= 50 \Omega \parallel \frac{1}{160 \frac{\text{mA}}{\text{V}^2} \cdot (853,55 \text{ mV} - 500 \text{ mV})} \approx 13 \Omega
 \end{aligned}$$

Der Ausgangswiderstand der Schaltung entspricht dem Drainwiderstand R_D . Folglich muss gelten:

$$r_a = R_D = 150 \Omega$$

f) Die Kleinsignal-Spannungsverstärkung der Gate-Schaltung ergibt sich mithilfe des in d) berechneten Ausgangswiderstands zu:

$$\begin{aligned}
 A &= S \cdot r_a = \beta(U_{GS} - U_{th}) \cdot R_D \\
 A &= 8,48
 \end{aligned}$$

Aufgabe 3 (CMOS-Verstärker)

a) Der Steilheitskoeffizient β_n ist gegeben durch:

$$\beta_n = \mu_n C'_{\text{ox}} \frac{w_n}{l_n} = 120 \frac{\text{mA}}{\text{V}^2}$$

Damit $\beta_p = \beta_n$, muss gelten:

$$\mu_n C'_{\text{ox}} \frac{w_n}{l_n} = \mu_p C'_{\text{ox}} \frac{w_p}{l_p}$$

Da $l_n = l_p$, folgt für die Breite des PMOS-Transistors:

$$w_p = \frac{\mu_n}{\mu_p} w_n = 3 \cdot w_n = 18 \mu\text{m}$$

b) Die Übertragungskennlinie ist in Abbildung 5 dargestellt. Der gesuchte Arbeitspunkt kann zu $U_a = U_e = 0 \text{ V}$ abgelesen werden. Die Gate-Source-Spannungen der beiden Transistoren betragen folglich $U_{\text{GS},n} = 1 \text{ V}$ bzw. $U_{\text{GS},p} = -1 \text{ V}$. Für die Drain-Source-Spannungen gilt entsprechend $U_{\text{DS},n} = 1 \text{ V}$ bzw. $U_{\text{DS},p} = -1 \text{ V}$.

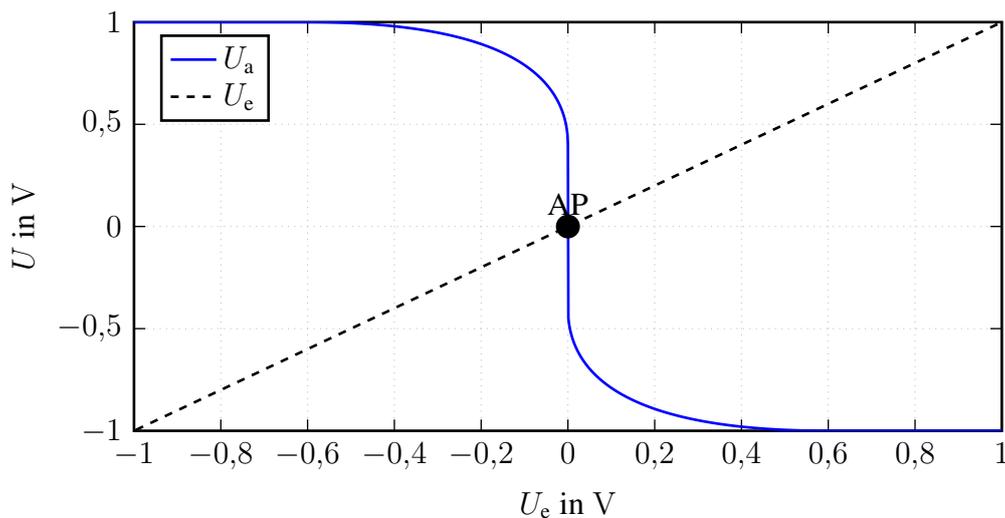


Abbildung 5: Übertragungskennlinie des CMOS-Verstärkers.

c) Da $|U_{\text{GS}}| = 1 \text{ V} > |U_{\text{DS}} - U_{\text{th}}| = 0,6 \text{ V}$ für beide Transistoren erfüllt ist, befinden sich beide Transistoren im Arbeitspunkt in Sättigung. Die eingezeichneten Ströme $I_{\text{D},n}$ und $I_{\text{D},p}$ durch die beiden Transistoren sind somit gegeben durch:

$$I_{\text{D}} = I_{\text{D},p} = I_{\text{D},n} = \frac{\beta}{2} (U_{\text{GS},n} - U_{\text{th},n})^2 = 60 \frac{\text{mA}}{\text{V}^2} \cdot (1 \text{ V} - 0,4 \text{ V})^2 = 21,6 \text{ mA}$$

Der Spannungsabfall über beide Transistoren beträgt $2U_b = 2\text{ V}$. Die gesamte Verlustleistung beträgt somit:

$$P_{\text{DC}} = 2 \cdot U_b \cdot I_D = 43,2\text{ mW}$$

d) Das Kleinsignal-ESB des CMOS-Verstärkers ist in Abbildung 6 dargestellt.

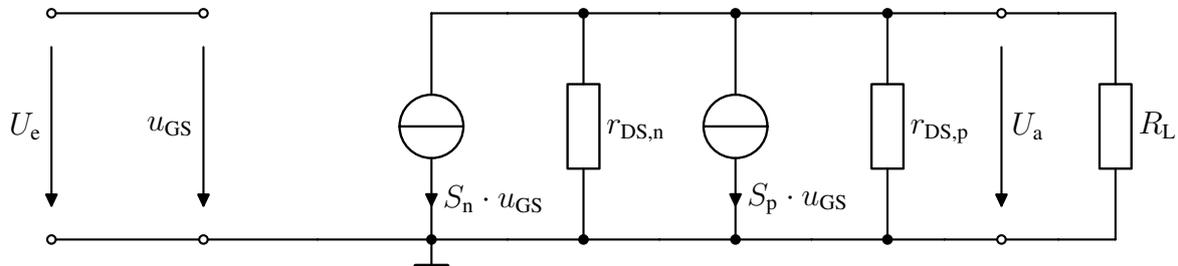


Abbildung 6: Kleinsignal-ESB des CMOS-Verstärkers.

Die Kleinsignal-Spannungsverstärkung ist gegeben durch:

$$A = -(S_n + S_p) \cdot (r_{\text{DS},n} \parallel r_{\text{DS},p} \parallel R_L) \stackrel{r_{\text{DS},n,p} \rightarrow \infty}{=} -(S_n + S_p) \cdot R_L$$

$$A = -2 \cdot \beta_n \cdot (U_{\text{GS},n} - U_{\text{th},n}) \cdot 1\text{ k}\Omega = -2 \cdot \underbrace{120 \frac{\text{mA}}{\text{V}^2}}_{72\text{ mS}} \cdot 0,6\text{ V} \cdot 1\text{ k}\Omega = -144$$

e) Mit der in d) berechneten Spannungsverstärkung von $A = -144$ lässt sich die Ausgangsspannung $U_a(t)$ wie in Abbildung 7 dargestellt aus $U_e(t)$ skizzieren:

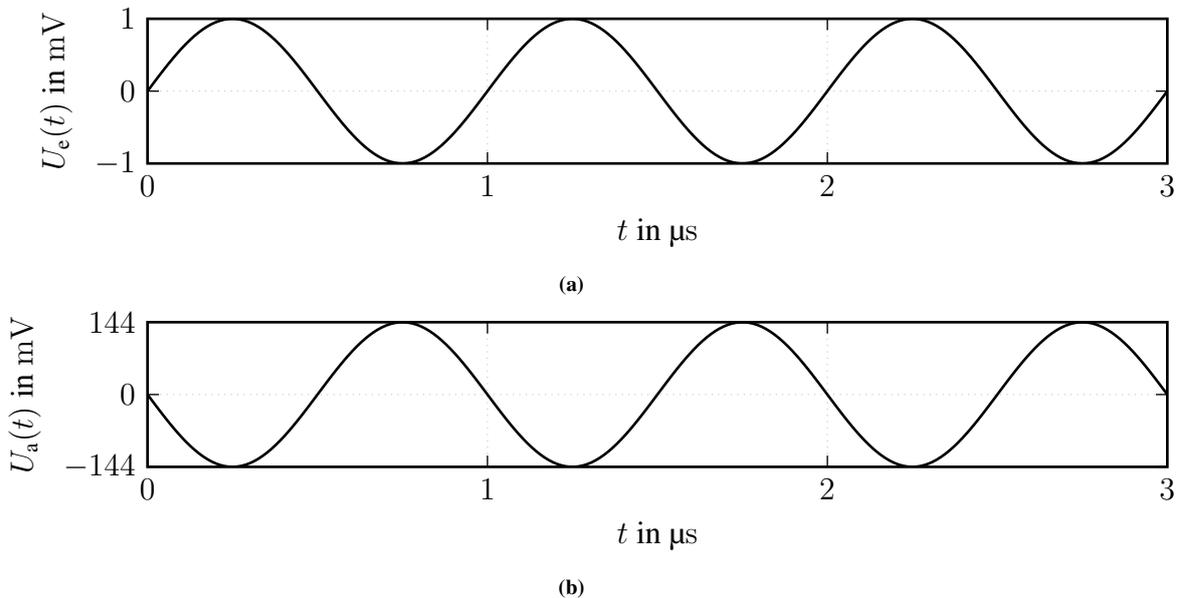


Abbildung 7: Eingangsspannung (a) und Ausgangsspannung (b) im Zeitbereich.