

Aufgaben zum Tutorium 5

"Elektronische Schaltungen"

SS 2013

Aufgabe 23

Gegeben ist eine Schaltung mit 3 Operationsverstärkern nach Bild 23.1. Die Widerstände haben die Werte: $R_1 = 10,303 \text{ k}\Omega$ und $R_2 = 510 \text{ k}\Omega$, $R_3 = 10,0 \text{ k}\Omega$, $R_4 = 10,0 \text{ k}\Omega$

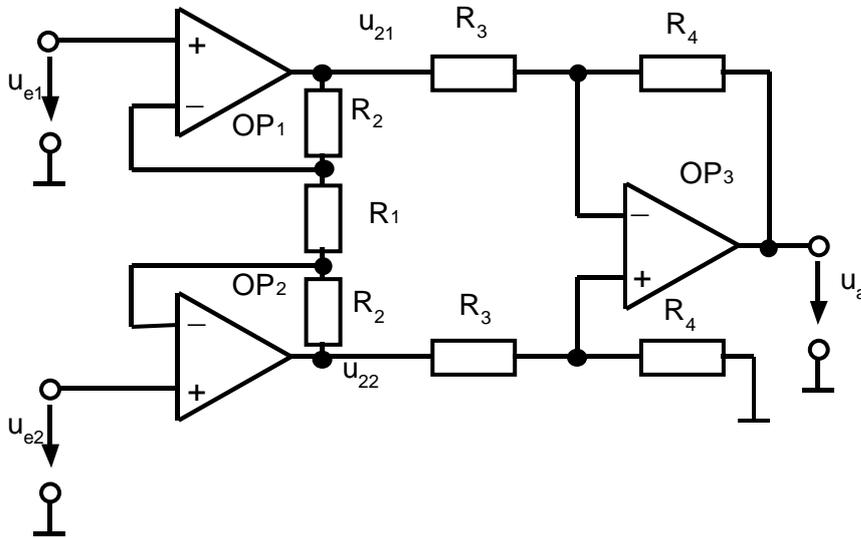


Bild 23.1

- 23.1 In welchen Grundschaltungen werden die Verstärker OP_1 , OP_2 und OP_3 betrieben?
- 23.2 Bestimmen Sie formelmäßig die Ausgangsspannung u_a als Funktion der Eingangsspannungen u_{e1} und u_{e2} und berechnen Sie die Verstärkung A der Schaltung!
- 23.3 Wie ändert sich die Verstärkung, wenn $R_4 = 20,0 \text{ k}\Omega$ ist?
- 23.4 Wie groß muss R_1 werden, damit die Gesamtverstärkung der Schaltung $A=1000$ ist? ($R_2 = 510 \text{ k}\Omega$, $R_3 = 10,0 \text{ k}\Omega$, $R_4 = 10,0 \text{ k}\Omega$)

Aufgabe 24

ELECTRICAL CHARACTERISTICS $V_S = \pm 15V$, $T_A = 25^\circ C$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1028AM/AC LT1128AM/AC			LT1028M/C LT1128M/C			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	(Note 2)		10	40		20	80	μV
$\frac{\Delta V_{OS}}{\Delta Time}$	Long Term Input Offset Voltage Stability	(Note 3)		0.3			0.3		$\mu V/ Mo$
I_{OS}	Input Offset Current	$V_{CM} = 0V$		12	50		18	100	nA
I_B	Input Bias Current	$V_{CM} = 0V$		± 25	± 90		± 30	± 180	nA
e_n	Input Noise Voltage	0.1Hz to 10Hz (Note 4)		35	75		35	90	nV _{r.p.p}
	Input Noise Voltage Density	$f_0 = 10Hz$ (Note 5) $f_0 = 1000Hz$, 100% tested		1.00	1.7		1.0	1.9	nV/ \sqrt{Hz} nV/ \sqrt{Hz}
I_n	Input Noise Current Density	$f_0 = 10Hz$ (Note 4 and 6) $f_0 = 1000Hz$, 100% tested		4.7	10.0		4.7	12.0	pA/ \sqrt{Hz} pA/ \sqrt{Hz}
	Input Resistance Common Mode Differential Mode			300 20			300 20		M Ω k Ω
	Input Capacitance			5			5		pF
	Input Voltage Range			± 11.0	± 12.2		± 11.0	± 12.2	V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 11V$		114	126		110	126	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 4V$ to $\pm 18V$		117	133		110	132	dB
A_{VOL}	Large-Signal Voltage Gain	$R_L \geq 2k$, $V_O = \pm 12V$ $R_L \geq 1k$, $V_O = \pm 10V$ $R_L \geq 600\Omega$, $V_O = \pm 10V$		7.0 5.0 3.0	30.0 20.0 15.0		5.0 3.5 2.0	30.0 20.0 15.0	V/ μV V/ μV V/ μV
V_{OUT}	Maximum Output Voltage Swing	$R_L \geq 2k$ $R_L \geq 600\Omega$		± 12.3 ± 11.0	± 13.0 ± 12.2		± 12.0 ± 10.5	± 13.0 ± 12.2	V V
SR	Slew Rate	$A_{VCL} = -1$ $A_{VCL} = -1$	LT1028 LT1128	11.0 5.0	15.0 6.0		11.0 4.5	15.0 6.0	V/ μs V/ μs
GBW	Gain-Bandwidth Product	$f_0 = 20kHz$ (Note 7) $f_0 = 200kHz$ (Note 7)	LT1028 LT1128	50 13	75 20		50 11	75 20	MHz MHz
Z_O	Open-Loop Output Impedance	$V_O = 0$, $I_O = 0$		80			80		Ω
I_S	Supply Current			7.4	9.5		7.6	10.5	mA

In einem Datenblatt finden Sie folgende Angaben zu den „Electrical Characteristics“ des LT1028/LT1128 Operationsverstärkers.

Geben Sie zu folgenden Begriffen aus dem Datenblatt eine kurze Begriffsdefinition an:

- Input Offset Current.
- Common Mode Rejection Rate
- Input Resistance
 - Common Mode
 - Differential Mode
- Slew Rate
- Gain-Bandwidth Product
- Open-Loop Output Impedance
- Supply current

Aufgabe 25

Zur Abschätzung von Schaltzeiten und Störabständen digitaler Schaltungen soll ein idealisierter Inverter (Bild 25.1) mit dem zeitlichen Verlauf von Eingangsspannung U_E und Ausgangsspannung U_A nach Bild 25.2 betrachtet werden.

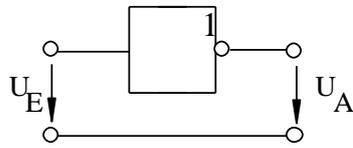


Bild 25.1

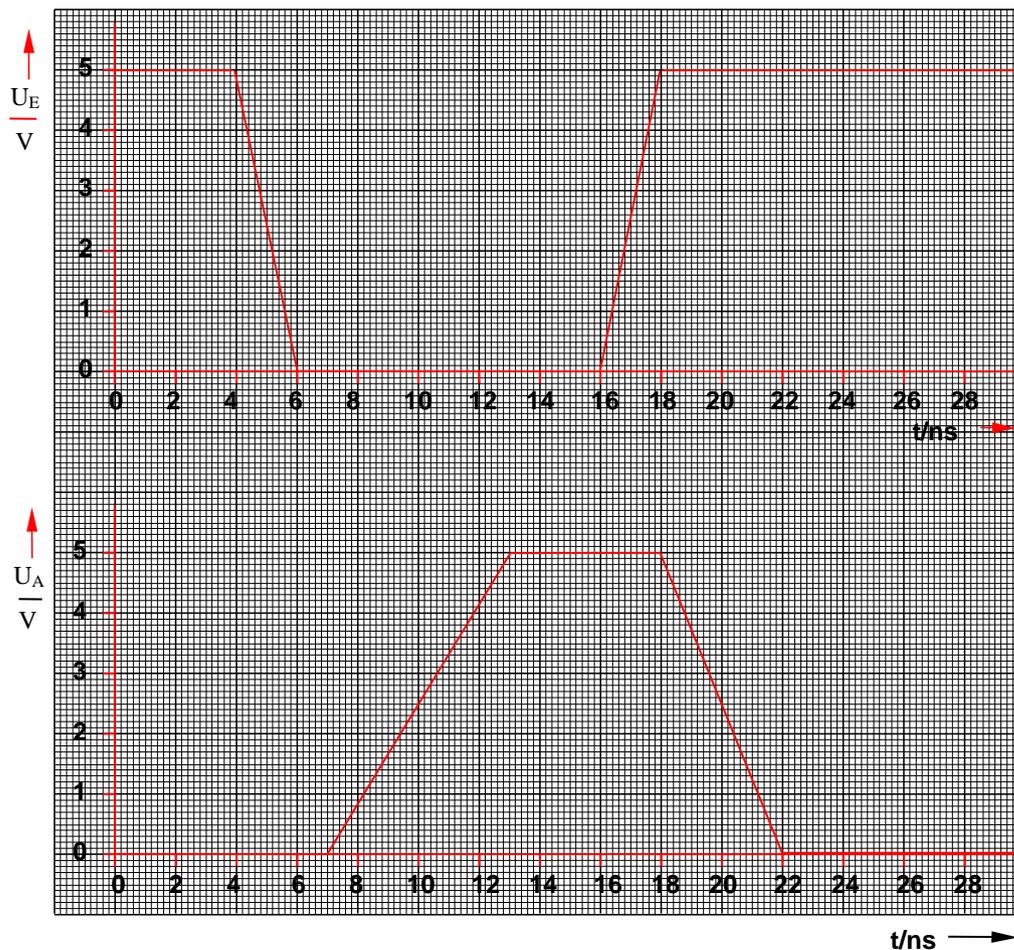


Bild 25.2

25.1 Bestimmen Sie aus Bild 25.2 folgende Daten des Inverters:

- Verzögerungszeit beim Übergang vom HIGH-Pegel zum LOW-Pegel am Eingang
- Verzögerungszeit beim Übergang vom LOW-Pegel zum HIGH-Pegel am Eingang
- Anstiegszeit der Ausgangsspannung
- Abfallzeit der Ausgangsspannung
- Gatterlaufzeit des Inverters

25.2 Der Inverter hat eine Übertragungskennlinie nach Bild 25.3. Ermitteln Sie graphisch die absoluten (ΔU_H , ΔU_L) und die relativen (Z_H , Z_L) Störabstände des Inverters.

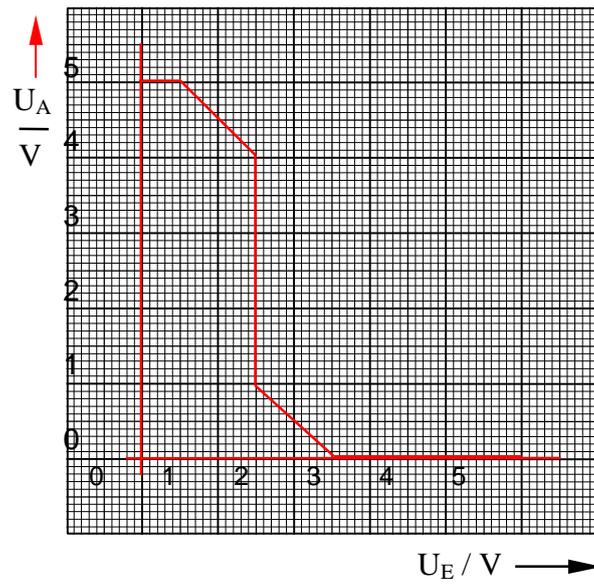


Bild 25.3

Aufgabe 26:

Zwei Inverter mit einem n-Kanal Feldeffekt-Transistor und einem Lastwiderstand bzw. einem Lasttransistor sind in Bild 26.1 a) und b) dargestellt. Das Kennlinienfeld des Transistors mit der Lastkennlinie (Schaltung b) zeigt Bild 26.2.

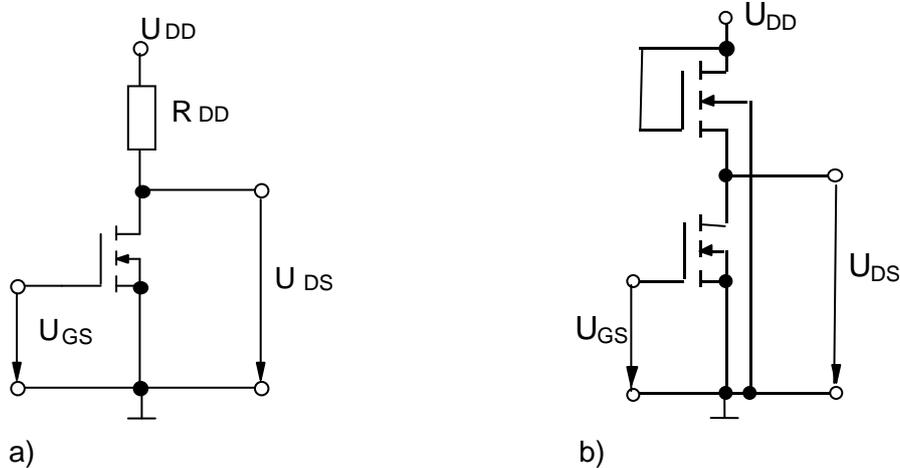


Bild 26.1

a)

b)

- 26.1 Der Lastwiderstand sei $R_{DD} = 8 \text{ k}\Omega$. Tragen Sie die Lastgerade in das Kennlinienfeld ein. Skizzieren Sie die Übergangskennlinien der beiden Inverterschaltungen (U_{DS} über U_{GS}), wenn die Inverter bei $U_{DD} = 10 \text{ V}$ betrieben werden! (Lasttransistor: $U_{th} = 1,2 \text{ V}$) (Ermitteln Sie die notwendigen Punkte aus dem Kennlinienfeld)
- 26.2 Ermitteln Sie aus dem Kennlinienfeld die Steilheit S des Transistors zwischen $U_{GS} = 2 \text{ V}$ und $U_{GS} = 3 \text{ V}$ und zwischen $U_{GS} = 3,5 \text{ V}$ und $U_{GS} = 4,5 \text{ V}$!
- 26.3 Am Eingang der Schaltungen liegt eine Spannung $U_{GS} = 10 \text{ V}$ an. Berechnen Sie die Verlustleistungen der Inverter für diesen Fall!

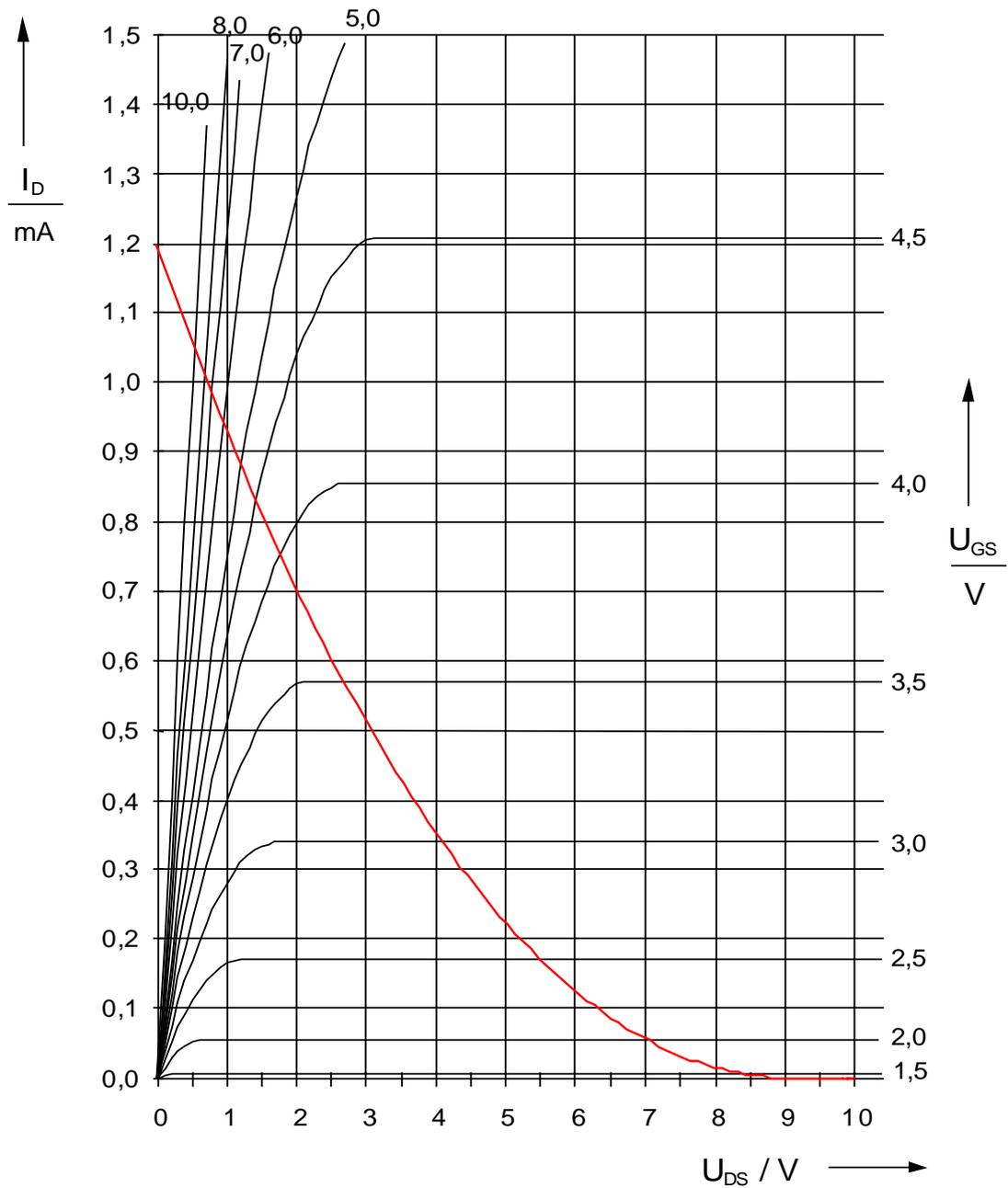


Bild 26.2

Aufgabe 27

- 27.1 Zeichnen Sie ein 2-fach NAND Gatter mit n-Kanal MOSFET Transistoren und einem Lasttransistor vom Verarmungstyp.
- 27.2 Zeichnen Sie ein 2-fach NOR Gatter in CMOS-Technik

Lösungen zum Tutorium 5 in Elektronische Schaltungen

Name:.....Vorname:.....Matr.Nr.:.....

Gruppe:.....

Lösung Aufgabe 24

Lösung Aufgabe 27